

شرکت دانش بنیان

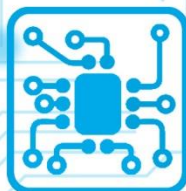
تجهیزات ابزار آزما

نوآوری و فناوری برای توسعه



دستور کار جامع الکترونیک دیجیتال

دستور کار ویژه دانشجو



آزمایشگاه های الکترونیک قدرت و ماشین الکتریکی

Power Electronics and Electrical Machines Labs



آزمایشگاه های سیستم های قدرت و انرژی های نو

Power Systems and Renewable Energies Lab



آزمایشگاه ماشین های الکتریکی

آموزنده ماشین های القایی (اسنکرون) (MC-100)	آموزنده ترانسفورماتور (MC-101)
آموزنده ماشین های الکتریکی DC (MC-102)	آموزنده ماشین های سنکرون (MC-103)
آموزنده درایو ماشین های القایی (اسنکرون) (MC-104)	آموزنده ماشین های الکتریکی پیشرفته (MC-105)
آموزنده ماشین های AC (MC-106)	آموزنده ماشین های مخصوص (MC-107)
آموزنده ماشین الکتریکی با قابلیت پایش و کنترل نرم (MC-110)	آموزنده مدار گسترده DC (MC-111)
آموزنده مدار گسترده AC (MC-112)	ماژول مایکترونیک و کنترل ماشین های الکتریکی (MC-61)

آزمایشگاه الکترونیک صنعتی

آموزنده الکترونیک صنعتی تکمیلی (IE-101)	آموزنده الکترونیک صنعتی پیشرفته (IE-102)
آموزنده الکترونیک صنعتی کنترل پیشرفته موتور (IE-103)	آموزنده الکترونیک صنعتی یکسو سازها و برشگرها (IE-104)
آموزنده الکترونیک صنعتی مبدل های DC به DC (IE-105)	آموزنده الکترونیک صنعتی اینورتر و کنترل V/F (IE-106)
آموزنده الکترونیک صنعتی سیکلو کانورتر (IE-107)	آموزنده الکترونیک صنعتی با قابلیت پایش و کنترل نرم (IE-110)
آموزنده الکترونیک صنعتی مازول مایکترونیک و کنترل مبدل های توان (IE-67)	

آزمایشگاه بررسی سیستم های قدرت

شبیه ساز بررسی سیستم های قدرت ۱ (PSA-100)	شبیه ساز بررسی سیستم های قدرت پایه (PSA-101)
شبیه ساز بررسی سیستم های قدرت تکمیلی (PSA-102)	شبیه ساز بررسی سیستم های قدرت پیشرفته (PSA-103)
شبیه ساز جامع بررسی سیستم های قدرت (PSA-104)	شبیه ساز تحلیل سیستم های انرژی (PSA-105)
آموزنده رله و حفاظت و شبیه ساز بست برق (RP-103)	آموزنده رله و حفاظت و سیستم قدرت (RP-104)
آموزنده رله و حفاظت و بست برق و سیستم های قدرت (RP-105)	ماژول مایکترونیک و کنترل سیستم های قدرت (RE-61)

آزمایشگاه رله و حفاظت

آموزنده رله و حفاظت پایه (RP-100)
آموزنده رله و حفاظت تکمیلی (RP-101)
آموزنده رله و حفاظت پیشرفته (RP-102)
آموزنده رله و حفاظت و شبیه ساز بست برق (RP-103)
آموزنده رله و حفاظت و سیستم قدرت (RP-104)
آموزنده رله و حفاظت و بست برق و سیستم های قدرت (RP-105)
آموزنده رله و حفاظت و بست برق اضافه جریان (RP-106)
آموزنده رله و حفاظت و بست برق رله دیجیتال (RP-107)
آموزنده رله و حفاظت و بست برق رله دیجیتال (RP-108)

آزمایشگاه الکترونیک قدرت

آموزنده الکترونیک قدرت (IE-108)

آزمایشگاه انرژی های نو

آموزنده تولید برق خورشیدی (فتوولتایک) (RE-100)	شبیه ساز تولید برق بادی (RE-101)	شبیه ساز تولید برق پیشرفته (RE-102)
شبیه ساز تولید برق بادی و خورشیدی (RE-103)	آموزنده تولید برق بیل سوختی (RE-104)	آموزنده تولید برق هایبرید (سختی) (RE-105)
		ماژول مایکترونیک و کنترل سیستم های قدرت (RE-61)

آموزنده ریز موج و آنتن

آزمایشگاه ریز موج و آنتن (TC-104)

آزمایشگاه سیستم های دیجیتال

آموزنده پردازش سیگنال های دیجیتال DSP (DL-107)	آموزنده میکرو کنترلر ARM (DL-104)	آموزنده میکرو کنترلر PIC (DL-105)	آموزنده سیستم های دیجیتال ۲ (DL-106)
آموزنده مدار منطقی (DL-101)	آموزنده سیستم های دیجیتال ۱ (DL-102)	آموزنده میکرو کنترلر AVR (DL-103)	

آموزنده پردازش سیگنال های دیجیتال (CI-103)

آموزنده میکرو کنترلر (CI-101)

آموزنده مدارهای الکترونیک (AE-106)

آموزنده مدارهای الکترونیک ۱ (AE-102)

آموزنده مدارهای الکترونیک ۲ (AE-103)

آموزنده مدارهای الکترونیک ۳ (AE-104)

آموزنده مدارهای الکترونیک (AE-105)

کارگاه تجهیزات SMD (BE-106)

کارگاه مدار چاپی (BE-104)

آموزنده مدارهای دیجیتال و پالس (AE-100)

آموزنده مدارهای دیجیتال و پالس (AE-101)

آموزنده مدارهای دیجیتال و پالس (AE-102)

آزمایشگاه های الکترونیک و مخابرات

Electronics and Telecommunications Labs



اتصال به نرم افزار Matlab/Simulink

دستورکار مدرس

تعداد کاربر

اتصال به نرم افزار Labview

اتصال به نرم افزار

دستورکار دانشجو

دستور کار آزمایشگاه های الکترونیک

اهداف:

هدف از این دستور کار معرفی تجهیزات آزمایشگاههای الکترونیک و همچنین ارائه دستور کار لازم برای انجام آزمایشها می باشد.

پیشگفتار:

این مجموعه از دستگاههای آموزنده، جهت انتقال مفاهیم الکترونیک دیجیتال طراحی و ساخته شده اند. در طراحی آزمایشگاههای سیستمهای دیجیتال از میکروکنترلرهای ARM، PIC، AVR و پروسورهای FPGA و DSP استفاده شده است. انواع قطعات جانبی و پر کاربرد از قبیل دات ماتریکس، مولد پالس مربعی، نمایشگر هفت قسمتی (سون سگمنت) و... بر روی آموزندههای سیستمهای دیجیتال پیش بینی شده اند.

در این دستور کار مطالب اساسی درس آزمایشگاه الکترونیک در قالب ۱۰ آزمایش ارائه گردیده است. مطالب بیان شده در دستور کار هر آزمایش شامل مقدمه، شرح آزمایش و تحلیل و جداول مربوطه و در پایان سؤالات مربوط به آزمایش می باشد. این دستور کار طوری طرح شده است تا دانشجو حین انجام مراحل مختلف آزمایش بخشهای مختلف آن را تکمیل نماید و با تحلیل نتایج حاصل به درک عمیق تری از مفاهیم سیستم قدرت دست یابد. طبیعتاً به دلیل زمان محدود آزمایشگاه، انجام برخی محاسبات در آزمایشگاه توسط دانشجو امکان پذیر نبوده و این مهم به بخش سؤالات انتهای هر بخش منتقل شده است.

هر دانشجو قبل از حضور در کلاس می بایست یک پیش گزارش راجع به مباحث جلسه جاری و گزارش تکمیل شده جلسه قبل را تحویل نماید. انجام بحث و تبادل نظر دانشجویان و مدرس کلاس راجع به نتایج حاصل از آزمایشها تأثیر قابل ملاحظه ای در درک درس الکترونیک دیجیتال دارد. مسلماً گزارش حاصل همراه با نقص و کاستی هایی است که با پیشنهادات شما مدرسین و دانشجویان عزیز در نسخه های بعدی برطرف خواهد شد.

نکات مهم:

- از آنجا که تغذیه اصلی دستگاه با برق سه فاز شهری انجام می‌گیرد، در هنگام انجام سیم‌بندی دقت کنید که برق دستگاه قطع باشد. **هشدار ۱ (خطر شوک الکتریکی)** 
- برای تعمیر تجهیزات از افراد واجد شرایط و با هماهنگی شرکت سازنده استفاده نمایید. **هشدار ۳ (خطر آسیب به دستگاه و شوک الکتریکی)** 
- هیچ‌گونه اصلاح و یا تغییری در وضعیت فعلی تجهیزات مجاز نیست. **هشدار ۴ (خطر آسیب به دستگاه و شوک الکتریکی)** 
- از سیم‌های رابط تمام عایق استفاده گردد. **هشدار ۵ (خطر شوک الکتریکی)** 
- پیش از وصل کردن برق دستگاه، سیم‌بندی با حضور مدرس بررسی گردد. **هشدار ۶ (خطر آسیب به تجهیزات)** 
- در هنگام کار با دستگاه از کفپوش عایق در محل نصب دستگاه استفاده گردد. **هشدار ۷ (خطر شوک الکتریکی)** 
- به تحلیل ورودی و خروجی‌های تجهیزات اقدام شود و از اعمال ورودی خارج از محدوده مجاز به تجهیز خودداری شود. **هشدار ۸ (خطر آسیب به تجهیزات)** 
- به منظور سیم‌بندی از سیم‌های رابط با رنگ‌بندی مختلف استفاده شود تا احتمال خطا به حداقل برسد. **هشدار ۹ (خطای احتمالی)** 
- کلیه حقوق این اثر متعلق به شرکت دانش بنیان ابزار آزما می‌باشد. هرگونه کپی برداری از این اثر، غیرقانونی بوده و پیگرد قانونی دارد. 

فهرست مطالب

نکات مهم:	۵
فهرست مطالب	ب
جدول راهنمای	۵
آزمایشها	۵
مقدمه	۱
آشنایی با گیت‌های منطقی	۲
جمع کننده	۳
نمایشگر هفت قسمتی (seven segment)	۴
مدارات کدبردار و کدگذار	۵
مدارات پخش کننده و جمع کننده	۶
مدارات ترکیبی	۷
فلیپ فلاپ	۸
شمارنده‌ها	۹
شیفت رجیستر	۱۰
پیوست: مشخصات تراشه‌ها	۲۵

فهرست شکل‌ها

- شکل ۱-۱ نحوه نامگذاری و ترتیب قرار گرفتن پایه‌های یک تراشه..... ۸
- شکل ۱-۲ نیم جمع کننده دو بیتی..... ۱۱
- شکل ۱-۳ جمع کننده کامل دو بیتی..... ۱۲
- شکل ۲-۳ جمع کننده - تفریق کننده کامل دو بیتی..... ۱۳
- شکل ۱-۴ نمایشگر هفت قسمتی..... ۱۴
- شکل ۱-۵ پایه‌های کدبردار..... ۱۶
- شکل ۲-۵ پایه‌های کدگذار..... ۱۶
- شکل ۱-۸ پایه‌های فلیپ فلاپ Jk..... ۲۰
- شکل ۱-۹ پایه‌های تراشه ۷۴۱۶۱..... ۲۱
- شکل ۱-۱۰ پایه‌های تراشه ۷۴۱۹۵..... ۲۳
- شکل ۲-۱۰ ورودی و خروجی‌های شیف رجیستر..... ۲۴

فهرست جدول‌ها

جدول ۱-۱ حروف اختصاری بکار رفته در تراشه های خانواده TTL و CMOS ۷

جدول ۱-۲ سطوح منطقی صفر و یک در تراشه های خانواده TTL و CMOS ۷

جدول ۱-۳ عملکرد و شماره چند تراشه منطقی پر کاربرد ۹

جدول ۱-۴ جدول حالات کدبردار ۱۶

جدول ۲-۵ جدول حالات کدگذار ۱۶

جدول ۱-۸ جدول تابع JK ۲۰

جدول ۲-۸ جدول تابع تراشه ۷۴۷۴ ۲۰

جدول راهنمای آزمایش‌ها

CI-103	CI-102	CI-101	DL-107	DL-106	DL-105	DL-104	DL-103	DL-102	DL-101	شماره و عنوان آزمایش
				*				*	*	۱- آشنایی با گیت‌های منطقی
				*				*	*	۲- جمع کننده
			*	*	*	*	*	*	*	۳- نمایشگر هفت قسمتی (seven segment)
				*						۴- مدارات کد بردار و کدگذار
				*				*		۵- مدارات پخش کننده و جمع کننده
				*				*		۶- مدارات ترکیبی
				*					*	۷- فلیپ فلاپ
				*	*	*	*	*	*	۸- شمارنده‌ها
				*					*	۹- شیفت رجیستر
										۱۰- مدارهای کاربردی

هدف از ارائه آزمایشگاه مدارهای منطقی، آشنایی دانشجویان با چگونگی کار با تراشه‌های دیجیتال و همچنین چگونگی طراحی و پیاده سازی مدارات ساده ترکیبی و ترتیبی دیجیتال است.

متداول‌ترین خانواده‌های تراشه‌های منطقی که حاوی مدارهای پایه هستند عبارتند از خانواده CMOS و TTL. در جدول زیر مفهوم حروف اختصار بکار رفته در نام این تراشه‌ها اشاره شده است.

جدول ۱-۱ حروف اختصاری بکار رفته در تراشه‌های خانواده CMOS و TTL

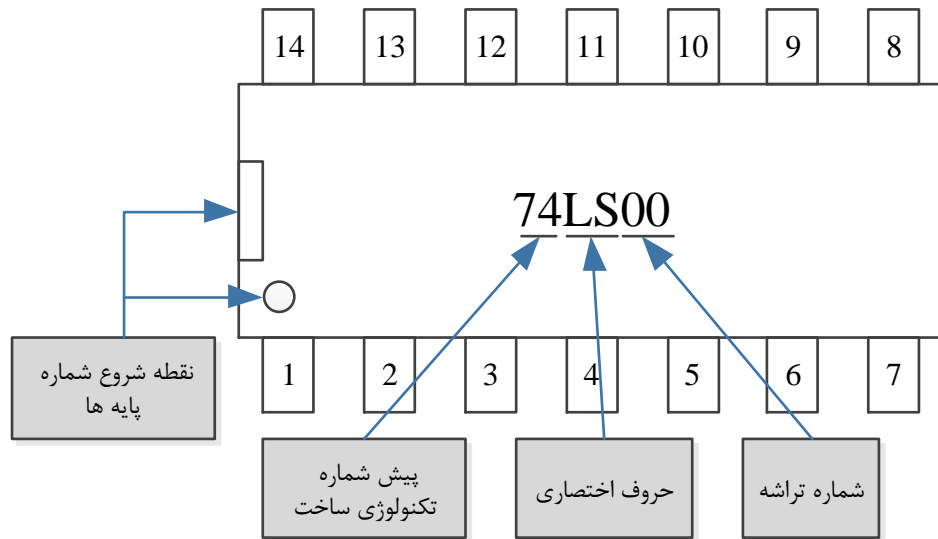
مفهوم	حرف اختصاری
نمونه تراشه TTL	C
سریع	F
سریع و توان بالا	H
شاتکی	S
نمونه سریع CMOS تراشه TTL که با CMOS سازگار است.	HC
نمونه سریع CMOS تراشه TTL که با TTL سازگار است.	HCT
کم مصرف	L
کم مصرف با ورودی شاتکی	LS
نمونه پیشرفته کم مصرف با ورودی شاتکی	A LS

سطح ولتاژ تغذیه در خانواده TTL برابر ۵+ ولت و در خانواده CMOS از ۳+ تا ۱۵+ ولت است. سطوح منطقی صفر و یک برای هر کدام از این دو خانواده در جدول زیر ارائه شده است.

جدول ۲-۱ سطوح منطقی صفر و یک در تراشه‌های خانواده CMOS و TTL

سطح منطقی	TTL	CMOS
سطح منطقی ۱	بیشتر از ۲ ولت	بیشتر از دو سوم تغذیه
سطح منطقی ۰	کمتر از ۰/۸ ولت	کمتر از یک سوم تغذیه
نامعتبر	بین ۰/۸-۲ ولت	بین یک سوم و دو سوم تغذیه

برای شناخت یک تراشه دیجیتال از نظر نوع تکنولوژی و کاربرد آن، می‌توان از شماره مشخصه هر تراشه استفاده کرد و با مراجعه به کتابچه‌های CMOS و TTL یا اینترنت با عملکرد آن تراشه آشنا شد. متداول‌ترین تراشه‌های TTL با پیشوند ۷۴ و تراشه‌های CMOS با پیشوند ۴ نامگذاری شده‌اند. در شکل زیر نحوه نامگذاری و ترتیب قرار گرفتن پایه‌های این تراشه‌ها نشان داده شده است.



شکل ۱-۱ نحوه نامگذاری و ترتیب قرار گرفتن پایه‌های یک تراشه

۲ آشنایی با گیت‌های منطقی

هدف: آشنایی با گیت‌های منطقی AND، OR، NOT، XOR و XNOR

۱-۲ مقدمه

یکی از مباحث اساسی در یادگیری آزمایشگاه، استفاده صحیح و بهینه از تجهیزات آزمایشگاه به خصوص تجهیزات اندازه گیری می‌باشد.

توصیه می‌شود دانشجویان با مراجعه به مراجع مرتبط، با تراشه‌ها (ICها) ی استفاده شده و ساختار آنها آشنا شوند.

جدول ۱-۲ عملکرد و شماره چند تراشه منطقی پر کاربرد

شماره	عملکرد	شماره	عملکرد
۷۴۰۰	NAND	۷۴۱۰	NAND
۷۴۰۲	NOR	۷۴۲۰	NAND
۷۴۰۴	NOT	۷۴۳۲	OR
۷۴۰۸	AND	۷۴۸۶	XOR

۲-۲ آزمایش و تحلیل

در ادامه، آزمایش‌های متعددی جهت آشنایی با گیت‌های منطقی مختلف طرح شده است.

ورودی و خروجی گیت‌های منطقی دارای نمایشگرهای LED هستند. رنگ قرمز نشانگر منطق ۱ و رنگ سبز نشانگر منطق صفر است. برای تعیین ورودی و خروجی این گیت‌ها نیازی به استفاده از پروب منطقی نیست.

۱-۲-۲ گیت AND

جدول زیر را برای یک گیت AND کامل کنید.

خروجی	ورودی	
	A	B
F	۰	۰
	۰	۱
	۱	۰
	۱	۱
	۰	۰
	۰	۱
	۱	۰
	۱	۱
	۰	باز
	باز	۰
	باز	باز

۲-۲-۲ گیت NAND

به کمک تراشه AND و NOT گیت NAND را طراحی کرده و صحت آن را بررسی کنید. مدار را پیاده سازی کرده جدول زیر را کامل کنید. دو ورودی گیت با A و B و خروجی آن با F نشان داده شده است.

خروجی	ورودی	
	B	A
F	۰	۰
	۰	۱
	۱	۰
	۱	۱

سوال: اگر یکی از ورودی ها همیشه یک باشد، مدار چگونه عمل می کند؟

سوال: اگر یکی از ورودی ها همیشه باز باشد، مدار چگونه عمل می کند؟

۳-۲-۲ گیت NOR

به کمک تراشه OR و NOT گیت NOR را طراحی کرده و صحت آن را بررسی کنید. مدار را پیاده سازی کرده و جدول را کامل کنید.

خروجی	ورودی	
	B	A
F	۰	۰
	۰	۱
	۱	۰
	۱	۱

سوال: اگر یکی از ورودی ها همیشه صفر باشد، مدار چگونه عمل می کند؟

۴-۲-۲ توابع بولی

با استفاده از گیت NAND توابع بولی زیر را پیاده سازی کرده، مدار آن را رسم نمایید.

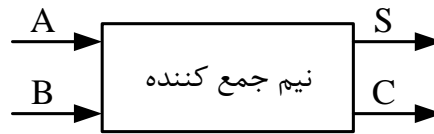
$$F_1 = A'B + D'$$

$$F_2 = AB + CD$$

سوال: در گیت NAND اگر یکی از ورودی ها همیشه صفر باشد، مدار چگونه عمل می کند؟

۵-۲-۲ نیم جمع کننده

با استفاده از گیت‌های NAND و XOR یک نیم جمع کننده دو بیتی طراحی و تست نمایید.



شکل ۱-۲ نیم جمع کننده دو بیتی

۳-۲ سوال آزمایش

- ۱- با توجه به آزمایش‌های انجام شده اگر یک سر ورودی یک گیت از خانواده TTL باز بماند، آن ورودی مطابق چه منطقی عمل می‌کند؟

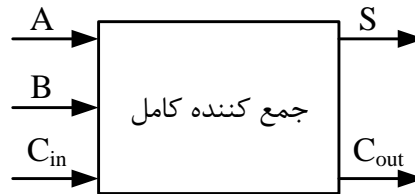
۳ جمع کننده

هدف: پیاده‌سازی جمع کننده کامل، جمع کننده موازی، تفریق کننده و مقایسه کننده.

۱-۳ آزمایش و تحلیل

۱-۱-۳ جمع کننده کامل دو بیتی

در این آزمایش از دو گیت XOR و NAND برای طراحی و پیاده‌سازی یک مدار جمع کننده کامل دو بیتی استفاده نمایید. سعی کنید تعداد گیت‌ها حداقل باشد.



شکل ۱-۳ جمع کننده کامل دو بیتی

سوال: حداقل تعداد گیت‌های به کار رفته چه تعداد است؟

۲-۱-۳ جمع کننده موازی

با استفاده از تراشه ۷۴۸۳ یک جمع کننده موازی چهار بیتی بسازید. با اتصال خروجی‌ها به LED اعداد زیر را جمع کرده و نمایش دهید.

الف) $۸+۷$

ب) $۲+۸$

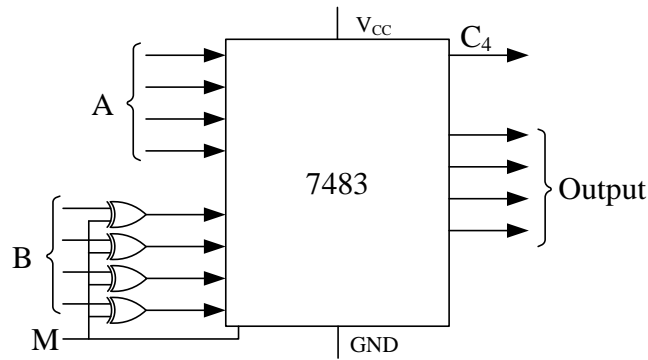
ج) $۱۰+۱۵$

سوال: اگر حاصل جمع از ۱۵ بیشتر شود، رقم نقلی خروجی چند می‌شود؟ چرا؟

۳-۱-۳ جمع کننده - تفریق کننده

تفریق را می‌توان با استفاده از متمم دوم مفروق و جمع آن با مفروق منه بدست آورد. از تراشه ۷۴۸۳ و گیت XOR برای پیاده‌سازی یک جمع کننده - تفریق کننده استفاده نمایید.

سوال: طرز کار مدار را شرح دهید.



شکل ۳-۲ جمع کننده - تفریق کننده کامل دو بیتی

متغیر A را یک عدد ثابت (۱۰۰۱) فرض کنید و B را با استفاده از سوئیچ‌های dip تغییر دهید. نتایج زیر را یادداشت کرده و جدول را کامل نمایید

عدد	نتیجه	عدد	نتیجه
۹-۵		۹+۵	
۹-۹		۹+۹	
۹-۱۵		۹+۱۵	

۴-۱-۳ مقایسه کننده

با استفاده از خروجی تفریق کننده آزمایش قبل یک مقایسه کننده طراحی کنید.

عملکرد پایه‌های مقایسه کننده به صورت زیر است:

$$C_4 = 0 \text{ or } 1; S = 0000 \Rightarrow A = B$$

$$C_4 = 0; S \neq 0000 \Rightarrow A < B$$

$$C_4 = 1; S \neq 0000 \Rightarrow A > B$$

از سه LED به عنوان نمایشگر خروجی مدار استفاده کنید به طوری که روشن بودن هر LED نشانگر یکی از حالت‌های خروجی باشد. در این مدار از تراشه‌های AND و NAND استفاده کنید.

۲-۳ سوال آزمایش:

با استفاده از کتاب‌ها، کاتالوگ‌ها و یا DataSheet های موجود در اینترنت چند تراشه جمع کننده دیگر از خانواده TTL و CMOS را نام ببرید و کاربرد یکی از آن‌ها را بیان کنید.

۴ نمایشگر هفت قسمتی (seven segment)

هدف: آشنایی با عملکرد نمایش گر هفت قسمتی (SEGY)

۱-۴ مقدمه

یک نمایشگر هفت قسمتی برای نمایش اعداد صفر تا ۹ به کار می‌رود. معمولاً ارقام دیجیتال دهدهی به صورت کد BCD در دسترس است. یک دیکدر BCD به هفت قسمتی عدد دیجیتال را به صورت BCD دریافت و کد هفت قسمتی مربوط به آن را تولید می‌کند.



شکل ۱-۴ نمایشگر هفت قسمتی

۲-۴ آزمایش و تحلیل

تراشه ۷۴۴۷ یک دیکدر/دراپور BCD به هفت قسمتی است. این تراشه دارای چهار ورودی برای یک رقم BCD است که ورودی D با ارزش‌ترین و کم ارزش‌ترین است. رقم چهار بیتی BCD به کد هفت قسمتی با خروجی‌های a تا g تبدیل می‌شود. خروجی‌های ۷۴۴۷ به ورودی نمایشگر هفت قسمتی اعمال می‌گردند.

۱-۲-۴ نمایش ارقام

چهار بیت را از طریق چهار سوئیچ dip مقدار دهی کرده به هفت قسمتی اعمال کنید. ارقام صفر تا نه را نمایش دهید.

۲-۲-۴ نمایش نتیجه جمع‌کننده

خروجی جمع‌کننده چهار بیتی را بر روی هفت قسمتی نمایش دهید. برای اعمال ورودی از کلیدهای dip استفاده کرده و خروجی را برای حالت‌های زیر مشاهده نمایید:

الف) ۳+۱

ب) ۴+۵

ج) ۲+۴

۳-۲-۴ نمایش حروف

مداری طراحی و پیاده‌سازی نمایید که با دریافت سه عدد صفر، یک و دو در ورودی، به ترتیب حروف P، E و F را بر روی نمایشگر هفت قسمتی نمایش دهد.

۴-۲-۴ نمایش حروف دو قسمتی

مداری طراحی و پیاده سازی نمایید که با جمع دو عدد چهار بیتی نتیجه را تا جمع $14+15$ به صورت کامل نمایش دهد. در این مدار از دو نمایشگر استفاده نمایید.

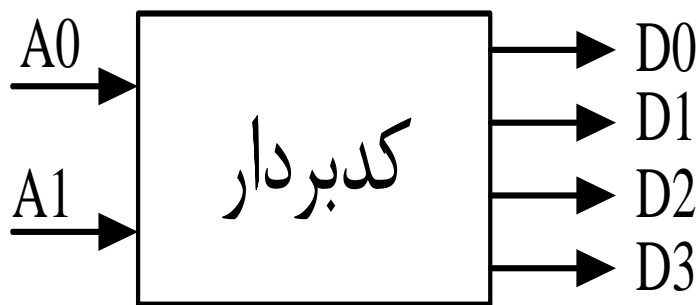
۵ مدارات کدبردار و کدگذار

هدف آزمایش: آشنایی با مدارات کدبرداری decoder و کدگذاری encoder

۱-۵ آزمایش و تحلیل

۱-۱-۵ کد بردار ۲ به ۴

Decoder ها یا کدبردارها مدارهایی هستند با n ورودی که بر اساس هریک از حالت‌های ورودی، یکی از 2^n خروجی آن فعال می‌گردد. با استفاده از تراشه NAND یک کدبردار ۲ به ۴ طراحی کنید و سپس آن را مورد آزمایش قرار دهید و درستی جدول حالات زیر را بررسی کنید.



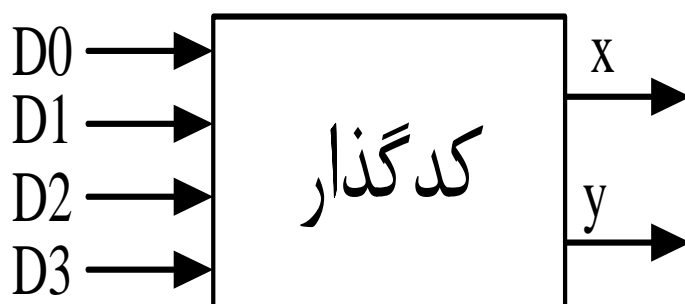
A1	A0	D0	D1	D2	D3
۰	۰	۰	۱	۱	۱
۰	۱	۱	۰	۱	۱
۱	۰	۱	۱	۰	۱
۱	۱	۱	۱	۱	۰

شکل ۱-۵ پایه‌های کدبردار

۲-۱-۵ کد گذار ۴ به ۲

Encoder ها یا کدگذارها عمل عکس کدبردارها را انجام می‌دهند، یعنی دارای 2^n ورودی و n خروجی هستند. اگر یکی از ورودی‌ها فعال باشد، خروجی یک عدد n بیتی متناظر با همان ورودی خواهد بود.

با استفاده از تراشه NAND یک کد گذار ۴ به ۲ طراحی کرده جدول درستی آن را بررسی کنید.



جدول ۲-۵ جدول حالات کدگذار

D0	D1	D2	D3	x	y
۱	۰	۰	۰	۰	۰
۰	۱	۰	۰	۰	۱
۰	۰	۱	۰	۱	۰
۰	۰	۰	۱	۱	۱

شکل ۲-۵ پایه‌های کدگذار

۶ مدارات پخش کننده و جمع کننده

هدف آزمایش: آشنایی با مدارات پخش کننده demultiplexer و انتخاب کننده multiplexer

۱-۶ آزمایش و تحلیل

۱-۱-۶ پخش کننده

Demux یا پخش کننده دارای n خط ورودی (به عنوان آدرس یا خطوط کنترل) و حداکثر 2^n خروجی و تنها یک ورودی داده است. داده ورودی، بر اساس فرمانی که روی خطوط کنترل می آید، به یکی از خروجی ها منتقل می گردد.

یک پخش کننده که دارای سه خروجی است طراحی کرده و آن را مورد آزمایش قرار دهید. در طراحی خود از گیت NAND استفاده کنید.

۲-۱-۶ جمع کننده

تراشه ۷۴۱۵۳ دارای دو انتخاب کننده (Mux) است. با مراجعه به کاتالوگ این تراشه با نحوه کارکرد آن آشنا شوید.

الف) با استفاده از ۷۴۱۵۳ و گیت های اضافه یک مالتی پلکسر ۸ به ۱ طراحی کرده آن را مورد آزمایش قرار دهید.

ب) با استفاده از مالتی پلکسر ساخته شده در قسمت الف، تابع $F(A, B, C, D) = (0, 2, 4, 5)$ را پیاده سازی کرده مورد آزمایش قرار دهید.

۲-۶ سوال آزمایش:

چند نمونه عملی از کاربرد های عملی انتخاب کننده ها و پخش کننده ها را بنویسید.

۷ مدارات ترکیبی

هدف: آشنایی با مدارات ترکیبی ساخته شده با دیکدر و مولتی پلکسر

۱-۷ آزمایش و تحلیل

۱-۱-۷ توابع بولی

یک مدار ترکیبی، سه ورودی x، y و z و سه خروجی F1، F2 و F3 دارد. توابع بولی ساده شده مدار به صورت زیر است:

$$F_1 = xz + x'y'z'$$

$$F_2 = x'y + x'y'z$$

$$F_3 = xy + x'y'z'$$

مدار ترکیبی را با تراشه دیکدر ۷۴۱۵۵ پیاده سازی کنید. (خروجی دیکدر در حالت عادی high است).

راهنمایی: دو پایه ۲ و ۱۴ را به هم وصل کرده و به عنوان ورودی فعال سازی استفاده نمایید. پایه ۱ و ۱۵ را نیز به یک ورودی تبدیل کنید. به این ترتیب دو دیکدر ۲×۴ در تراشه به یک دیکدر ۳×۸ تبدیل می‌شود.

۲-۱-۷ انکدر ۴ به ۲

مدار انکدر ۴ به ۲ را با حداقل گیت NAND طراحی و پیاده سازی نمایید. جدول صحت این مدار را بنویسید.

۳-۱-۷ جمع کننده کامل

با استفاده از تراشه ۷۴۱۵۵ یک جمع کننده کامل طراحی و پیاده سازی کنید.

۴-۱-۷ یک مساله کاربردی

یک شرکت کوچک دارای هشت سهم و هر سهم دارای یک رای در جلسه سهامداران است. هشت سهم موجود بین سه سهامدار به صورت زیر تقسیم شده است:

آقای A: یک سهم

خانم B: سه سهم

آقای C: چهار سهم

هریک از افراد دارای کلیدی است که به هنگام رای مثبت آن را می‌بندد و در رای منفی آن را باز می‌کند. اگر نتایج از نظر تعداد سهم مساوی شود، نظر اکثریت نفرات اعمال می‌گردد. مداری طراحی و پیاده سازی کنید که نتیجه رای‌گیری را با یک و یا صفر شدن خروجی نشان دهد. جدول نتایج را رسم کنید.

۲-۷ سوال آزمایش:

با استفاده از دو دیکدر ۳×۸ یک دیکدر ۳×۸ طراحی نمایید. جدول مربوطه را رسم کنید

۸ فلیپ فلاپ

هدف آزمایش: آشنا شدن با عملکرد انواع فلیپ فلاپها

۱-۸ آزمایش و تحلیل

۱-۱-۸ لچ SR

با دو گیت NAND (۷۴۰۰) متقاطع یک لچ SR بسازید. دو ورودی را به سوئیچها و دو خروجی را به لامپها (یا هر سیستمی که خروجی را نشان دهد) وصل نمایید. دو سوئیچ را در منطق ۱ قرار دهید و سپس هر کدام را جداگانه صفر نمایید و بعد به یک بازگردانید. جدول تابع مدار را بدست آورید.

۲-۱-۸ لچ D

یک لچ D را با گیتهای NAND بسازید و صحت جدول را تحقیق کنید.

۳-۱-۸ فلیپ فلاپ حاکم - تابع (Master-Slave)

با استفاده از دو لچ D که در آزمایش قبل طراحی نموده‌اید و یک اینورتر، یک فلیپ فلاپ D حاکم-تابع بسازید. ورودی D را به کلید و ورودی ساعت را به مولد پالس متصل کنید. خروجی لچ حاکم را به یک لامپ و خروجی لچ تابع را به لامپ دیگر وصل نمایید. مقدار ورودی را برابر متمم خروجی انتخاب کنید. یک پالس به ورودی اعمال کرده نتیجه را گزارش نمایید.

سوال: تاخیر بین خروجیهای حاکم و تابع چقدر است؟ میزان تاخیر را با استفاده از یک اسیلوسکوپ دو کانال اندازه گیری نمایید.

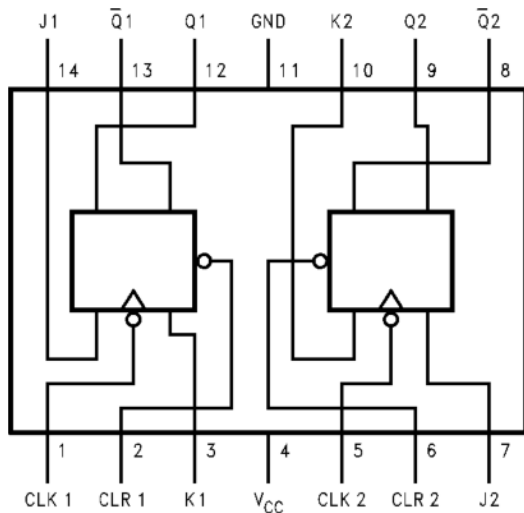
۴-۱-۸ فلیپ فلاپ حساس به لبه

یک فلیپ فلاپ نوع D حساس به لبه مثبت با شش گیت NAND بسازید. ورودی ساعت را به مولد پالس، ورودی D را به کلید و خروجی Q را به لامپ وصل کنید. در ورودی D متمم Q را ایجاد نمایید. نشان دهید که خروجی Q فقط در پاسخ به گذر مثبت پالس ساعت تغییر می‌کند.

سوال: خروجی Q در چه حالاتی تغییر نمی‌کند؟

۵-۱-۸ فلیپ فلاپ JK

تراشه ۷۴۷۳ متشکل از فلیپ فلاپهای حاکم-تابع JK با امکان پیش تنظیم و پاک کردن است. تخصیص پایه برای هر فلیپ فلاپ در شکل نشان داده شده است. این فلیپ فلاپ را بررسی کرده و جدول تابع را تحقیق نمایید.



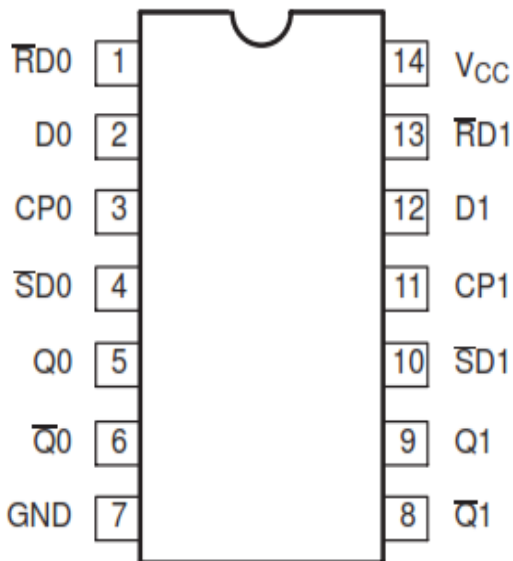
شکل ۸-۱ پایه‌های فلیپ فلاپ JK

ورودی‌ها				خروجی‌ها	
CLR	CLK	J	K	Q	\bar{Q}
L	x	x	x	L	H
H		L	L	Q_0	\bar{Q}_0
H		H	L	H	L
H		L	H	L	H
H		H	H	Toggle	

۸-۱-۶ فلیپ فلاپ‌های تراشه ۷۴۷۴

همانند آزمایش قبل فلیپ فلاپ تراشه ۷۴۷۴ را بررسی کرده جدول تابع آن را تحقیق نمایید.

جدول ۸-۲ جدول تابع تراشه ۷۴۷۴



ورودی‌ها				خروجی‌ها		مود عملیاتی
$\bar{S}D$	$\bar{R}D$	CP	D	Q	\bar{Q}	
L	H	x	x	H	L	آسنکرون ست
H	L	x	x	L	H	آسنکرون ریست
L	L	x	x	H	H	نامعلوم
H	H	\uparrow	h	H	L	لود ۱
H	H	\uparrow	I	L	H	لود ۰
H	H	\updownarrow	x	NC	NC	نگهدار

۸-۲ پرسش‌ها:

تراشه ۴۰۲۷ دارای دو فلیپ فلاپ JK است. با مراجعه به کتابهای CMOS مشخصات و نحوه عملکرد آن را بنویسید و تفاوت آن را با تراشه ۷۴۷۳ ذکر کنید.

۹ شمارنده‌ها

هدف: آشنایی با شمارنده‌های موج گونه و همزمان

۹-۱ آزمایش و تحلیل:

۹-۱-۱ شمارنده موج گونه

یک شمارنده موج گونه دودویی ۴ بیتی را با استفاده از فیلیپ فلاپ JK بسازید. همه ورودی‌های غیر همزمان پاک کردن و پیش تنظیم را به منطق ۱ ببرید. ورودی شمارش پالس را به یک مولد پالس وصل کرده و عملکرد صحیح شمارنده را چک نمایید. مدار را طوری تغییر دهید که این بار رو به پایین بشمارد. نشان دهید که هر پالس ورودی شمارنده را یک واحد کم می‌کند.

۹-۱-۲ شمارنده همزمان

یک شمارنده دودویی چهار بیت همزمان ساخته و عملکرد آن را چک نمایید. برای آزمایش از دو فیلیپ فلاپ JK و یک گیت AND استفاده کنید.

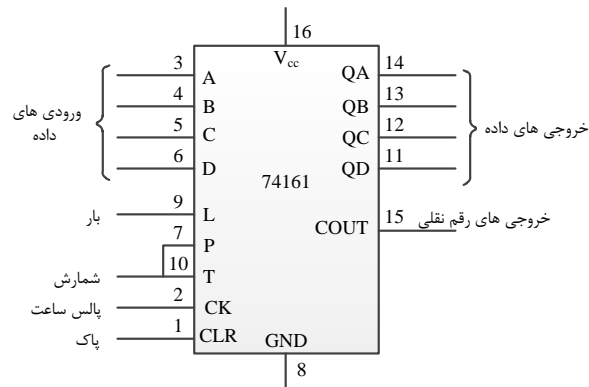
۹-۱-۳ شمارنده دهمی

یک شمارنده BCD همزمان که از ۰۰۰۰ تا ۱۰۰۱ بشمارد را طراحی نمایید. از دو تراشه فیلیپ فلاپ JK و یک تراشه AND استفاده کنید. از نظر شمارش صحیح، شمارنده را تست کنید. آیا خود آغاز است؟ این عمل با شروع شمارش از هریک از حالات به کار نرفته و با استفاده از امکان پیش تنظیم و پاک کردن صورت می‌گیرد. در صورت خود آغاز بودن، اعمال پالس‌ها به شمارنده باید آن را به یک حالت معتبر ببرد.

۹-۱-۴ شمارنده دودویی با بار شدن موازی

تراشه ۷۴۱۶۱ یک شمارنده چهار بیت همزمان با بار شدن و پاک شدن غیر همزمان است. آزمایشی را در تایید جدول تابع برای این تراشه انجام دهید.

نشان دهید چگونه می‌توان با ۷۴۱۶۱ همراه با دو گیت NAND دو ورودی به عنوان یک شمارنده BCD همزمان ساخت تا از ۰۰۰۰ تا ۱۰۰۱ بشمارد. ورودی پاک کردن را بکار نبرید. با استفاده از یک گیت NAND حالت ۱۰۰۱ را چک کنید و سپس تمام شمارنده را با ۰ پر کنید.



شکل ۹-۱ پایه‌های تراشه ۷۴۱۶۱

۲-۹ پرسش‌ها:

۱- یک شمارنده همزمان صعودی/نزولی مبنای ۳ توسط تراشه ۷۴۷۳ و حداقل گیت‌ها طراحی کنید. حداقل گیت‌های به کار رفته چه تعداد است؟

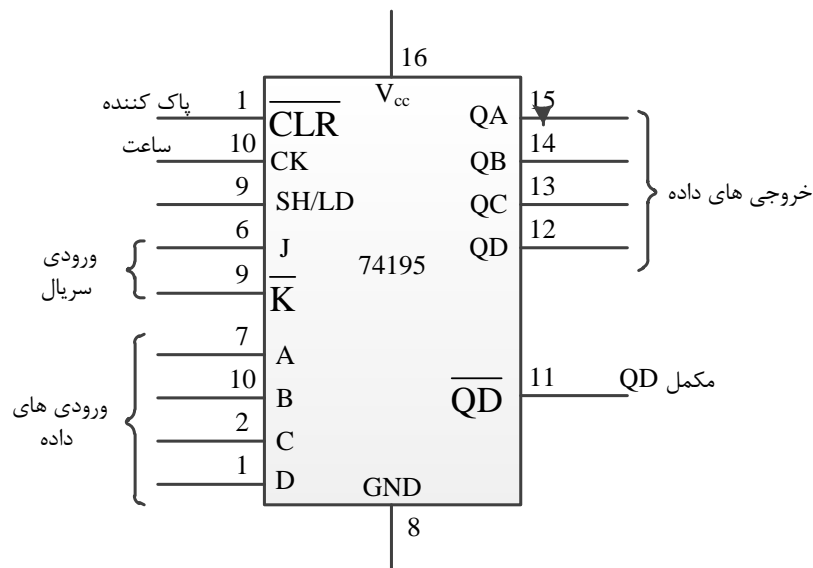
۲- محاسن و معایب شمارنده‌های همزمان و ناهمزمان نسبت به یکدیگر چیست؟

۱۰ شیفت رجیستر

هدف آزمایش: آشنایی با عملکرد شیفت رجیستر

۱۰-۱ مقدمه

تراشه ۷۴۱۹۵ یک شیفت رجیستر ۴ بیت با بار شدن موازی و پاک شدن غیر همزمان است. تخصیص پایه‌ها به ورودی‌ها و خروجی‌ها در شکل دیده می‌شود. تک خط کنترل که با SH/LD (بار/جابجایی) مشخص شده است عملکرد همزمان آن را تامین می‌کند. وقتی SH/LD=۰ است؛ ورودی کنترل در حال بار کردن بوده و داده و ورودی چهار بیتی وارد چهار فلیپ فلپ QA تا QD می‌شوند. اگر SH/LD=۱ باشد، ورودی کنترل در حالت شیفت است و اطلاعات در ثبات به راست و از QA به سمت QD جابجا می‌شود. ورودی سریال به QA در حین جابجایی، با استفاده از ورودی‌های J و \bar{K} معین می‌گردد. این دو ورودی مانند J و متمم K در فلیپ فلپ JK عمل می‌کنند. وقتی مقدار هر دو پایه J و \bar{K} برابر صفر باشد، فلیپ فلپ QA پس از جابجایی به صفر پاک می‌شود. اگر هر دو ورودی برابر ۱ باشند، QA پس از جابجایی برابر ۱ می‌گردد. در دو حالت باقیمانده برای J و \bar{K} متمم یا حالت بی‌تغییر را در خروجی فلیپ فلپ QA، پس از جابجایی به وجود می‌آورند.

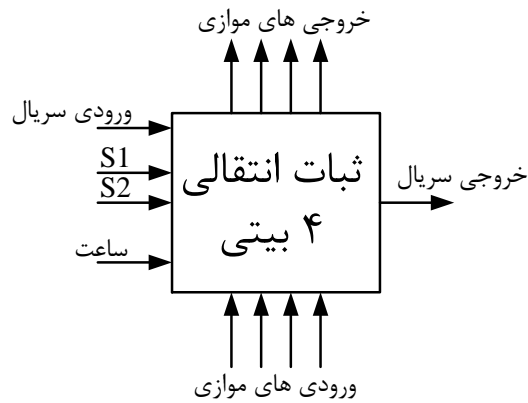


شکل ۱۰-۱ پایه‌های تراشه ۷۴۱۹۵

۱۰-۲ آزمایش و تحلیل:

۱۰-۲-۱ ساخت شیفت رجیستر

با استفاده از تراشه‌های ۷۴۷۴ (فلیپ فلپ D) و ۷۴۱۵۳ (مولتی پلکسر ۴ به ۱) یک شیفت رجیستر با ورودی و خروجی سریال و موازی طراحی کرده و مورد آزمایش قرار دهید.



شکل ۱۰-۲ ورودی و خروجی های شیف رجیستر

۱۰-۲-۲ عملکرد تراشه ۷۴۱۵۹

آزمایشی انجام دهید که عملکرد تراشه ۷۴۱۵۹ را تایید کند. نشان دهید که این تراشه همه عملیات جدول تابع را اجرا می کند. دو حالت $JK = 01.10$ را هم تحقیق نمایید.

۱۰-۲-۳ شمارنده حلقوی

شمارنده حلقوی یک شیفت رجیستر دوار است که در آن سیگنال از خروجی سریال QD به ورودی سریال باز می گردد. برای ایجاد ورودی سریال ورودی های J و \bar{K} را به هم وصل نمایید. از ورودی بار برای پیش تنظیم شمارنده حلقوی با مقدار اولیه ۱۰۰۰ استفاده کنید. ضمناً دوران تک بیت ۱ حالت ثبات را پس از هر پالس ساعت چک نمایید.

یک شمارنده حلقوی دنباله چرخان از خروجی متمرکز QD برای ورودی سریال استفاده می نماید. شمارنده حلقوی دنباله چرخان را با ۰۰۰۰ پیش تنظیم کنید و رشته حالات حاصل از شیفت رجیستر را پیش بینی و ثبت نمایید.

۱۰-۲-۴ شیف رجیستر پسخوردی

در این شیفت رجیستر ورودی سریال به یک تابع خروجی از ثبات معینی وصل است. ورودی یک شیفت رجیستر پس خوردی را به XOR خروجی های QC و QD وصل کنید. رشته حالات ثبات را با $ABCD = 1000$ = پیش بینی نمایید. صحت پیش بینی خود را با مشاهده رشته حالات پس از هر پالس ساعت تحقیق کنید.

۱۰-۲-۵ شیفت رجیستر دو طرفه

تراشه ۷۴۱۹۵ تنها قادر است عمل جابجایی را به راست و از QA به سمت QD انجام دهد. می توان برای تبدیل آن به یک شیفت رجیستر دو طرفه، از حالت بار کردن استفاده نمود و عمل جابجایی را به چپ (از QD به QA) انجام داد. این کار با اتصال خروجی هر فلیپ فلاپ به ورودی فلیپ فلاپ سمت چپ آن و استفاده از ورودی SH/LD به عنوان کنترل جابجایی، صورت می گیرد. ورودی D عمل جابجایی به چپ به عنوان ورودی سریال عمل خواهد کرد.

شیفت رجیستر ۷۴۱۹۵ را به عنوان یک جابجا کننده دو طرفه (بدون بار موازی) ببندید. ورودی سریال شیفت رجیستر را به کلید قطع و وصل متصل کنید. با اتصال خروجی های سریال QA به ورودی سریال D یک شمارنده حلقوی ایجاد نمایید. ثبات را پاک کرده و سپس عمل آن را با اعمال ۱ از سوئیچ ورودی چک کنید. سه بار دیگر جابجایی با راست را تکرار نموده و بعد از آن با ورودی کنترل جابجایی به چپ انجام دهید. عدد ۱ ضمن جابجایی باید قابل رویت باشد.

**SN5410, SN54LS10, SN54S10,
SN7410, SN74LS10, SN74S10**
TRIPLE 3-INPUT POSITIVE-NAND GATES
SDLS035A - DECEMBER 1983 - REVISED APRIL 2003

- Package Options Include Plastic "Small Outline" Packages, Ceramic Chip Carriers and Flat Packages, and Plastic and Ceramic DIPs
- Dependable Texas Instruments Quality and Reliability

description

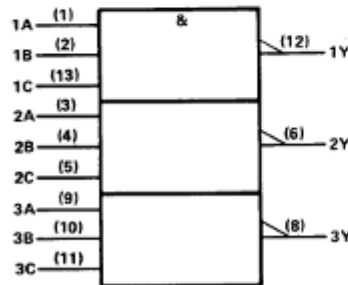
These devices contain three independent 3-input NAND gates.

The SN5410, SN54LS10, and SN54S10 are characterized for operation over the full military temperature range of -55°C to 125°C. The SN7410, SN74LS10, and SN74S10 are characterized for operation from 0°C to 70°C.

FUNCTION TABLE (each gate)

INPUTS			OUTPUT
A	B	C	Y
H	H	H	L
L	X	X	H
X	L	X	H
X	X	L	H

logic symbol†

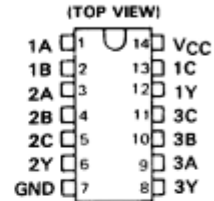


†This symbol is in accordance with ANSI/IEEE Std. 91-1984 and IEC Publication 617-12. Pin numbers shown are for D, J, and N packages.

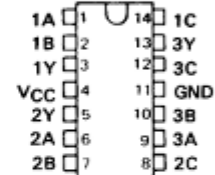
positive logic

$$Y = \overline{A \cdot B \cdot C} \text{ or } Y = \overline{A} + \overline{B} + \overline{C}$$

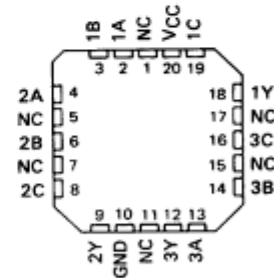
SN5410 ... J PACKAGE
SN54LS10, SN54S10 ... J OR W PACKAGE
SN7410 ... N PACKAGE
SN74LS10, SN74S10 ... D OR N PACKAGE



SN5410 ... W PACKAGE
(TOP VIEW)

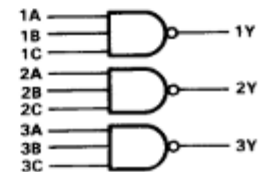


SN54LS10, SN54S10 ... FK PACKAGE
(TOP VIEW)



NC - No internal connection

logic diagram (positive logic)





August 1986
Revised February 2000

DM7420 Dual 4-Input NAND Gate

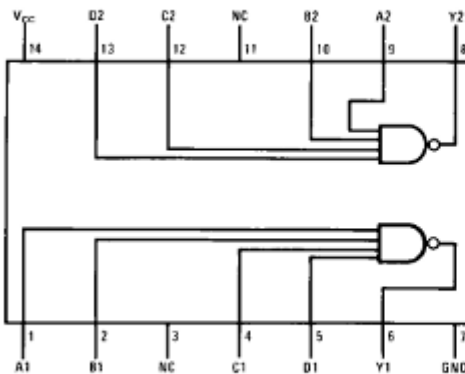
General Description

This device contains two independent gates each of which performs the logic NAND function.

Ordering Code:

Order Number	Package Number	Package Description
DM7420N	N14A	14-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300 Wide

Connection Diagram



Function Table

$$Y = \overline{ABCD}$$

Inputs				Output
A	B	C	D	Y
X	X	X	L	H
X	X	L	X	H
X	L	X	X	H
L	X	X	X	H
H	H	H	H	L

H = HIGH Logic Level
L = LOW Logic Level
X = Either LOW or HIGH Logic Level

DM7420 Dual 4-Input NAND Gate

SDLS059

SN54159, SN74159 4-LINE TO 16-LINE DECODERS/DEMULTIPLEXERS WITH OPEN-COLLECTOR OUTPUTS

DECEMBER 1972 - REVISED MARCH 1988

- Open-Collector Outputs for Interfacing with MOS or Memory Decoders/Drivers
- Decodes 4 Binary-Coded Inputs into One of 16 Mutually Exclusive Outputs
- Performs the Demultiplexing Function by Distributing Data from One Input Line to Any One of 16 Outputs
- Typical Average Propagation Delay Times:
24 ns through 3 levels of Logic
19 ns from Strobe Input
- Output Off-State Current is Less Than 50 μ A
- Fully Compatible with Most TTL and MSI Circuits

SN54159 . . . J OR W PACKAGE
SN74159 . . . N PACKAGE
(TOP VIEW)

