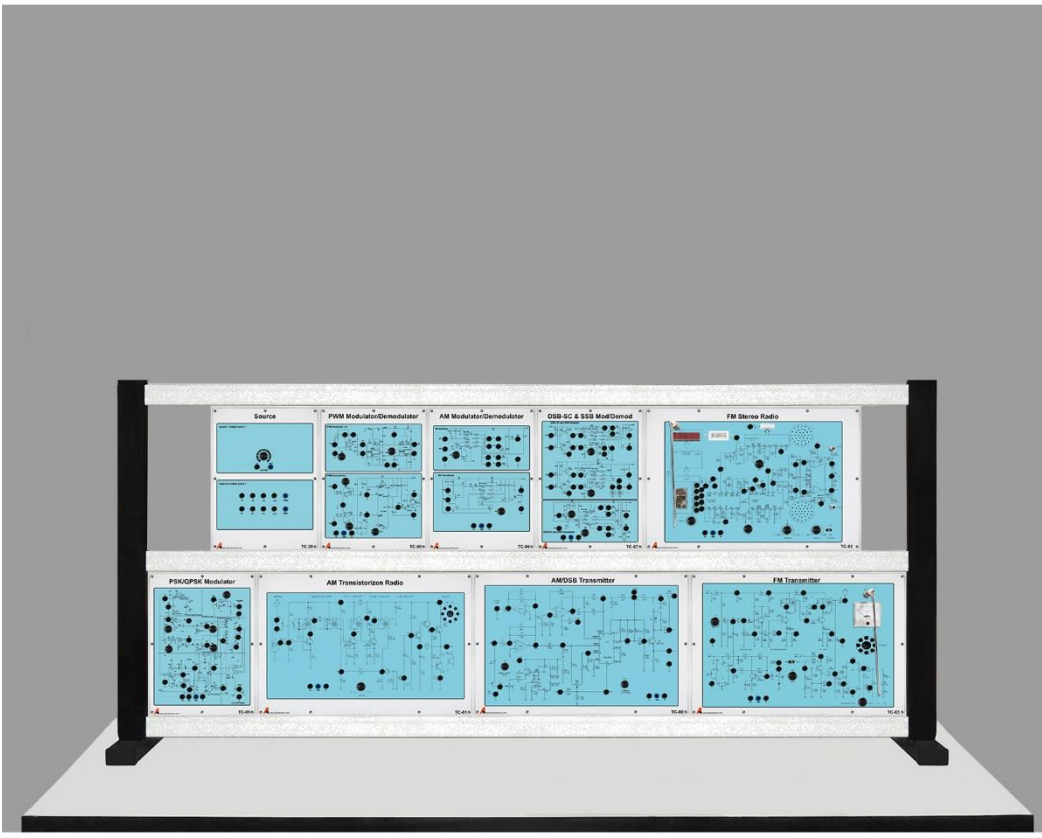
شرکت دانش بنیان

تجهیزات ابزار آزما

نوآوری و فناوری برای توسعه



دستور کار جامع مخابرات دیجیتال

دستور کار ویژه دانشجو

تجهیزات آزمایشگ
Laboratory Equipment

نوآوری و فناوری برای توسعه

خراسان رضوی، مشهد، بزرگراه آسیایی، جاده شهرک صنعتی طوس، شهرک فناوری های نوین غذایی، ساختمان پژوهش، طبقه اول، شرکت تجهیزات ابزار آزما

www.abzarazma.ir

info@abzarazma.com

www.aparat.ir/abzarazma

+98 51 35420099 (3line)

ازمایشگاه های سیستم های قدرت و انرژی های نو
Power Systems and Renewable Energies Lab

ازمایشگاه حفاظت و رله
- آموزنده رله و حفاظت پایه (RP-100)
- آموزنده رله و حفاظت تکمیلی (RP-101)
- آموزنده رله و حفاظت پیشرفته (RP-102)
- آموزنده رله و حفاظت و شبیه ساز بست برق (RP-103)
- آموزنده رله و حفاظت و سیستم قدرت (RP-104)
- آموزنده رله و حفاظت و بست برق و سیستم قدرت (RP-105)
- آموزنده رله و حفاظت بست برق رله اضافه جریان (RP-106)
- آموزنده رله و حفاظت بست برق رله دیفرانسیل (RP-107)
- آموزنده رله و حفاظت بست برق رله دیستانس (RP-108)
- ماژول مانیتورینگ و کنترل سیستم های قدرت (RE-61)

ازمایشگاه بررسی سیستم های قدرت
- شبیه ساز بررسی سیستم های قدرت پایه (PSA-101)
- شبیه ساز بررسی سیستم های قدرت ۱ (PSA-100)
- شبیه ساز بررسی سیستم های قدرت پیشرفته (PSA-103)
- شبیه ساز بررسی سیستم های قدرت تکمیلی (PSA-102)
- شبیه ساز تحلیل سیستم های انرژی (PSA-105)
- شبیه ساز جامع بررسی سیستم های قدرت (PSA-104)
- آموزنده رله و حفاظت و سیستم قدرت (RP-104)
- آموزنده رله و حفاظت و شبیه ساز بست برق (RP-103)
- ماژول مانیتورینگ و کنترل سیستم های قدرت (RE-61)
- آموزنده رله و حفاظت و بست برق و سیستم های قدرت (RP-105)

ازمایشگاه انرژی های نو
- شبیه ساز تولید برق بادی پیشرفته (RE-102)
- شبیه ساز تولید برق بادی (RE-101)
- آموزنده تولید برق خورشیدی(فتوولتاییک) (RE-100)
- آموزنده تولید برق هایبرید (بادی-خورشیدی-پیل سوختی) (RE-105)
- آموزنده تولید برق پیل سوختی (RE-104)
- شبیه ساز تولید برق بادی و خورشیدی (RE-103)
- ماژول مانیتورینگ و کنترل سیستم های قدرت (RE-61)

ازمایشگاه های الکترونیک قدرت و ماشین الکتریکی
Power Electronics and Electrical Machines Labs

ازمایشگاه الکترونیک صنعتی
- آموزنده الکترونیک صنعتی پیشرفته (IE-102)
- آموزنده الکترونیک صنعتی تکمیلی (IE-101)
- آموزنده الکترونیک صنعتی یکسو سازها و برشگرها (IE-104)
- آموزنده الکترونیک صنعتی کنترل پیشرفته موتور (IE-103)
- آموزنده الکترونیک صنعتی اینورتر و کنترل V/F (IE-106)
- آموزنده الکترونیک صنعتی مبدل های DC به DC (IE-105)
- آموزنده الکترونیک صنعتی با قابلیت پایش و کنترل نرم افزاری (IE-110)
- آموزنده الکترونیک صنعتی سیکلو کانورتر (IE-107)
- ماژول مانیتورینگ و کنترل مبدل های توان (IE-67)

ازمایشگاه ماشین های الکتریکی
- آموزنده ترانسفورماتور (MC-101)
- آموزنده ماشین های القایی(اسنکرون) (MC-100)
- آموزنده ماشین های سنکرون (MC-103)
- آموزنده ماشین های الکتریکی DC (MC-102)
- آموزنده درایو ماشین های القایی(اسنکرون) (MC-104)
- آموزنده ماشین های الکتریکی پیشرفته (MC-105)
- آموزنده ماشین های مخصوص (MC-107)
- آموزنده ماشین های الکتریکی AC (MC-106)
- آموزنده مدار گسترده DC (MC-111)
- آموزنده ماشین الکتریکی با قابلیت پایش و کنترل نرم افزاری (MC-110)
- ماژول مانیتورینگ و کنترل ماشین های الکتریکی (MC-61)
- آموزنده مدار گسترده AC (MC-112)

ازمایشگاه الکترونیک قدرت
- آموزنده الکترونیک قدرت (IE-108)

ازمایشگاه ریز موج و انتن
- آموزنده ریز موج و انتن (TC-104)

ازمایشگاه پردازش سیگنال های دیجیتال
- آموزنده پردازش سیگنال های دیجیتال DSP (DL-107)

ازمایشگاه سیستم های دیجیتال
- آموزنده میکرو کنترلر ARM (DL-104)
- آموزنده میکرو کنترلر PIC (DL-105)
- آموزنده سیستم های دیجیتال۲ (DL-106)
- آموزنده مدار منطقی (DL-101)
- آموزنده سیستم های دیجیتال۱ (DL-102)
- آموزنده میکرو کنترلر AVR (DL-103)

ازمایشگاه الکترونیک
- میز ازمایشگاه مدارهای الکتریکی و اندازه گیری (CI-103)
- میز ازمایشگاه مدارهای الکتریکی و اندازه گیری (CI-101)
- میز ازمایشگاه الکترونیک (CI-102)
- آموزنده جامع مدارهای الکترونیکی (AE-106)
- آموزنده مدارهای الکترونیکی۱ (AE-102)

ازمایشگاه الکترونیک انالوگ
- آموزنده مدارهای الکترونیکی (AE-105)
- آموزنده مدارهای الکترونیکی۳ (AE-104)
- آموزنده مدارهای الکترونیکی۲ (AE-103)

کارگاه الکترونیک
- کارگاه تجهیزات SMD (BE-106)
- کارگاه مدار چاپی (BE-104)

ازمایشگاه مدارهای پالس و دیجیتال
- آموزنده مدارهای تکنیک پالس (AE-101)
- آموزنده مدارهای مجتمع (AE-100)

ازمایشگاه های الکترونیک و مخابرات
Electronics and Telecommunications Labs

راهنما

- تعداد کاربر
- دستورکار مدرس
- اتصال به نرم افزار Matlab/Simulink
- دستورکار دانشجو
- اتصال به نرم افزار
- اتصال به نرم افزار Labview

شرکت دانش بنیان

تجهیزات ابزار آزما

هی مهندسی برق
Electrical Engineering

دستور کار آزمایشگاه مخابرات دیجیتال

اهداف:

پیاده سازی مطالب اساسی دروس مخابرات دیجیتال در قالب ۸ آزمایش آموزش و مفاهیم مخابرات در دو زمینه سیستم و میدان .با استفاده از روش‌های مدولاسیون های دیجیتال پایه از قبیل CVSD ، ASK، FSK PSK/QPSK و PWM با استفاده از تراشه‌های مجتمع دیجیتال جهت انجام آزمایش‌های مربوط .

پیش گفتار:

مطالب بیان شده در دستور کار هر آزمایش شامل مقدمه، شرح آزمایش و تحلیل و جداول مرتبط و در پایان سؤالات مربوط به آزمایش می‌باشد. این دستور کار طوری طرح شده است تا دانشجو حین انجام مراحل مختلف آزمایش بخش‌های مختلف آن را تکمیل نماید و با تحلیل نتایج حاصل به درک عمیق‌تری از مفاهیم مخابرات دیجیتال دست یابد. طبیعتاً به دلیل زمان محدود آزمایشگاه، انجام برخی محاسبات در آزمایشگاه توسط دانشجو امکان پذیر نبوده و این مهم به بخش سؤالات انتهای هر بخش منتقل شده است.

هر دانشجو قبل از حضور در کلاس می‌بایست یک پیش گزارش راجع به مباحث جلسه جاری و گزارش تکمیل شده جلسه قبل را تحویل نماید. انجام بحث و تبادل نظر دانشجویان و مدرس کلاس راجع به نتایج حاصل از آزمایش‌هاتأثیر قابل ملاحظه ای در درک سیستم مخابرات آنالوگ دارد. مسلماً گزارش حاصل همراه با نقص و کاستی‌هایی است که با پیشنهادات شما مدرسین و دانشجویان عزیز در نسخه های بعدی برطرف خواهد شد.

نکات مهم:

هشـــدار۱ (خطر شـــوک الکتریکی)	از آنجا که تغذیه اصلی دستگاه با برق سه فاز شهری انجام می‌گیرد، در هنگام انجام سیم بندی دقت کنید که برق دستگاه قطع باشد.
هشـــدار۳ (خطر آســیب به دستگاه و شوک الکتریکی)	برای تعمیر تجهیزات از افراد واجد شـــرایط و با هماهنگی شـــرکت سازنده استفاده نمایید.
هشـــدار۴ (خطر آســیب به دستگاه و شوک الکتریکی)	هیچ‌گونه اصـــلاح و یا تغییری در وضـــعیت فعلی تجهیزات مجاز نیست.
هشـــدار۵ (خطر شـــوک الکتریکی)	از سیم‌های رابط تمام عایق استفاده گردد.
هشـــدار۶ (خطر آســیب به تجهیزات)	پیش از وصل کردن برق دستگاه، سیم‌بندی با حضور مدرس بررسی گردد.
هشـــدار۷ (خطر شـــوک الکتریکی)	در هنگام کار با دســتگاه از کفپوش عایق در محل نصــب دســتگاه استفاده گردد.
هشـــدار۸ (خطر آســیب به تجهیزات)	به تحلیل ورودی و خروجی های تجهیزات اقدام شـــود و از اعمال ورودی خارج از محدوده مجاز به تجهیز خودداری شود.
هشدار۹ (خطای احتمالی)	به منظور سیم‌بندی از سیم‌های رابط با رنگ‌بندی مختلف ا ستفاده شود تا احتمال خطا به حداقل برسد.

کلیه حقوق این اثر متعلق به شـــرکت دانش بنیان ابزار آزما می‌باشـــد. هرگونه کپی برداری از این اثر، غیرقانونی بوده و پیگرد قانونی دارد.

فهرست مطالب

نکات مهم: ..... ج

فهرست مطالب ..... ح

جدول راهنمای ۱

آزمایشها ۱

1. آشنایی با مبدل آنالوگ به دیجیتال ۲

۱ آشنایی با مبدل آنالوگ به دیجیتال ۳

۱-۱ تشریح اصول ۳

۱-۱-۱ عملکرد مبدل آنالوگ به دیجیتال ۳

۱-۱-۲ مبدل آنالوگ به دیجیتال ADC0804 ..... ۴

۱-۱-۳ مبدل آنالوگ به دیجیتال ADC0809 ..... ۶

۱-۲ تجهیزات مورد نیاز ۷

۱-۳ آزمایش ها ۷

۱-۳-۱ آزمایش مبدل آنالوگ به دیجیتال ADC0804 ..... ۷

۱-۱-۱ آزمایش مبدل آنالوگ به دیجیتال ADC0809 ..... ۸

۲ آشنایی با مبدل دیجیتال به آنالوگ ۹

۲-۱ تشریح اصول ۹

۲-۱-۱ عملکرد مبدل دیجیتال به آنالوگ ۹

۲-۱-۲ مبدل دیجیتال به آنالوگ ADC0800 ..... ۱۰

۲-۲ تجهیزات مورد نیاز ۱۳

۲-۱ آزمایش ها ۱۳

۲-۱-۱ خروجی ولتاژ unipolar با استفاده از DAC0800 ..... ۱۳

۲-۱-۲ خروجی ولتاژ bipolar با استفاده از DAC0800 ..... ۱۳

۳. آشنایی با مدولاسیون PWM ۱۶

۳-۱ تشریح اصول ۱۶

۳-۲ تجهیزات مورد نیاز ۲۱

۳-۳ آزمایش ها ۲۱

۳-۳-۱ مدولاتور PWM با استفاده از UA741 ..... ۲۱
۳-۳-۲ مدولاتور PWM با استفاده از LM555 ..... ۲۲
۴. آشنایی با دمدولاتور عرض پالس ۲۵
۴-۱ تشریح اصول ۲۵
۴-۲ تجهیزات مورد نیاز ۲۸
۴-۳ آزمایش ها ۲۸
۴-۳-۱ دمدولاتور PWM ۲۸
۵. آشنایی با کلید زنی شیفت فرکانس FSK ۳۱
۵-۱ تشریح اصول ۳۱
۵-۲ تجهیزات مورد نیاز ۳۳
۵-۳ آزمایش ۳۳
۵-۳-۱ مدولاتور FSK ۳۳
۶. آشنایی با دمدولاتور FSK ۳۶
6-1 تشریح اصول ۳۶
۶-۲ تجهیزات مورد نیاز ۳۷
7-3 آزمایش ها ۳۸
۷-۳-۱ آزمایش دمدولاتور FSK ۳۸
۷. آشنایی با مدولاسیون و دمدولاسیون ASK ۴۰
7-1 تشریح اصول ۴۰
۷-۱-۱ مدولاتور ASK ۴۰
۷-۱-۲ توضیح مدار عملی ۴۱
۷-۲ تجهیزات مورد نیاز ۴۳
۷-۳ آزمایش ها ۴۳
۷-۳-۱ آزمایش مدولاتور ASK ۴۳
۷-۳-۲ آزمایش دمدولاتور ناپیوسته ASK ۴۴
۷-۳-۳ آزمایش دمدولاتور پیوسته ASK ۴۴
۸. آشنایی با دمدولاسیون و مدولاسیون PSK/QPSK ۴۹
۸-۱ تشریح اصول ۴۹
۸-۱-۱ مدولاتور PSK/QPSK ۴۹

۸-۱-۲ دمدولاتور PSK/QPSK ۵۱
۸-۱-۳ توصیف مدارهای عملی ۵۲
۸-۲ تجهیزات مورد نیاز ۵۶
۸-۳ آزمایش ۵۶
۸-۳-۱ آزمایش اندازه گیری و تنظیمات ۵۶
۸-۳-۲ آزمایش مدولاتور PSK/QPSK ۵۷
۸-۳-۳ آزمایش دمدولاتور PSK/QPSK ۵۷

جدول راهنمای آزمایشها

شماره و عنوان آزمایش	TC-101	TC-102	TC-103	TC-105
۱. آشنایی با مبدل آنالوگ به دیجیتال		❊		❊
۲. آشنایی با مبدل های دیجیتال به آنالوگ		❊		❊
۳. آشنایی با مدولاسیون PWM		❊		❊
۴. آشنایی با دمدولاتور عرض پالس		❊		❊
۵. آشنایی با کلید زنی شیفت فرکانس FSK		❊		❊
۶. آشنایی با دمدولاتور FSK		❊		❊
۷. آشنایی با مدولاسیون و دمدولاسیون ASK		❊		❊
۸. آشنایی با مدولاسیون ودمدولاسیون PSK\QPSK		❊		❊

۱ آشنایی با مبدل آنالوگ به دیجیتال

اهداف :

۱. آشنایی با عملکرد مبدل آنالوگ به دیجیتال

۲. آشنایی با مشخصات ADC0804 و ADC0809.

۳. آشنایی با کاربردهای ADC0804 و ADC0809.

۱-۱ تشریح اصول

مبدل‌های آنالوگ به دیجیتال (ADC یا A/D) مقادیر آنالوگ را که معمولاً جریان یا ولتاژ پیوسته می‌باشند، به مقادیر دیجیتالی که در محاسبات، انتقال داده، ذخیره و پردازش اطلاعات و سیستم‌های کنترل مورد استفاده قرار می‌گیرند، تبدیل می‌کنند. ما این تبدیل را انجام می‌دهیم زیرا سیگنال‌های دیجیتال به آسانی ذخیره‌سازی و دیباگ می‌شوند و تقریباً بدون نویز هستند.

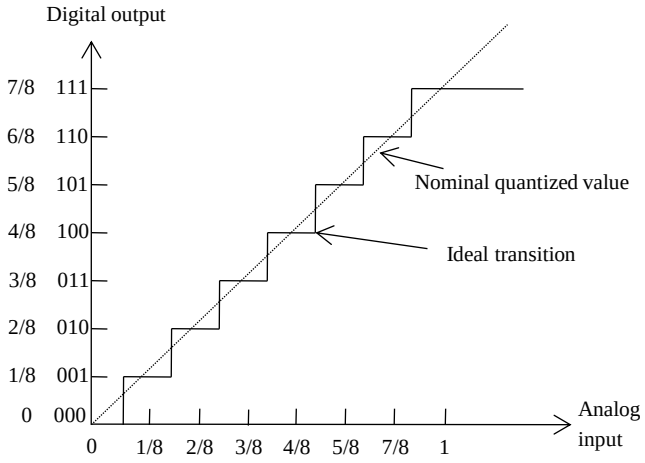
۱-۱-۱ عملکرد مبدل آنالوگ به دیجیتال

شکل ۱-۱ مشخصه انتقالی یک ADC سه بیتی ایده‌آل را نشان می‌دهد. محدوده ورودی آنالوگ، از ۰ تا ۱ ولت، با تقسیم بر عدد ۸ کوانتیزه شده و به ۸ محدوده گسسته تقسیم می‌شود. تمامی مقادیر آنالوگ موجود در هر یک از محدوده‌های فوق توسط یک عدد دیجیتال که متناسب با مقدار میانی آن محدوده می‌باشد نمایش داده می‌شود. بنابراین همواره یک خطای کوانتیزاسیون ذاتی به اندازه $\pm 1/2$ بیت با کمترین ارزش (LSB) در فرآیند تبدیل آنالوگ به دیجیتال وجود دارد. تنها راه کاهش خطای کوانتیزاسیون افزایش تعداد بیت‌ها می‌باشد.

مقدار کوانتیزاسیون یا پله، Q، کوچکترین مقدار آنالوگ است که می‌تواند توسط ADC تشخیص داده شود. این مقدار می‌تواند به صورت زیر بیان شود:

$$Q = \frac{FS}{2^n - 1} = \frac{1}{2^n} \qquad (۱-۱)$$

که FS برابر است با $(\frac{2^n-1}{2^n})$ و 2^n مقدار رزولوشن می‌باشد که توسط تعداد بیت خروجی تعیین می‌شود. بنابراین مقدار n بزرگ‌تر منجر به رزولوشن بیشتر می‌شود. به طور کلی شرکت‌های سازنده ADC رزولوشن را بر حسب تعداد بیت بیان می‌کنند، به عنوان مثال رزولوشن ADC0804 در دفترچه فنی آن ۸ بیت بیان شده است.



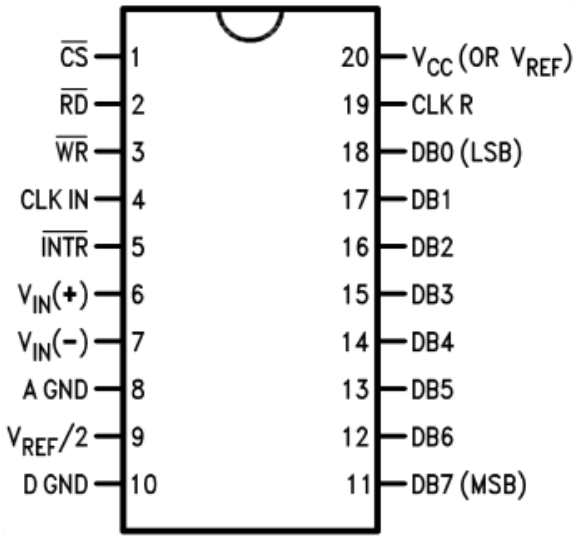
شکل ۱-۱. مشخصه انتقالی مبدل ADC سه بیتی ایده‌آل

۱-۱-۲ مبدل آنالوگ به دیجیتال ADC0804

پایه های آی سی AD0804 در شکل ۱-۲ نشان داده شده است. زمانی که داده‌ها از پورت خروجی D_0~D_7 خوانده می‌شوند، پایه‌های $\overline{CS}$ و $\overline{RD}$ صفر شده تا لچ‌های خروجی ۳-حالته خروجی ۸ بیتی دیجیتال را فراهم نمایند. هر کدام از پایه‌های $\overline{CS}$ یا $\overline{RD}$ که یک باشند، خروجی‌های D_0 تا D_7 شناور خواهند بود. مبدل ADC0804 با صفر کردن همزمان پایه‌های $\overline{CS}$ و $\overline{RD}$ آغاز به کار می‌کند. این کار رجیستر ۸ بیتی را ریست می‌کند. زمانی که پایه $\overline{WR}$ یک می‌شود فرایند تبدیل آغاز می‌شود. پایه CLK IN (پایه ۴) پایه ورودی کلاک می‌باشد که فرکانس آن می‌تواند بین ۱۰۰ تا ۸۰۰ کیلو هرتز باشد. پایه $\overline{INTR}$ در طی عملیات تبدیل یک باقی می‌ماند و اگر تبدیل به پایان برسد یک گذر از یک به صفر خواهد داشت. ولتاژ ورودی تفاضلی آنالوگ به پایه‌های $V_{in}(+)$ و $V_{in}(-)$ اعمال می‌شود. اگر ورودی single-ended مد نظر باشد پایه $V_{in}(-)$ باید به زمین متصل شود. پایه AGND زمین سیگنال آنالوگ و DGND زمین سیگنال دیجیتال می‌باشد. توجه کنید که ولتاژ مرجع نیمی از ولتاژ V_{cc} و یا برابر با ولتاژی خواهد بود که از بیرون به ورودی $V_{ref}/2$ متصل شده است.

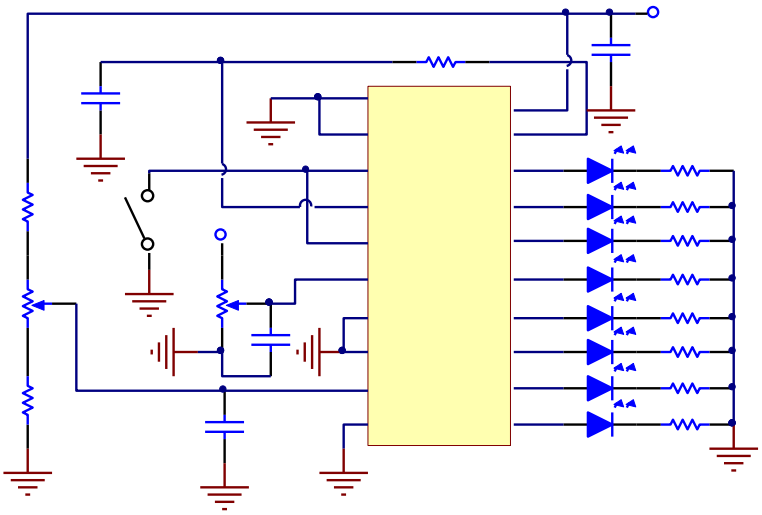
ورودی CLK IN می‌تواند به منبع پالس خارجی و یا به یک شبکه RC خارجی متصل گردد. چنانچه این پایه به یک شبکه RC خارجی متصل گردد فرکانس کلاک آن به صورت زیر خواهد بود:

$$f_{CLK} \approx \frac{1}{1.1RC} \quad \text{(Hz)} \quad (۲-۱)$$



شکل ۱-۲. پایه های آی سی ADC0804

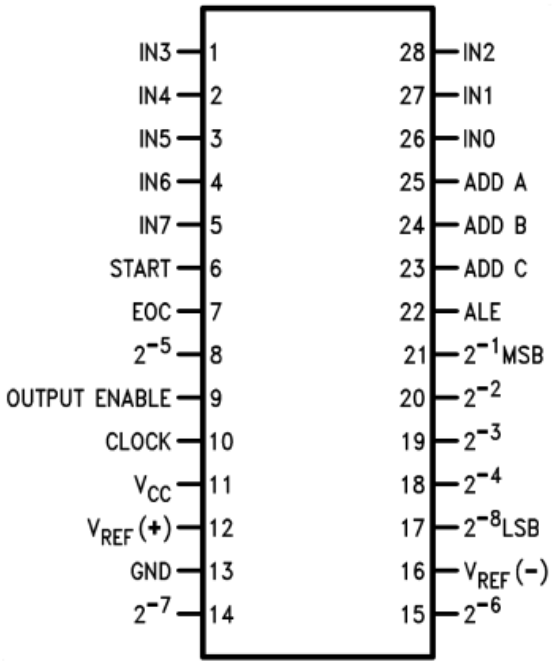
شکل ۱-۳ یک مدار مبدل آنالوگ به دیجیتال با استفاده از ADC0804 را نشان می‌دهد. سیگنال ورودی آنالوگ به پایه $V_{in}(+)$ متصل شده است و دامنه آن توسط VR_2 کنترل می‌شود. ورودی دیگر $V_{in}(-)$ به زمین متصل شده است. ولتاژ مرجع $V_{ref}/2$ (پایه ۹) توسط ولتاژ ۵ ولت و تقسیم مقاومتی R_1، R_2 و VR_1 فراهم شده است. ترکیب C_1 و R_3 فرکانس کلاک را تعیین می‌کنند. پایه‌های $\overline{CS}$ و $\overline{RD}$ مستقیماً به زمین متصل شده‌اند تا ADC را فعال نمایند.



شکل ۱-۳. مدار مبدل آنالوگ به دیجیتال ADC0804

۱-۱-۳ مبدل آنالوگ به دیجیتال ADC0809

آی سی ADC0809 که دارای بسته‌بندی ۲۸ پایه DIP می‌باشد، یک مبدل آنالوگ به دیجیتال ۸ بیتی با مالتی‌پلکسر ۸ کاناله می‌باشد. آی سی ADC0809 به واسطه داشتن مدار مالتی‌پلکسر ۸ کاناله دارای ۸ کانال ورودی آنالوگ می‌باشد. پایه های آی سی ADC0809 در شکل ۱-۴ نشان داده شده است. پایه‌های ۵، ۴، ۳، ۲، ۱، ۲۸، ۲۷ و ۲۶ ورودی‌های آنالوگ IN_7 تا IN_0 می‌باشد و پایه‌های ۲۱، ۲۰، ۱۹، ۱۸، ۸، ۱۵، ۱۴ و ۱۷ به ترتیب خروجی‌های دیجیتال D_7 تا D_0 می‌باشد. پایه ۱۰ ورودی کلاک می‌باشد. در عمل ورودی تغذیه V_{cc} (پایه ۱۱) و ورودی ولتاژ مرجع $V_{ref}(+)$ (پایه ۱۲) می‌توانند به یکدیگر متصل شوند. توجه کنید که این کار در صورتی که منبع تغذیه دارای پایداری خوبی نباشد می‌تواند منجر به کاهش دقت ADC شود. هر کانال ورودی خاص با استفاده از ورودی‌های دیکدر آدرس ADDA (پایه ۲۵)، ADDB (پایه ۲۴) و ADDC (پایه ۲۳) انتخاب می‌شود. به عنوان مثال وضعیت 000 در ورودی‌های ADDA، ADDB و ADDC ورودی آنالوگ IN_0 را انتخاب می‌کند.

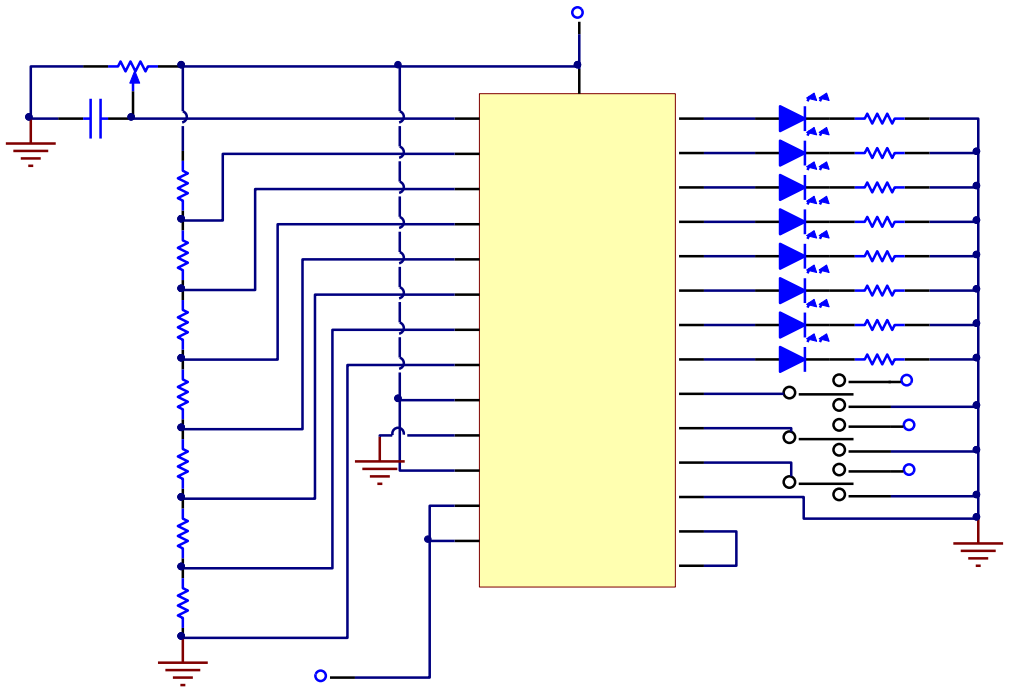


شکل ۱-۴. پایه های آی سی ADC0809

مبدل ADC0809 برای ارتباط مستقیم با میکروپروسسور یا سیستم طراحی شده است. قابلیت خروجی ۳-حالته در ADC0809 نیاز استفاده از قطعات جانبی را از بین برده است. خطوط کنترل START، EOC (End-of-conversion)، OE (output enable) و ALE (address latch enable) معمولاً به خطوط کنترلی CPU متصل می‌شوند. با استفاده از این خطوط کنترلی، ADC0809 به آسانی با CPU ارتباط برقرار کرده و داده‌ها را به آن‌ها ارسال می‌کند. به محض کامل شدن تبدیل، سیگنال EOC فعال شده و وقفه‌ای را در CPU فعال می‌کند. زمانی که CPU آماده دریافت داده از خروجی‌های دیجیتال می‌شود، سیگنال OE را فعال نموده و داده‌های دیجیتال را خوانده و سپس سیگنال‌های ALE و START را فعال می‌کند. اگر چندین کانال ورودی مورد استفاده قرار گیرد، در سیکل restart ورودی‌های انکدر آدرس نیز باید انتخاب گردند.

یک مدار عملی ADC با استفاده از ADC0809 در شکل ۱-۵ آمده است. پایه EOC مستقیماً به پایه START وصل شده است. با این کار پایه EOC برای راه‌اندازی ADC0809 استفاده می‌شود. پالس‌های کلاک به پین‌های ALE و CLK اعمال شده است تا

عملیات ADC را کنترل نماید. دامنه ولتاژ آنالوگ ورودی به IN_0 توسط ولوم VR_1 کنترل می‌شود. دیگر ورودی‌ها با شبکه تقسیم ولتاژ (R_1 تا R_7) تعیین می‌شوند. ورودی‌های کانال آنالوگ توسط کلیدهای SW_1، SW_2 و SW_3 انتخاب می‌شوند. وضعیت خروجی-های دیجیتال توسط LED نشان داده می‌شود.



شکل ۱-۵. مدار مبدل آنالوگ به دیجیتال ADC0809

۱-۲ تجهیزات مورد نیاز

۱. ماژول TC-50

۲. مولتی متر دیجیتال (DMM)

۱-۳ آزمایش ها

۱-۳-۱ آزمایش مبدل آنالوگ به دیجیتال ADC0804

۱. منبع تغذیه را روشن نمایید.

۲. با استفاده از مولتی متر دیجیتال مقدار ولتاژ در ورودی $V_{ref}/2$ (پایه ۹) را اندازه‌گیری کرده و ولوم VR_1 را به آرامی تغییر دهید تا ولتاژ اندازه‌گیری شده به 2.5V برسد. این کار محدوده ولتاژ آنالوگ ورودی ADC0804 را بین ۰ تا ۵ ولت قرار می‌دهد.

۳. ورودی آنالوگ (پایه ۶) را اندازه‌گیری کرده و و ولوم VR_2 را به آرامی تغییر دهید تا مقدار ولتاژ برابر صفر ولت گردد.

۴. اتصال J_1 را برقرار نمایید. این کار خروجی‌های دیجیتال را ثابت نگاه می‌دارد. وضعیت LEDها را مشاهده کرده و نتایج را در جدول ۱-۱ ثبت نمایید.

۵. اتصال J_1 را قطع نمایید. خروجی‌های دیجیتال با تغییر ورودی تغییر می‌کنند.

۶. ولوم VR_2 را با دقت بچرخانید تا مقادیر ورودی آنالوگ دیگر که در جدول ۱-۱ آمده، بدست آید. گام‌های ۴ و ۵ را تکرار کرده و نتایج را در جدول ۱-۱ ثبت نمایید.

۱-۱-۱ آزمایش مبدل آنالوگ به دیجیتال ADC0809

۱. منبع تغذیه را روشن نمایید.

۲. شکل موج مربعی با دامنه 2.5V و فرکانس 120kHz با مقدار آفست 2.5V (high = 5V و low = 0V) را به ورودی پالس (CLK) اعمال نمایید.

۳. کلیدهای SW_3، SW_2 و SW_1 را به زمین وصل نمایید. در این‌صورت سیگنال ورودی به پورت ورودی IN_0 وصل خواهد گردید.

۴. ولوم VR_1 را به دقت تنظیم کرده تا به مقادیر موجود در جدول ۱-۲ دست یابید.

۵. وضعیت LED ها را برای هر کدام از مقادیر آنالوگ مشاهده کرده و در جدول ۱-۲ ثبت نمایید.

۶. مقادیر ولتاژ ورودی در پورت‌های ورودی IN_1 تا IN_7 را محاسبه کرده و در جدول ۱-۲ ثبت نمایید.

۷. مقادیر بیان شده در جدول ۱-۳ را برای کلیدهای SW_3، SW_2 و SW_1 ایجاد نمایید و هر کدام از پورت‌های ورودی (IN_1 تا IN_7) را به عنوان ورودی آنالوگ اختصاص دهید.

۸. وضعیت LEDها را مشاهده کرده و در جدول ۱-۳ ثبت نمایید.

ولتاژ آنالوگ ورودی (V)	خروجی دیجیتال			
	مقدار محاسبه شده		مقدار اندازه‌گیری شده	
	باینری	هگزادسیمال	باینری	هگزادسیمال
0.0				
0.5				
1.0				
1.5				
2.0				
2.5				
3.0				
3.5				
4.0				
4.5				
5.0				

جدول ۱-۱

ولتاژ آنالوگ ورودی (V)	خروجی دیجیتال			
	مقدار محاسبه شده		مقدار اندازه‌گیری شده	
	باینری	هگزادسیمال	باینری	هگزادسیمال
0.0				
0.5				
1.0				
1.5				
2.0				
2.5				
3.0				
3.5				
4.0				
4.5				
5.0				

جدول ۱-۲

SW3	SW2	SW1	ورودی آنالوگ (مقدار محاسبه شده)		خروجی دیجیتال (مقدار اندازه‌گیری شده)	
			پورت ورودی	ولتاژ	باینری	هگزادسیمال
GND	GND	+5V	IN_1			
GND	+5V	GND	IN_2			
GND	+5V	+5V	IN_3			
+5V	GND	GND	IN_4			
+5V	GND	+5V	IN_5			
+5V	+5V	GND	IN_6			
+5V	+5V	+5V	IN_7			

جدول ۱-۳

۲ آشنایی با مبدل دیجیتال به آنالوگ

اهداف:

۱. آشنایی با عملکرد مبدل دیجیتال به آنالوگ.

۲. آشنایی با عملکرد DAC0800.

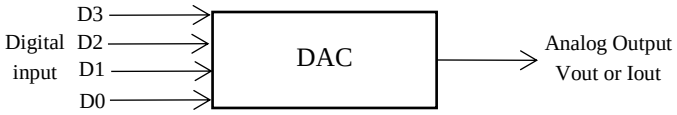
۳. مطالعه نحوه ساختن خروجی‌های unipolar و bipolar با استفاده از DAC0800.

۲-۱ تشریح اصول

مبدل‌های دیجیتال به آنالوگ (DAC یا D/A) در تبدیل سیگنال‌های دیجیتال به آنالوگ به منظور کنترل، نمایش اطلاعات و پردازش‌های آنالوگ مورد استفاده قرار می‌گیرد.

۲-۱-۱ عملکرد مبدل دیجیتال به آنالوگ

به طور خلاصه، D/A ها ادواتی هستند که سیستم‌ها از طریق آن‌ها با دنیای بیرون ارتباط برقرار می‌کنند. یک DAC وضعیت‌های دیجیتال ورودی را به ولتاژ یا جریان خروجی آنالوگ تبدیل می‌کند. شماتیک یک مبدل دیجیتال به آنالوگ ۴ بیتی در شکل ۲-۱.الف نشان داده شده است.



الف. سمبل شماتیکی

V_{out}	D_3	D_2	D_1	D_0	V_{out}	D_3	D_2	D_1	D_0
0	0	0	0	0	8	1	0	0	**0**
1	0	0	0	1	9	1	0	0	**1**
2	0	0	1	0	10	1	0	1	**0**
3	0	0	1	1	11	1	0	1	**1**
4	0	1	0	0	12	1	1	0	**0**
5	0	1	0	1	13	1	1	0	**1**
6	0	1	1	0	14	1	1	1	**0**
7	0	1	1	1	15	1	1	1	**1**

ب. جدول صحت

شکل ۲-۱. مبدل دیجیتال به آنالوگ ۴ بیتی

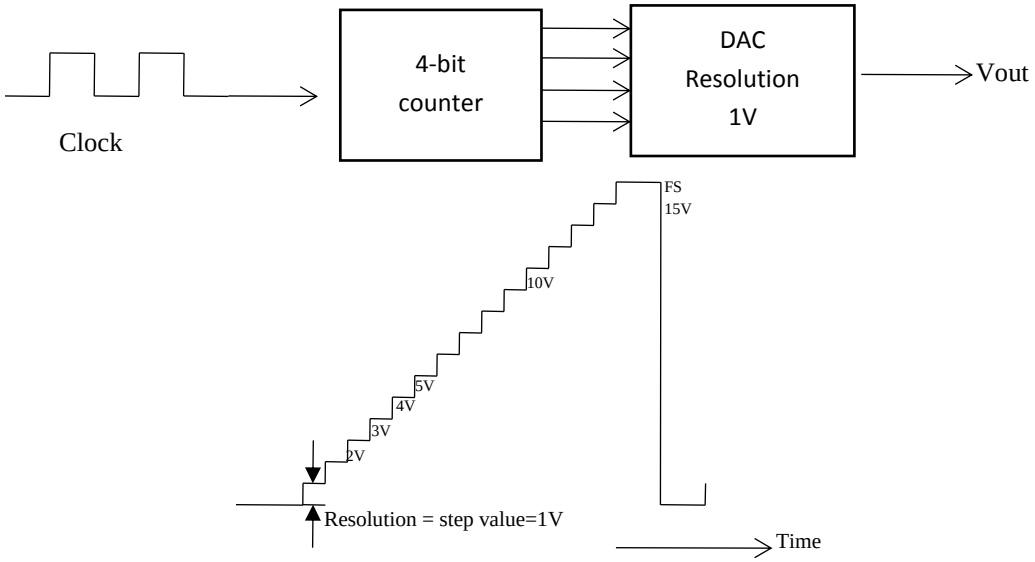
شکل ۲-۱.ب جدول صحت یک مبدل دیجیتال به آنالوگ ۴ بیتی را نشان می‌دهد. هر رشته باینری ورودی، یک مقدار خروجی آنالوگ را تولید می‌کند. محدوده خروجی مبدل شامل 2^4 یا ۱۶ حالت مختلف می‌باشد.

یک DAC شامل ولتاژ مرجع دقیق، کلیدهای کنترلی دیجیتال، شبکه مقاومتی و یک op-amp می‌باشد. هر یک از مقاومت‌های موجود در شبکه مقاومتی به یک کلید کنترلی دیجیتال متصل شده که این کلید مقاومت را به ولتاژ مرجع V_{ref} متصل می‌کند.

طرف دیگر مقاومت به ورودی جمع‌کننده op-amp متصل شده است. ورودی‌های دیجیتال، وضعیت سوییچ‌ها را مشخص می‌کند و op-amp خروجی DAC را به جریان I_{out} یا ولتاژ V_{out} تبدیل می‌کند.

شبکه مقاومتی مهم‌ترین بخش مدار DAC می‌باشد. دو نوع شبکه مقاومتی وجود دارد: شبکه مقاومتی وزن دار (weighted-resistor network) و شبکه مقاومتی نردبانی R-2R.

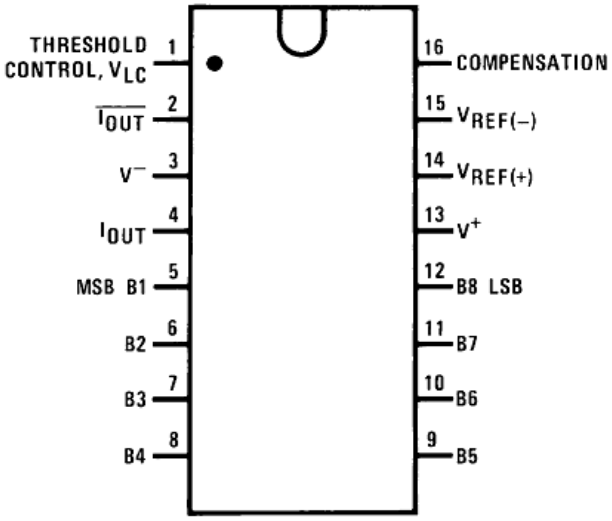
رزولوشن یک DAC به صورت کوچکترین تغییرات خروجی آنالوگ زمانی که ورودی دیجیتال ۱ واحد تغییر می‌کند. رزولوشن معمولاً وزن یک LSB می‌باشد. با توجه به شکل ۲-۱.ب ولتاژ خروجی V_{out} به ازای یک واحد تغییر در ورودی دیجیتال 1V تغییر می‌کند. بنابراین رزولوشن این DAC برابر 1V می‌باشد. رزولوشن را مقدار گام یا ارتفاع گام نیز می‌گویند. منحنی یک مبدل دیجیتال به آنالوگ ۴ بیتی با شیب نردبانی (staircase-ramp) در شکل ۲-۲ نشان داده شده است. با تغییر ۱ واحدی در ورودی دیجیتال، ولتاژ خروجی به اندازه 1V تغییر می‌کند. تفاوت بین گام‌های خروجی یا همان ارتفاع گام برابر 1V می‌باشد.



شکل ۲-۲. مبدل دیجیتال به آنالوگ با شیب نردبانی (staircase-ramp)

۲-۱-۲ مبدل دیجیتال به آنالوگ ADC0800

مبدل DAC 0800 یک مبدل دیجیتال به آنالوگ ۸ بیتی ارزان قیمت شامل ولتاژ مرجع، شبکه مقاومتی نردبانی R-2R و کلیدهای ترانزیستوری می‌باشد. شکل ۲-۳، پایه های آی سی DAC0800 را نشان می‌دهد.



شکل ۲-۳. پایه های آی سی DAC 0800

تغذیه مورد نیاز برای DAC0800 بین $\pm 4.5\ V$ تا ± 18 V می‌باشد. تلفات توان برای تغذیه $\pm 5\ Vdc$ برابر با 33mW و settling time آن در حدود 85ns می‌باشد. با توجه به خروجی‌های مکمل جریان I_{out} و $\overline{I_{out}}$ (پایه های ۲ و ۴)، مبدل DAC0800 می‌تواند در خروجی‌های unipolar یا bipolar مورد استفاده قرار گیرد. شکل ۲-۴ مدار DAC با خرورجی ولتاژ unipolar با استفاده از DAC0800 و آپ امپ uA741 را نشان می‌دهد. پایه $V_{ref}(-)$ با استفاده از مقاومت R_2 زمین شده است. ولتاژ مرجع +5V از طریق مقاومت R_1 به پایه $V_{ref}(+)$ اعمال شده است. بنابراین جریان مرجع I_{ref} که در R_1 جاری می‌شود به صورت زیر به دست می‌آید:

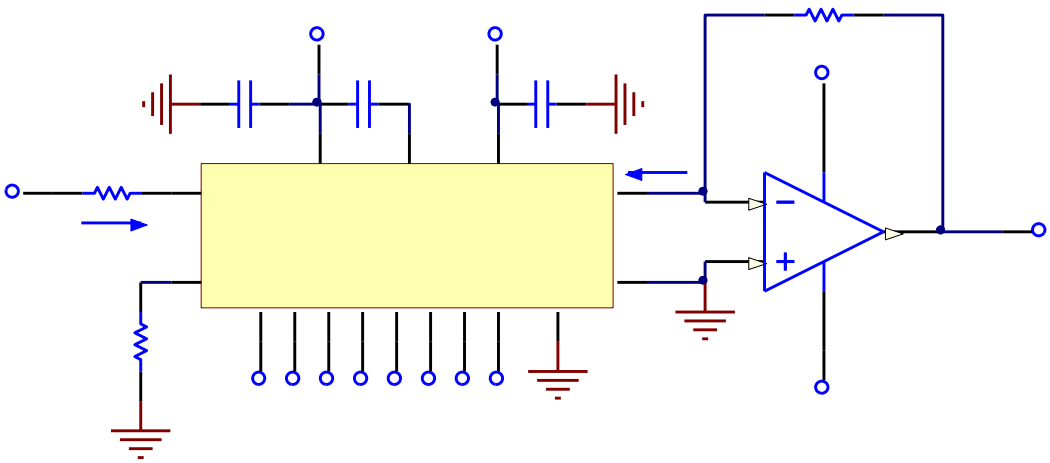
$$I_{ref} = \frac{V_{ref}}{R_1} \qquad (۱-۲)$$

بنابراین جریان خروجی I_{out} به صورت زیر خواهد بود:

$$I_{out} \approx \frac{V_{ref}}{R_1}\left(\frac{D_7}{2} + \frac{D_6}{4} + \frac{D_5}{8} + \frac{D_4}{16} + \frac{D_3}{32} + \frac{D_2}{64} + \frac{D_1}{128} + \frac{D_0}{256}\right) \qquad (۲-۲)$$

جریان I_{out} از مبدل به بیرون جاری می‌شود، و سپس توسط uA741 به یک ولتاژ خروجی تبدیل می‌شود. ولتاژ خروجی V_{out} به صورت زیر به دست می‌آید:

$$V_{out} = I_{out} R_3 \qquad (۳-۲)$$



شکل ۲-۴. مدار خروجی unipolar با استفاده از DAC0800

مدار DAC با خروجی ولتاژ bipolar با استفاده DAC0800 در شکل ۲-۵ نشان داده شده است. پایه $\overline{I_{out}}$ بر خلاف مدار شکل ۲-۴ که به زمین وصل شده بود، به ورودی ناوارونگر آپ امپ uA741 متصل شده است. ولتاژ خروجی uA741 به صورت زیر خواهد بود:

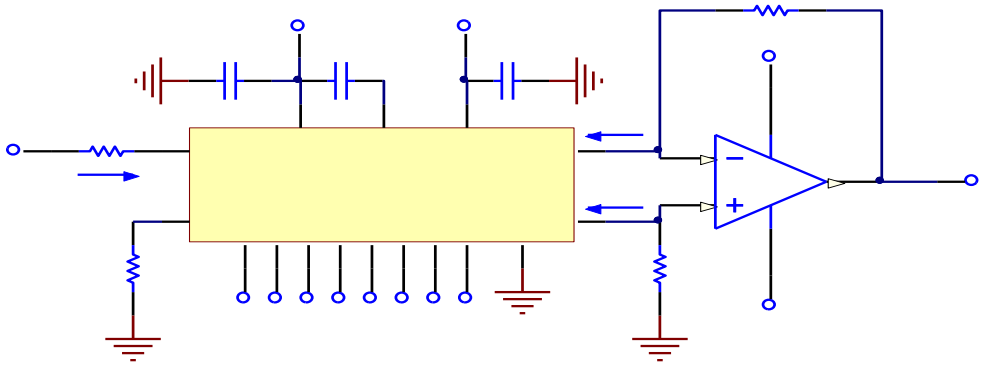
$$V_{out} = (I_{out} - \overline{I_{out}})R_4 \qquad (۴-۲)$$

که I_{out} و $\overline{I_{out}}$ خروجی‌های جریان مکمل می‌باشند. چنانچه جریان FS به صورت $I_{FS} = I_{out} + \overline{I_{out}}$ تعریف گردد خواهیم داشت:

$$\overline{I_{out}} = I_{FS} - I_{out} \qquad (۵-۲)$$

با جایگذاری رابطه ۲-۵ در رابطه ۲-۴ خواهیم داشت:

$$V_{out} = 2I_{out}R_4 - I_{FS}R_4 \qquad (۶-۲)$$



شکل ۲-۵. مدار خروجی bipolar با استفاده از DAC0800

۲-۲ تجهیزات مورد نیاز

۱. ماژول TC-50

۲. مولتی متر دیجیتال (DMM)

۲-۱ آزمایش ها

۲-۱-۱ خروجی ولتاژ unipolar با استفاده از DAC0800

۱. در قسمت مربوط به مبدل دیجیتال به آنالوگ unipolar در ماژول TC-50 اتصال J_1 را برقرار کرده تا خروجی I_{out} (پایه ۴) آی سی DAC0800 به ورودی uA741 (پین ۲) متصل شود.

۲. مقدار گام (step value) را محاسبه کرده و در جدول ۲-۱ ثبت نمایید.

۳. کلیدهای ورودی D_0 تا D_7 را در موقعیت صحیح 0000 0000 قرار دهید. (0 = GND , 1 = +5V)

۴. با استفاده از رابطه‌های ۲-۲ و ۲-۳ مقادیر جریان I_{out} و ولتاژ خروجی V_{out} را محاسبه کرده و در جدول ۲-۱ ثبت نمایید.

۵. اتصال J_1 را قطع نمایید. مقدار I_{out} را با اتصال آمپرمتر بین خروجی DAC0800 و ورودی uA741 اندازه‌گیری کرده و نتیجه را در جدول ۲-۱ ثبت نمایید.

۶. اتصال J_1 را مجدداً وصل نموده و با استفاده از ولتمتر ولتاژ خروجی uA741 را در خروجی (O/P) اندازه‌گیری نمایید. نتایج را در جدول ۲-۱ ثبت نمایید.

۷. مقادیر دیجیتال بیان شده در جدول ۲-۱ را با استفاده از کلیدهای D_7 تا D_0 ایجاد کرده و گام‌های ۵ و ۶ را به ترتیب تکرار نمایید. نتایج را در جدول ۲-۱ ثبت نمایید.

۲-۱-۲ خروجی ولتاژ bipolar با استفاده از DAC0800

۱. در قسمت مربوط به مبدل دیجیتال به آنالوگ bipolar در ماژول، اتصال J_1 و J_2 را برقرار نمایید.

۲. مقدار گام (step value) را محاسبه کرده و در جدول ۲-۲ ثبت نمایید.

۳. کلیدهای ورودی D_0 تا D_7 را در موقعیت صحیح 0000 0000 قرار دهید. (0 = GND, 1 = +5V)

۴. با استفاده از رابطه‌های ۲-۲ و ۲-۶ مقدار ولتاژ خروجی V_{out} را محاسبه کرده و در جدول ۲-۲ ثبت نمایید.

۵. با استفاده از ولتمتر ولتاژ خروجی V_{out} را اندازه‌گیری نمایید. نتایج را در جدول ۲-۲ ثبت نمایید.

۶. اتصال J_1 را قطع نمایید. مقدار جریان خروجی I_{out} را با استفاده از آمپرمتر اندازه‌گیری کرده و نتیجه را در جدول ۲-۲ ثبت نمایید.

۷. اتصال J_2 را قطع کرده و اتصال J_1 را برقرار نمایید. جریان خروجی $\overline{I_{out}}$ را با استفاده از آمپرمتر اندازه‌گیری کرده و نتایج را در جدول ۲-۲ ثبت نمایید.

۸. مقدار $I_{out} + \overline{I_{out}}$ را محاسبه کرده و در ۲-۲ ثبت نمایید.

۹. مقادیر دیجیتال بیان شده در جدول ۲-۲ را با استفاده از کلیدهای D_7 تا D_0 ایجاد کرده و گام‌های ۵ تا ۸ را به ترتیب تکرار نمایید. نتایج را در جدول ۲-۲ ثبت نمایید.

مقدار گام = ولتاژ بر حسب V و جریان بر حسب mA

ورودی دیجیتال	خروجی آنالوگ			
	I_{out}		V_{out}	
D_7 D_6 D_5 D_4 D_3 D_2 D_1 D_0	اندازه‌گیری شده	محاسبه شده	اندازه‌گیری شده	محاسبه شده
0 0 0 0 0 0 0 0				
0 0 0 0 0 0 0 1				
0 0 0 0 0 0 1 0				
0 0 0 0 0 1 0 0				
0 0 0 0 1 0 0 0				
0 0 0 1 0 0 0 0				
0 0 1 0 0 0 0 0				
0 1 0 0 0 0 0 0				
1 0 0 0 0 0 0 0				
1 1 1 1 1 1 1 1				

جدول ۲-۱

مقدار گام = ولتاژ بر حسب V و جریان بر حسب mA

خروجی آنالوگ					ورودی دیجیتال
محاسبه شده	اندازه‌گیری شده				
V_{out}	V_{out}	I_{out}	$\overline{I_{out}}$	$\overline{I_{out}} + I_{out}$	D_7 D_6 D_5 D_4 D_3 D_2 D_1 D_0
					0 0 0 0 0 0 0 0
					0 0 0 0 0 0 1 0
					0 0 0 0 1 0 0 0
					0 0 1 0 0 0 0 0
					0 1 1 1 1 1 1 1
					1 0 0 0 0 0 0 0
					1 0 0 0 0 0 1 0
					1 0 0 0 1 0 0 0
					1 0 1 0 0 0 0 0
					1 1 0 0 0 0 0 0
					1 1 1 1 1 1 1 1

جدول ۲-۲

۳. آشنایی با مدولاسیون PWM

اهداف :

۱. پیاده‌سازی یک مدولاتور عرض پالس با استفاده از UA741.

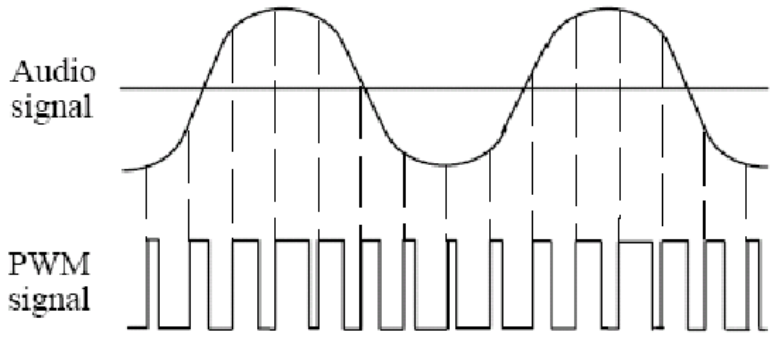
۲. مطالعه مشخصات و مدارهای اساسی LM555.

۳. پیاده‌سازی مدولاتور عرض پالس با استفاده از LM555.

۴. اندازه‌گیری و ارزیابی مدار یک مدولاتور عرض پالس

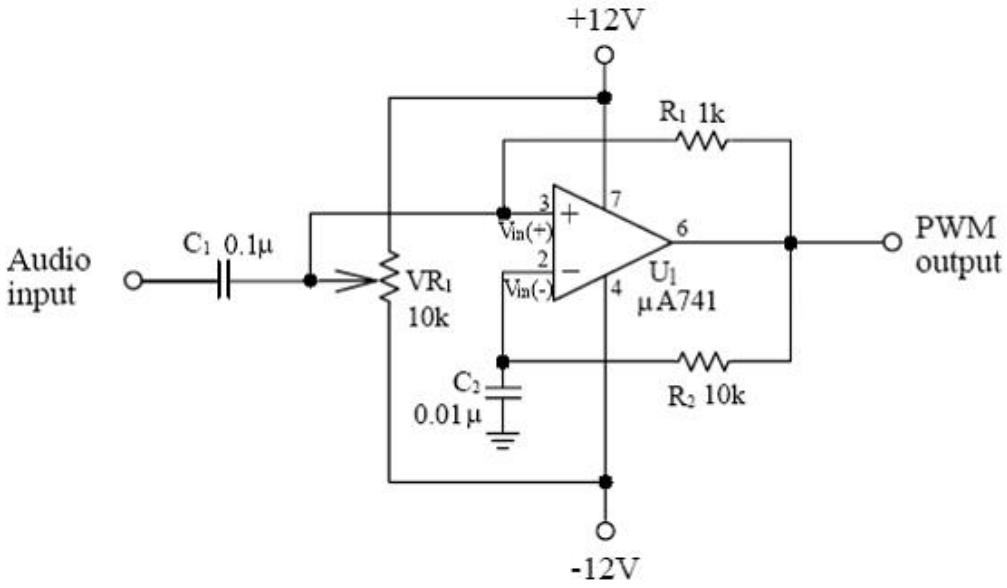
۳-۱ تشریح اصول

مدولاسیون عرض پالس یا PWM (pulse width modulation) یک تکنیک مدولاسیون می‌باشد که یک سیگنال آنالوگ را به منظور انتقال به یک سیگنال دیجیتال تبدیل می‌کند. مدولاسیون PWM یک سیگنال پیام (سیگنالی با دامنه متغیر) را به یک رشته پالس با دامنه و فرکانس ثابت تبدیل می‌کند که عرض این پالس‌ها متناسب با دامنه سیگنال پیام می‌باشد. رابطه بین سیگنال پیام و سیگنال PWM به صورت شکل ۳-۱ می‌باشد.



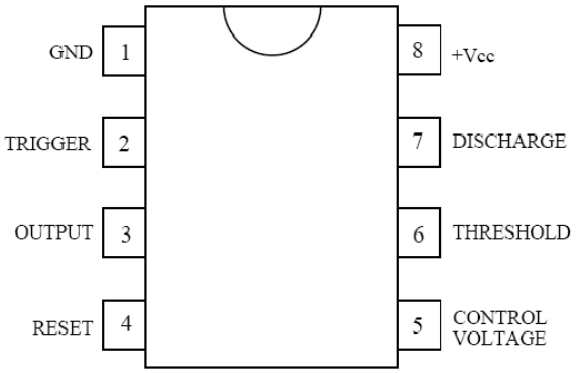
شکل ۳-۱. رابطه بین سیگنال پیام و سیگنال PWM

یک مولد پالس مربعی یا مولتی ویبراتور مونواستابل می‌تواند برای تولید سیگنال PWM مورد استفاده قرار گیرد. شکل ۳-۲ یک مولد پالس مربعی را نشان می‌دهد که عرض پالس خروجی توسط مقادیر R_2، C_2 و $V_{in}(+)$ تعیین می‌شود. تقویت‌کننده عملیاتی uA741 به عنوان یک مقایسه‌کننده ولتاژ عمل می‌کند. ولتاژ مرجع در ورودی $V_{in}(+)$ (پایه ۳) با مقادیر مقاومت R_1 و VR_1 تعیین می‌شود. ترکیب R_2 و C_2 مسیر شارژ و دشارژ را فراهم می‌کند. زمانی که سیگنال پیام در ورودی وجود ندارد، ولتاژ مرجع dc در ورودی $V_{in}(+)$ با تغییر مقدار VR_1 تغییر می‌کند. اگر سطح ولتاژ dc در ورودی $V_{in}(+)$ ثابت شده باشد و سیگنال پیام به ورودی اعمال گردد، سیگنال پیام به سطح ولتاژ dc اضافه شده و ولتاژ مرجع با تغییر دامنه سیگنال پیام تغییر خواهد کرد. سیگنال PWM حاصل در خروجی مقایسه کننده ظاهر خواهد شد.



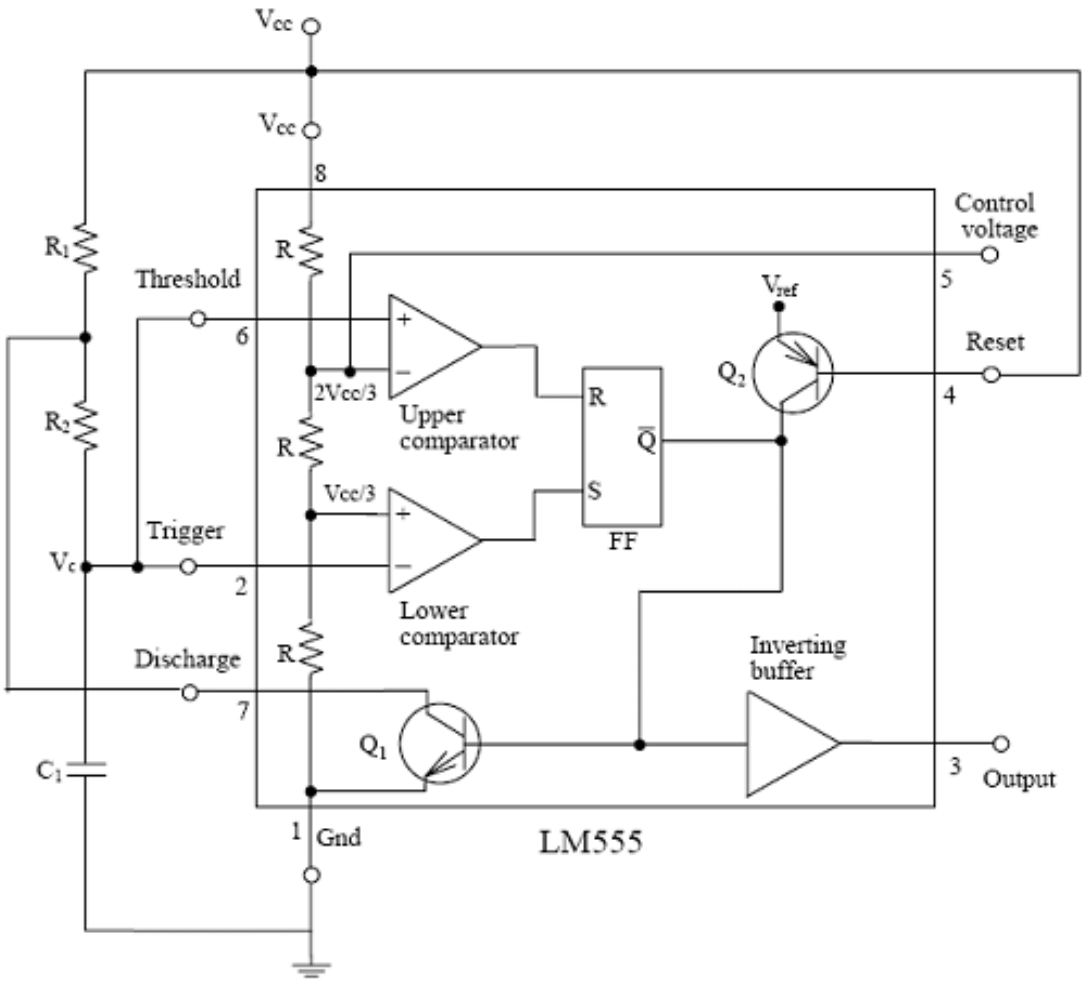
شکل ۳-۲. مدولاتور عرض پالس با استفاده از uA741

نقشه پایه های آی سی LM555 و مدار معادل تایمر LM555 به ترتیب در شکل‌های ۳-۳ و ۳-۴ نشان داده شده است. مدار داخلی LM555 شامل ۵ بخش اصلی می‌باشد: ۱. مقایسه‌کننده پایینی یا مقایسه‌کننده تریگر ۲. مقایسه‌کننده بالایی یا مقایسه-کننده بحرانی ۳. فلیپ فلاپ ۴. ترانزیستور دشارژ و ۵. درایور خروجی.



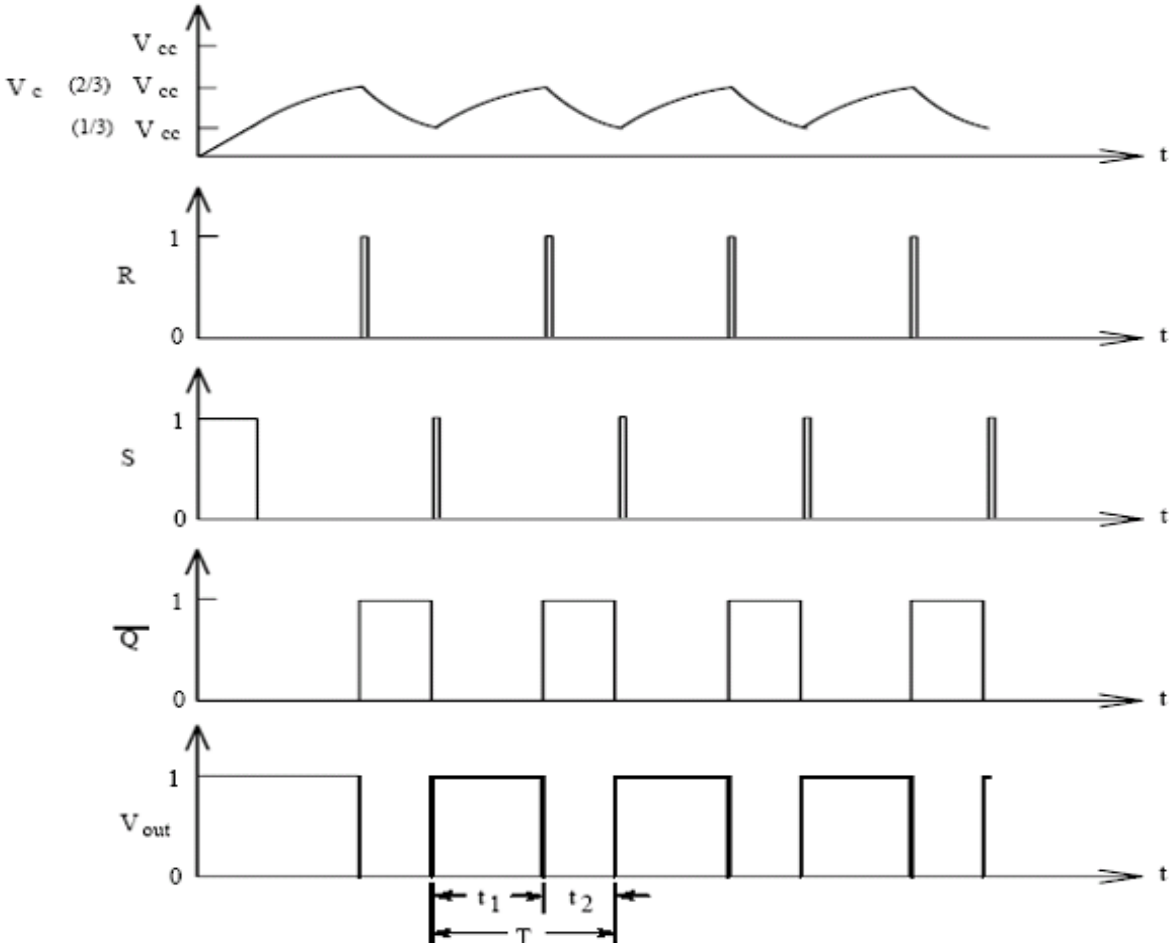
شکل ۳-۳. نقشه پایه های آی سی LM555

اگر هیچ سیگنالی به ورودی ولتاژ کنترل (پایه ۵) اعمال نشود، ولتاژهای مرجع مقایسه‌کننده‌های بالایی و پایینی داخل آی سی به ترتیب برابر $2V_{cc}/3$ و $V_{cc}/3$ خواهد بود. این ولتاژهای مرجع می‌توانند به صورت خارجی به پایه ولتاژ کنترل اعمال شوند. در عمل چنانچه ولتاژ مرجع به صورت خارجی انتخاب نشود، پایه کنترل ولتاژ بایستی از طریق یک خازن 10nF به زمین متصل شود.



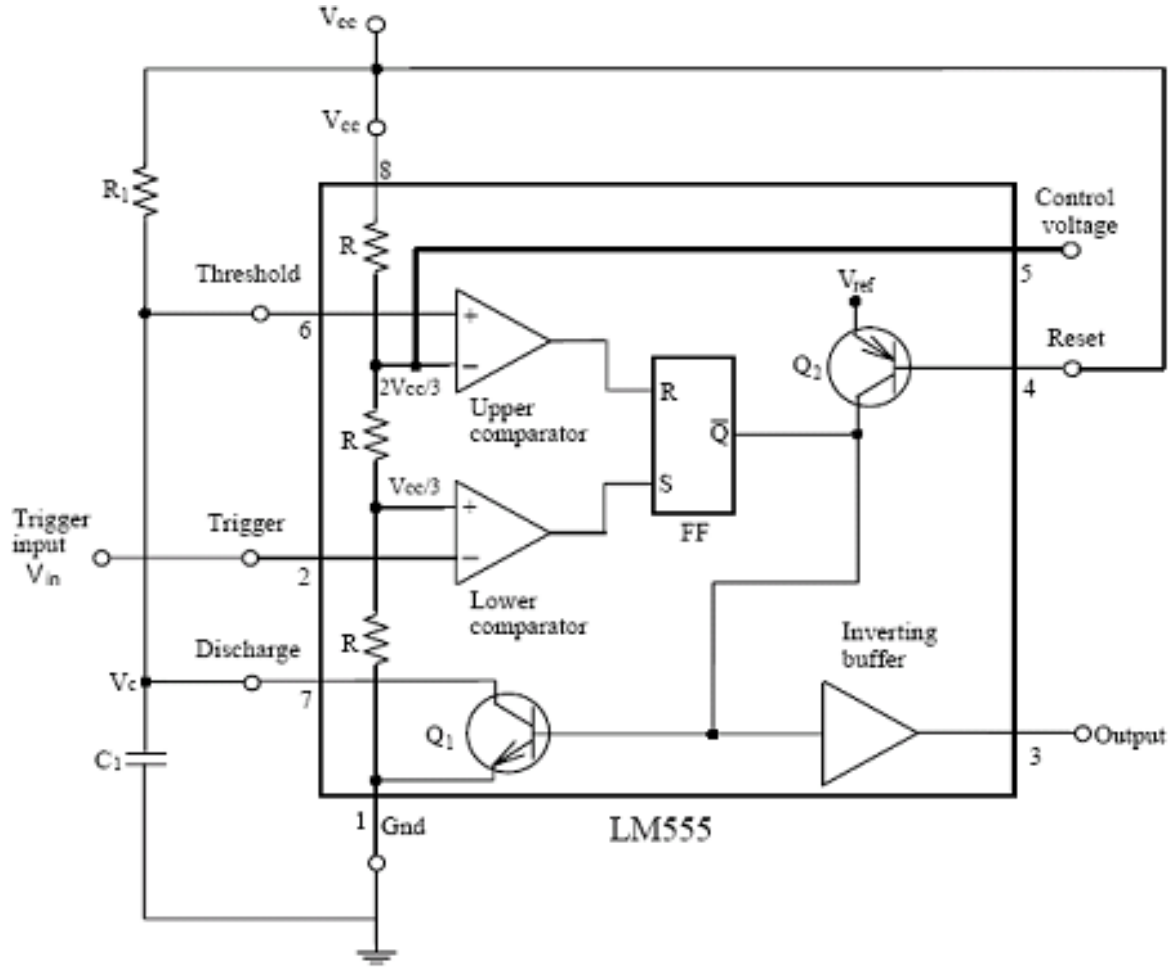
شکل ۳-۴. مولتی‌ویبراتور آاستابل LM555

یک مولتی‌ویبراتور آاستابل با تایمر LM555 در شکل ۳-۴ نشان داده شده است. شکل موج خروجی یک پالس مربعی است و فرکانس آن توسط مقادیر R_1، R_2 و C_1 تعیین می‌شود. با توجه به فرمول ثابت زمانی، زمان شارژ t_1 برابر با $0.693 \times (R_1 + R_2) \times C_1$، زمان دشارژ t_2 برابر $0.693 \times R_2 \times C_2$ و دوره تناوب $T = t_1 + t_2$ برابر است با $0.693 \times (R_1 + 2 \times R_2) \times C_1$. شکل موج نقاط تست اصلی در شکل ۳-۵ نشان داده شده است.



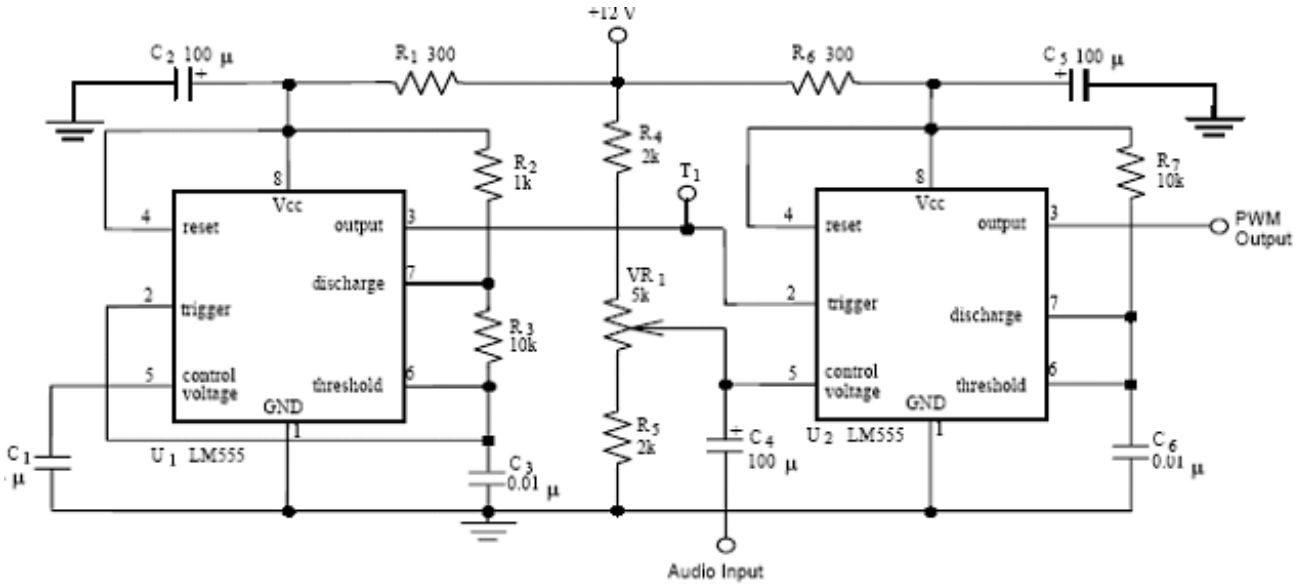
شکل ۳-۵. شکل‌موج‌های مولتی ویبراتور آاستابل LM555

شکل ۳-۶ مدار یک مولتی‌ویبراتور مونواستابل را نشان می‌دهد که توسط LM555 پیاده‌سازی شده است. زمانی که سطح ولتاژ تریگر از مقدار یک (+12V) به مقدار صفر (0V) تغییر می‌کند، یک پالس در ترمینال خروجی ظاهر می‌شود و عرض پالس آن (T) توسط رابطه $R_1 \times C_1$ و یا رابطه دقیق‌تر $1.1 \times R_1 \times C_1$ تعیین می‌شود. چنانچه سیگنال پیام به پایه ولتاژ کنترل متصل شود، در پایه خروجی سیگنال PWM وجود خواهد داشت.



شکل ۳-۶. مولتی ویبراتور مونواستابل LM555

شکل ۳-۷ یک مدولاتور را نشان می‌دهد که از دو تایمر LM555 ساخته شده است. در این مدار U1 و U2 به ترتیب به عنوان مولتی‌ویبراتور آاستابل و مونواستابل عمل می‌کنند. با ترکیب این دو بخش، مدولاتور عرض پالس تکمیل می‌شود. کلاک تریگر مولتی‌ویبراتور مونواستابل (U2) از خروجی (پایه ۳) مولتی‌ویبراتور آاستابل تأمین می‌شود. سیگنال پیام به ورودی ولتاژ کنترل U2 (پایه ۵) متصل شده و سیگنال PWM در خروجی (پایه ۳) تولید می‌گردد.



شکل۳-۷. مدولاتور عرض پالس

۳-۲ تجهیزات مورد نیاز

۱. ماژول TC-90

۲. مولتی متر دیجیتال (DMM)

۳. اسیلوسکوپ

۳-۳ آزمایش ها

۳-۳-۱ مدولاتور PWM با استفاده از UA741

۱. در قسمت مربوط به مدولاتور PWM با استفاده از UA741 در ماژول TC-90، مقدار ولوم VR_1 را به گونه‌ای تنظیم کنید که تا ولتاژ 0V در ورودی $V_{in}(+)$ ظاهر گردد. سپس اتصال J_1 را برقرار نمایید.

۲. یک سیگنال سینوسی $4V_{p-p}$، 500Hz به ورودی سیگنال پیام اعمال نمایید.

۳. با استفاده از اسیلوسکوپ سیگنال پیام ورودی و سیگنال خروجی (پایه ۶) را مشاهده کرده و نتایج را در جدول ۳-۱ ثبت نمایید.

۴. سیگنال پیام و اتصال J_1 را قطع کرده و با تغییر ولوم VR_1 مقدار ولتاژ در پایه $V_{in}(+)$ را بر روی 6V تنظیم نمایید.

۵. اتصال J_1 را برقرار نموده و سیگنال پیام ورودی را نیز وصل نمایید.

۶. با استفاده از اسیلوسکوپ سیگنال پیام ورودی و سیگنال خروجی (پایه ۶) را مشاهده کرده و نتایج را در جدول ۳-۱ ثبت نمایید.

۷. سیگنال پیام و اتصال J_1 را قطع کرده و با تغییر ولوم VR_1 مقدار ولتاژ در پایه $V_{in}(+)$ را بر روی 6V- تنظیم نمایید.

۸. اتصال J_1 را برقرار نموده و سیگنال پیام ورودی را نیز وصل نمایید.

۹. با استفاده از اسیلوسکوپ سیگنال پیام ورودی و سیگنال خروجی (پایه ۶) را مشاهده کرده و نتایج را در جدول ۳-۱ ثبت نمایید.

۱۰. سیگنال پیام و اتصال J_1 را قطع کنید. با تغییر ولوم VR_1 مقدار ولتاژ در پایه $V_{in}(+)$ را بر روی 0V تنظیم کرده و سپس اتصال J_1 را برقرار نمایید.

۱۱. دامنه سیگنال پیام را به $10V_{p-p}$ تغییر دهید. گام‌های ۵ تا ۱۱ را تکرار کرده و نتایج را در جدول ۳-۱ ثبت نمایید.

۳-۳-۲ مدولاتور PWM با استفاده از LM555

۱. در قسمت مربوط به مدولاتور PWM با استفاده از LM555 در ماژول، یک سیگنال مربعی $5V_{p-p}$، 1kHz به ورودی سیگنال پیام اعمال نمایید.

۲. با استفاده از اسیلوسکوپ، شکل موج موجود در تست پوینت (T1) و شکل موج خروجی را مشاهده کرده و با تغییر ولوم VR1 یک شکل موج مستطیلی (با duty cycle غیر مساوی با 50%) در T1 ایجاد نمایید.

۳. کوپلینگ اسیلوسکوپ را در موقعیت DC قرار دهید. شکل موج خروجی را مشاهده کرده و در جدول ۳-۳ ثبت نمایید.

۴. شکل موج ورودی را به مثلثی تغییر داده و گام ۳ را تکرار نمایید.

۵. شکل موج ورودی را به سینوسی تغییر داده و گام ۳ را تکرار نمایید.

۶. دامنه سیگنال پیام را به $3V_{p-p}$ تغییر دهید. گام‌های ۳ تا ۵ را تکرار کرده و نتایج را در جدول ۳-۴ ثبت نمایید.

($V_m = 6V_{p-p}$, $f_m = 500Hz$)

بایاس dc در Vin(+)	شکل موج ورودی	شکل موج خروجی
0V		
6V		
-6V		

جدول ۳-۱

($V_m = 10V_{p-p}$, $f_m = 500Hz$)

بایاس dc در Vin(+)	شکل موج ورودی	شکل موج خروجی
0V		
6V		
-6V		

جدول ۳-۲

($V_m = 5V_{p-p}$, $f_m = 1kHz$)

سیگنال ورودی	شکل موج ورودی	شکل موج خروجی
موج مربعی		
موج مثلثی		
موج سینوسی		

جدول ۳-۳

($V_m = 3V_{p-p}$, $f_m = 1kHz$)

سیگنال ورودی	شکل موج ورودی	شکل موج خروجی
موج مربعی		
موج مثلثی		
موج سینوسی		

جدول ۳-۴

۴. آشنایی با دمدولاتور عرض پالس

اهداف :

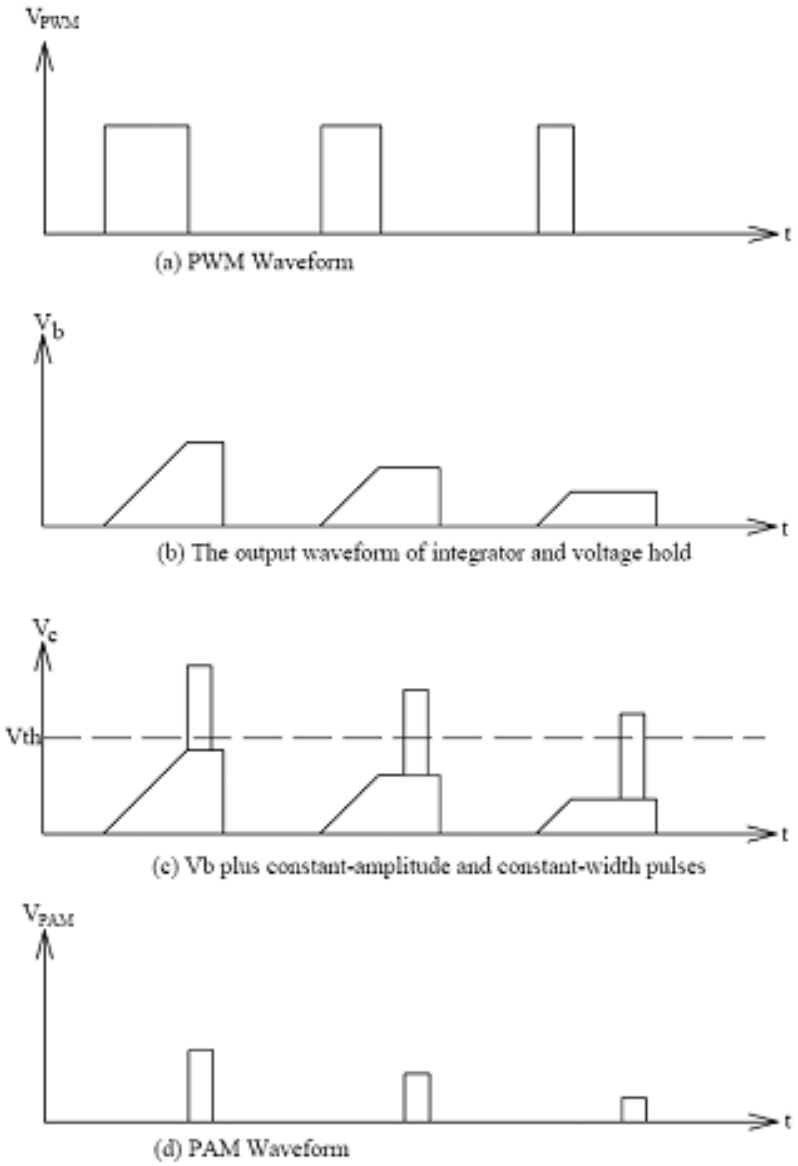
۱. آشنایی با عملکرد دمدولاتور عرض پالس

۲. پیاده‌سازی دمدولاتور عرض پالس با استفاده از آشکارساز حاصل‌ضربی

۴-۱ تشریح اصول

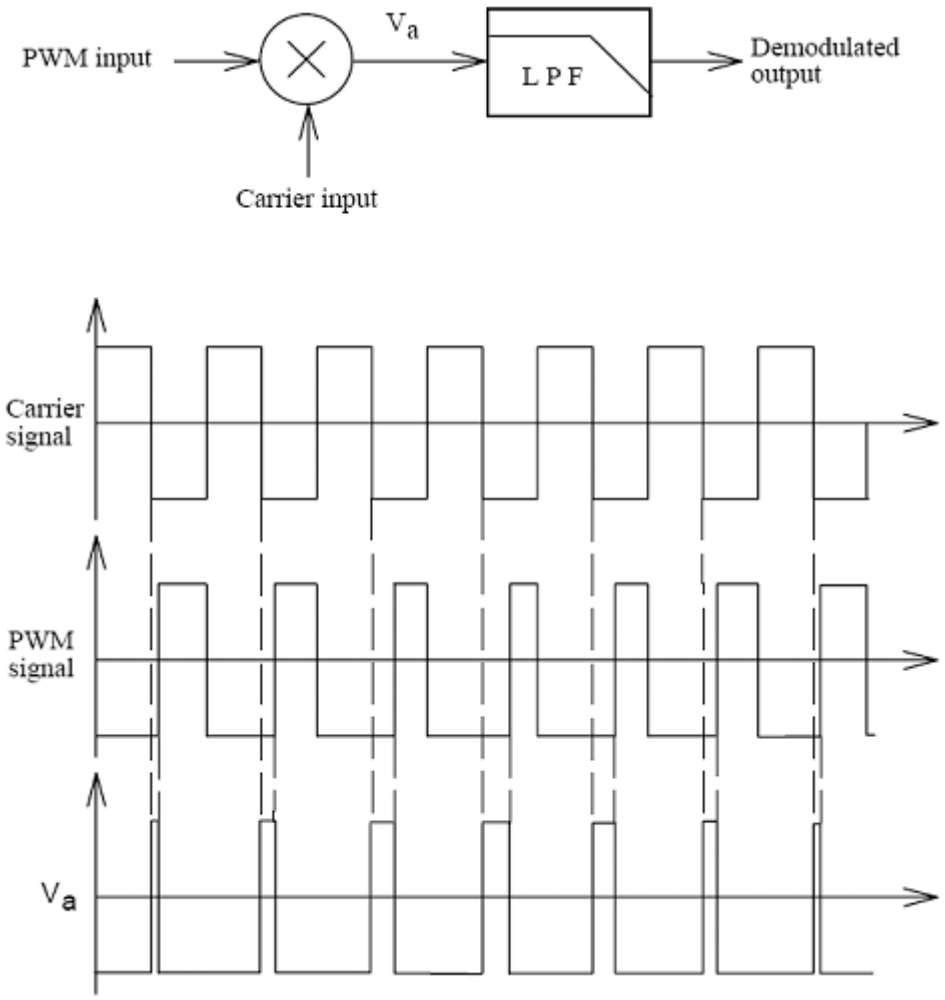
مدولاسیون عرض پالس در درس قبلی به طور کامل مورد بررسی قرار گرفت. مولد پالس مربعی و مدارهای مولتی‌ویبراتور مونواستابل برای تولید سیگنال PWM مورد استفاده قرار می‌گیرند. برای بازیابی سیگنال پیام از سیگنال PWM یک دیکدر یا دمدولاتور در مدار گیرنده مورد نیاز می‌باشد.

دو تکنیک برای دمدولاسیون عرض پالس وجود دارد. یک روش به این گونه است که سیگنال PWM ابتدا باید به سیگنال مدولاسیون دامنه پالس (pulse amplitude modulation) یا PAM تبدیل شده و سپس از یک فیلتر پایین‌گذر عبور داده شود. فرض کنید سیگنال PWM نشان داده شده در شکل ۴-۱.الف به ورودی مدار انتگرال‌گیر و hold اعمال شود. زمانی که لبه مثبت پالس ظاهر می‌شود، انتگرال‌گیر یک خروجی ramp ایجاد می‌کند که دامنه آن متناسب با عرض پالس می‌باشد. بعد از لبه منفی، همانطور که در شکل ۴-۱.ب مدار hold مقدار پیک ولتاژ ramp را برای یک دوره زمانی مشخص نگاه داشته و سپس ولتاژ خروجی را صفر می‌کند. همانطور که در شکل ۴-۱.پ نشان داده شده است، شکل موج V_c برابر با مجموع V_b و رشته پالس‌های دامنه-ثابت و عرض-ثابت می‌باشد. سپس این سیگنال به ورودی یک مدار برش اعمال می‌شود. این مدار بخشی از سیگنال را که کمتر از ولتاژ آستانه (V_{th}) می‌باشد بریده و باقی‌مانده سیگنال را به خروجی ارسال می‌کند. مطابق با شکل ۴-۱.ت خروجی مدار برش یک سیگنال PAM می‌باشد که دامنه آن متناسب با عرض سیگنال PWM می‌باشد. در پایان سیگنال PAM از یک فیلتر پایین‌گذر عبور داده شده و سیگنال پیام بدست می‌آید.



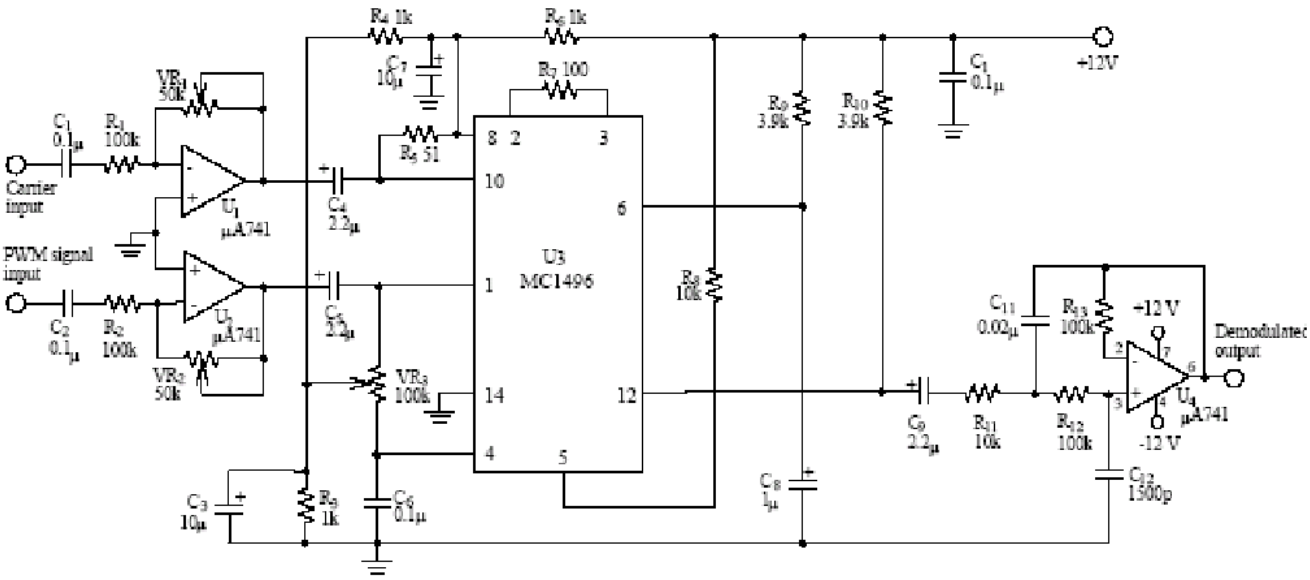
شکل ۴-۱. مدار تبدیل PWM به PAM

تکنیک دیگر برای دمدوله کردن سیگنال PWM در شکل ۴-۲ نشان داده شده است. این مدار شامل یک آشکارساز حاصل‌ضربی و یک فیلتر پایین‌گذر می‌باشد. سیگنال‌های PWM و کریر به ورودی‌های آشکارساز حاصل‌ضربی اعمال شده و سپس یک رشته پالس که عرض آن‌ها نسبت عکس با عرض پالس‌های PWM دارند در خروجی ظاهر می‌شود. زمانی که سیگنال V_a از یک فیلتر پایین‌گذر عبور داده می‌شود، سیگنال خروجی دمدوله شده بدست می‌آید.



شکل ۴-۲. دمدولاسیون PWM توسط آشکارساز حاصل‌ضربی

مدار دمدولاتور PWM با استفاده از آشکارساز حاصل‌ضربی پیاده شده توسط MC1496 در شکل ۴-۳ نشان داده شده است. این مدار مشابه با آشکارسازهای AM، SSB و DSB-SC می‌باشد که در درس‌های قبل معرفی شدند. تقویت‌کننده‌های U_1 و U_2 دامنه سیگنال‌های کریر و PWM ورودی را در بازه $300mV_{pp}$ تا $1400mV_{p-p}$ کنترل می‌کنند تا آشکارساز در ناحیه خطی خود کار کند. مقاومت R_7 که بین پایه‌های ۲ و ۳ متصل شده است، بهره ولتاژ MC1496 را تعیین می‌کند. خازن کوپلاژ C_1، C_2، C_4، C_5 و C_9 برای حذف سیگنال dc و عبور سیگنال ac مورد استفاده قرار گرفته‌اند. ولوم‌های VR_1 و VR_2 به ترتیب برای کنترل بهره‌های U_1 و U_2 می‌باشند. آپ امپ U_4 به عنوان فیلتر پایین‌گذر مرتبه دوم عمل می‌کند.



شکل ۴-۳. دمدولاتور PWM

۴-۲ تجهیزات مورد نیاز

۱. ماژول TC-90
۲. مولتی متر دیجیتال (DMM)
۳. اسیلوسکوپ

۴-۳ آزمایش ها

۴-۳-۱ دمدولاتور PWM

۱. مدار مدولاتور PWM موجود در آزمایش قبل را بسته و یک سیگنال سینوسی $3V_{p-p}$، 700Hz به ورودی پیام اعمال نمایید.

۲. تست پوینت T_1 در مدار مدولاتور PWM را به ورودی کریر (I/P1) مدار دمدولاتور PWM وصل نمایید.

۳. خروجی مدوله شده PWM از مدار مدولاتور PWM را به ورودی PWM (I/P2) از مدار دمدولاتور PWM متصل نمایید.

۴. ولوم VR_1 را تغییر داده تا یک سیگنال خروجی با حداقل اعوجاج در خروجی uA741 تقویت کننده U_1 داشته باشید.

۵. ولوم‌های VR_2 و VR_3 را با دقت تغییر داده تا سیگنال دمدوله شده مناسب را در خروجی داشته باشید.

۶. با استفاده از اسیلوسکوپ سیگنال‌های ورودی PWM، سیگنال کریر، سیگنال خروجی U_1، سیگنال خروجی U_2، سیگنال خروجی MC1496 (پایه ۱۲) و سیگنال PWM دمدوله شده را مشاهده کرده و نتیجه را در جدول ۴-۱ ثبت نمایید.

۷. تمام شرایط را حفظ کرده فقط فرکانس ورودی را به 500Hz تغییر دهید.

۸. گام‌های ۴ تا ۶ را تکرار نمایید و نتایج را در جدول ۴-۲ ثبت نمایید.

($V_m=3V_{p-p}$, $f_m=700Hz$)

تست پوینت	شکل موج خروجی
ترمینال ورودی کریر	
ترمینال ورودی PWM	
ترمینال خروجی U_1	

جدول ۴-۱

($V_m=3V_{p-p}$, $f_m=500Hz$)

تست پوینت	شکل موج خروجی
ترمینال خروجی U_2	
ترمینال خروجی MC1496 (پایه ۱۲)	

سیگنال PWM دمدوله شده خروجی	

جدول ۴-۲

۵. آشنایی با کلید زنی شیفت فرکانس FSK

اهداف :

۱. آشنایی با اصول مدولاسیون کلیدزنی شیفت فرکانس (frequency-shift keying) یا FSK.

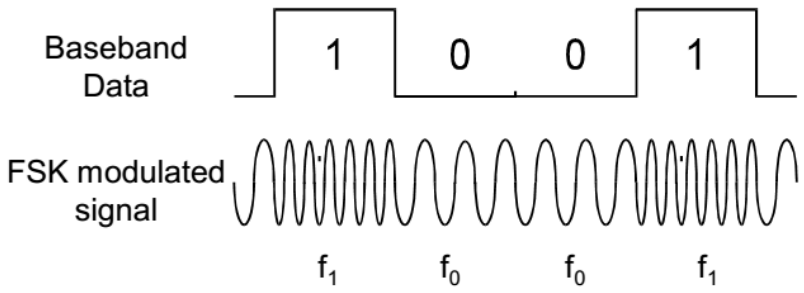
۲. اندازه‌گیری سیگنال‌های FSK.

۳. پیاده‌سازی مدولاتور FSK با استفاده از LM566.

۵-۱ تشریح اصول

در انتقال دیجیتال، تکرارکننده‌ها (repeater) سیگنال‌های دیجیتال را بازتولید کرده و قدرت آن‌ها را در برابر نویز بهبود می‌بخشند. سیگنال‌های دیجیتال به علت اجزای فرکانس بالا معمولاً هنگام انتقال در مسافت‌های زیاد به آسانی تضعیف می‌شوند. برای رفع این عیب یک مدولاسیون ویژه مورد نیاز است. مدولاسیون FSK یک نوع مدولاسیون FM است که در آن سیگنال مدوله کننده (سیگنال دیجیتال) خروجی را بین دو فرکانس مشخص، که معمولاً فرکانس‌های mark و space نامیده می‌شوند، جابجا می‌کند. ارتباط بین سیگنال دیجیتال و FSK در شکل ۱۳-۱ نشان داده شده است. فرکانس f_1 معادل ورودی دیجیتال high و فرکانس f_2 معادل ورودی دیجیتال low می‌باشد.

تکنیک FSK به طور وسیعی برای انتقال اطلاعات تله تایپ مورد استفاده قرار می‌گیرد. برای تله‌تایپ رادیویی فرکانس 2124Hz معادل mark یا یک و فرکانس 2975Hz معادل space یا صفر می‌باشد.



شکل ۵-۱. ارتباط بین سیگنال دیجیتال و FSK

مدولاتور FSK برای تبدیل سیگنال دیجیتال (موج مربعی) به یک سیگنال آنالوگ که دو فرکانس مختلف متناسب با سطوح ورودی دارد، مورد استفاده قرار می‌گیرد. در این آزمایش ما از فرکانس‌های 1070Hz و 1270Hz به ترتیب به عنوان space و mark استفاده می‌کنیم. اسیلاتور کنترل شده با ولتاژ (VCO) به آسانی می‌تواند این دو فرکانس را تولید نماید. مدار عملی یک مدولاتور FSK با استفاده از اسیلاتور کنترل شده با ولتاژ LM566 در شکل ۵-۲ نشان داده شده است. در این مدار فرکانس نوسان LM566 به صورت زیر بدست می‌آید:

$$f_0 = \frac{2}{R_{10}C_5}\left(\frac{V_{cc} - V_{in}}{V_{cc}}\right)$$

که V_{cc} ولتاژ تغذیه اعمال شده به پایه ۸ آی سی LM566 و V_{in} ولتاژ کنترل VCO می‌باشد که به پایه ۵ اعمال شده است.

اگر V_{cc} ثابت باشد، مقادیر مناسب R_{10}، C_5 و V_{in} تعیین کننده فرکانس خروجی 1072Hz و 1272Hz در خروجی LM566 می‌باشند. در عمل محدودیت‌های استفاده از اسیلاتور کنترل شده با ولتاژ LM566 به صورت زیر می‌باشد:

$$2\ k\Omega \leq R_{10} \leq 20\ k\Omega$$

$$0.75 \leq V_{in} \leq V_{cc}$$

$$f_0 \leq 500\ kHz$$

$$10\ V \leq V_{cc} \leq 24\ V$$

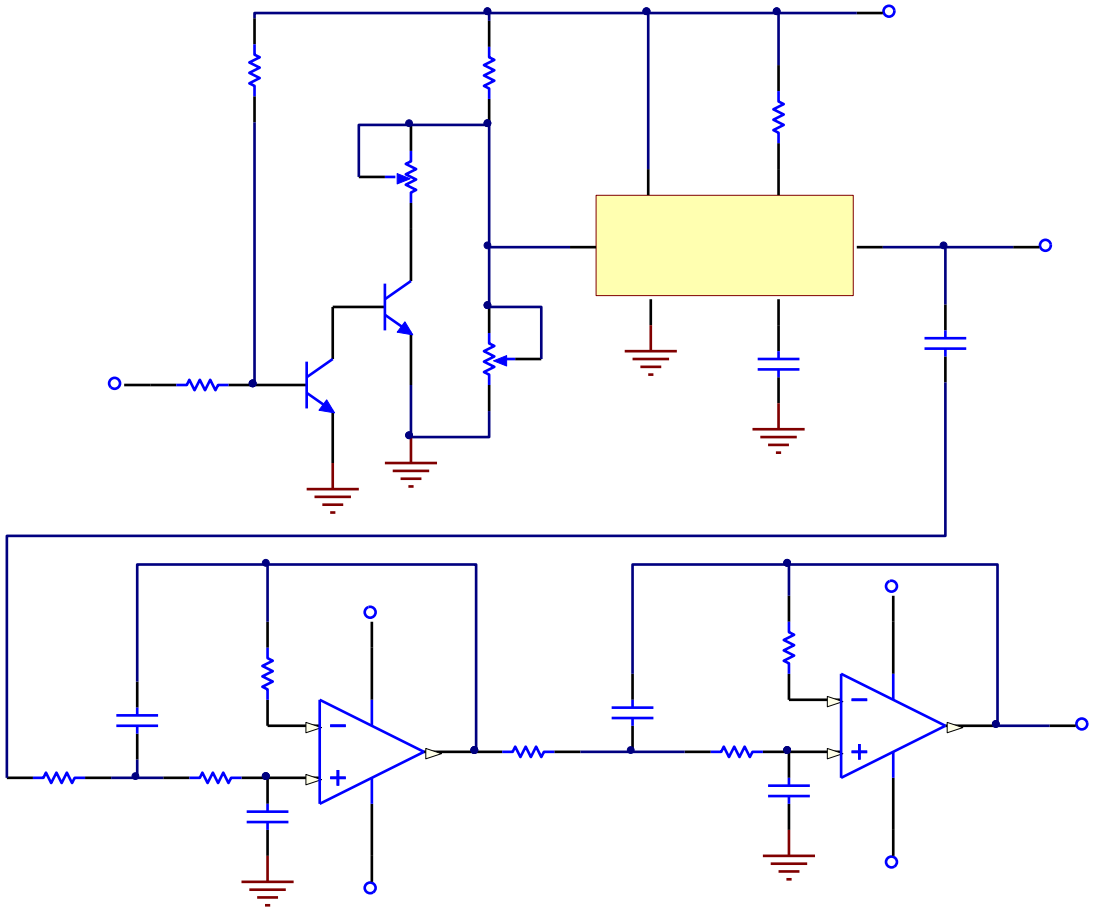
برای تولید فرکانس‌های 1070Hz و 1270Hz دقیق، سطوح ورودی دیجیتال مانند سطح TTL صفر و ۵ ولت باید قبل از اعمال به ورودی VCO به سطوح ولتاژ مناسب تبدیل شوند. این هدف توسط level shifterهای Q_1 و Q_2 محقق می‌شود. ترانزیستور Q1 به صورت یک گیت NOT عمل می‌کند. به عبارت دیگر، زمانی که ورودی Q_1 یک (5V) می‌شود، Q_1 هدایت کرده و خروجی آن low می‌شود (در حدود 0.2V) و باعث می‌شود تا ترانزیستور Q_2 خاموش گردد. زمانی که ورودی Q_1 صفر می‌شود، Q_1 خاموش شده و خروجی آن high (5V) می‌شود و بنابراین Q_2 هدایت می‌کند. زمانی که Q_2 خاموش است، ولتاژ ورودی VCO به صورت زیر است

$$V_1 = \frac{VR_2}{VR_2 + R_6} V_{cc}$$

و فرکانس خروجی VCO برابر f_1 می‌باشد. زمانی که Q_2 هدایت می‌کند ولتاژ ورودی VCO به صورت زیر است

$$V_2 = \frac{VR_1 || VR_2}{(VR_1 || VR_2) + R_6} V_{cc}$$

و فرکانس خروجی f_2 می‌باشد. بنابراین فرکانس‌های f_1=1270Hz و f_2=1070Hz با تنظیم دقیق ولوم‌های VR_1 و VR_2 بدست می‌آید. قطعات U_2 و U_3 فیلترهای پایین‌گذر مرتبه دوم می‌باشند. فیلتر پایین‌گذر مرتبه چهارم که از سری کردن این فیلترها به دست آمده است، برای حذف اجزای فرکانس بالای خروجی LM566 مورد استفاده قرار گرفته است. خروجی نهایی سیگنال مدوله شده FSK می‌باشد.



شکل ۵-۲. مدار مدولاتور FSK

۵-۲ تجهیزات مورد نیاز

۱. ماژول TC-95
۲. مولتی متر دیجیتال (DMM)
۳. اسیلوسکوپ

۵-۳ آزمایش

۵-۳-۱ مدولاتور FSK

۱. ولتاژ 5Vdc را به ورودی سیگنال دیجیتال (I/P) وصل نمایید. با استفاده از اسیلوسکوپ فرکانس خروجی LM566 (پایه ۳) را مشاهده نمایید و با تنظیم ولوم VR_2 فرکانس 1070Hz را بدست آورید و سپس نتایج را در جدول ۵-۱ ثبت نمایید.

۲. با استفاده از اسیلوسکوپ سیگنال خروجی FSK را مشاهده کرده و نتایج را در جدول ۵-۱ ثبت نمایید.

۳. ورودی سیگنال دیجیتال (I/P) را به زمین (0V) وصل نمایید. با استفاده از اسیلوسکوپ فرکانس خروجی LM566 (پایه ۳) را مشاهده نمایید و با تنظیم ولوم VR_1 فرکانس 1270Hz را بدست آورید و سپس نتایج را در جدول ۵-۱ ثبت نمایید.

۴. با استفاده از اسیلوسکوپ سیگنال خروجی FSK را مشاهده کرده و نتایج را در جدول ۵-۱ ثبت نمایید.

۵. خروجی سیگنال ژنراتور را در سطح TTL و فرکانس 200Hz تنظیم کرده و آن را به ورودی سیگنال دیجیتال (I/P) متصل نمایید. با استفاده از اسیلوسکوپ سیگنال‌های ورودی، خروجی LM566 (پایه ۳) و خروجی FSK را مشاهده کرده و نتایج را در جدول ۵-۲ ثبت نمایید.

۶. فرکانس خروجی سیگنال ژنراتور را به 5kHz تغییر داده و گام ۵ را تکرار نمایید.

سیگنال ورودی	شکل موج خروجی FSK	شکل موج خروجی LM566 (پایه ۳)
0V		
5V		

جدول ۵-۱

فرکانس ورودی	5kHz	200Hz
شکل موج ورودی		
شکل موج خروجی LM566 (پایه ۳)		

شکل موج خروجی FSK		

جدول ۵-۲

۶. آشنایی با دمدولاتور FSK

اهداف :

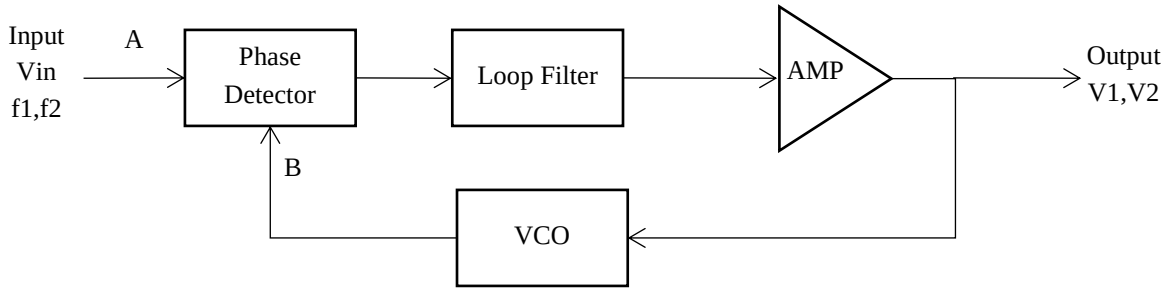
۱. پیاده‌سازی آشکارساز FSK با استفاده از حلقه قفل فاز (Phase Locked Loop)

۲. نحوه طراحی مقایسه‌کننده ولتاژ با استفاده از op amp.

۶-۱ تشریح اصول

همانطور که در آزمایش قبل گفته شد، سیگنال دیجیتال به منظور انتقال به مسافت‌های دور توسط مدولاتور FSK به سیگنال FSK تبدیل می‌شود. در گیرنده، یک دمدولاتور FSK لازم است تا سیگنال دیجیتال اصلی را از روی سیگنال FSK دریافتی بازیابی نماید. یک حلقه قفل فاز (Phase Locked Loop) یا PLL انتخاب مناسبی برای این کار می‌باشد. یک PLL در حقیقت یک سیستم کنترلی است که فرکانس و فاز سیگنال ورودی را دنبال می‌کند. اخیراً، PLL به طور فراوانی در سیستم‌های ارتباطی آنالوگ مانند دمدولاتور AM، دمدولاتور FM و ... مورد استفاده قرار می‌گیرد. به طور مشابه، بسیاری از PLLهای دیجیتال به منظور دنبال کردن سیگنال کریر یا سیگنال سنکرون‌کننده بیت در سیستم‌های ارتباطی دیجیتال توسعه یافته‌اند.

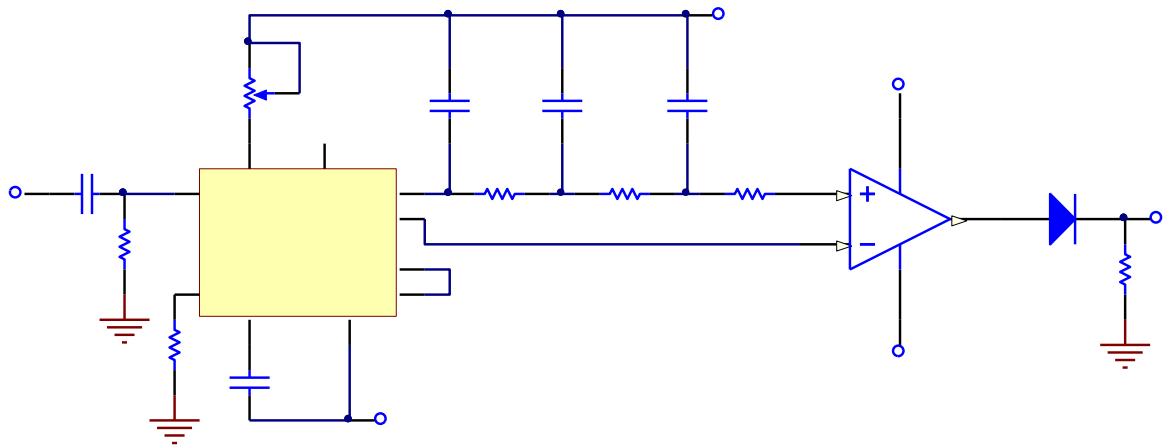
اساساً PLL شامل ۳ بخش مهم می‌باشد: آشکار ساز فاز (PD)، فیلتر حلقه (LF) و اسیلاتور کنترل شده با ولتاژ (VCO). شکل ۶-۱ بلوک دیاگرام PLL را نشان می‌دهد.



شکل ۶-۱. بلوک دیاگرام PLL

بلوک دیاگرام شکل ۶-۱ را در نظر بگیرید. اگر فرکانس V_{in} تغییر کند، یک تغییر فاز بین A و B خواهیم داشت و در نتیجه سطح dc در خروجی تغییر خواهد کرد. این جابجایی فرکانس VCO را تغییر می‌دهد تا حلقه قفل نگاه داشته شود. اگر PLL به عنوان یک دمدولاتور FSK مورد استفاده قرار گیرد و سیگنال FSK به ورودی آن اعمال شود، ولتاژهای خروجی V_1 و V_2 به ترتیب با فرکانس‌های ورودی f_1 و f_2 متناظر خواهد بود. بنابراین تغییر فرکانس در ورودی به تغییر سطح dc در خروجی تبدیل خواهد شد.

زمانی که خروجی PLL به ورودی یک مقایسه‌کننده ولتاژ با ولتاژ مرجع بین V_1 و V_2 وصل شود، سیگنال خروجی مقایسه‌کننده سیگنال دیجیتال یا سیگنال دمدوله شده FSK می‌باشد.



شکل ۶-۲. دمدولاتور FSK

در این آزمایش برای پیاده‌سازی دمدولاتور FSK از LM565 PLL که در شکل ۶-۲ نشان داده شده است، استفاده شده است. آی سی LM565 PLL شامل آشکارساز فاز، VCO و تقویت‌کننده است که در فرکانس‌های زیر 500kHz کار می‌کند. آشکارساز فاز به عنوان مدولاتور متعادل دوبل عمل می‌کند و VCO یک مدار انتگرالگیر اشمیت می‌باشد. تغذیه‌های 5V+ و 5V- به ترتیب به V_{cc} (پایه ۱۰) و V_{EE} (پایه ۱) اعمال می‌شود. سیگنال FSK به ورودی آشکارساز فاز اعمال می‌شود. از آنجایی که ضرب‌کننده فرکانس در آزمایش ما مورد نیاز نمی‌باشد لذا پایه‌های ۴ و ۵ مستقیماً به یکدیگر متصل شده‌اند. خروجی مرجع (پایه ۶) ولتاژ مرجع مقایسه‌کننده U_2 را فراهم می‌کند. ترکیب مقاومت داخلی R_x و خازن خارجی C_3 به فیلتر حلقه عمل می‌کند. قطعات مربوط به تنظیم زمان VR_1 و C_2 می‌باشند که فرکانس free-running اسیلاتور کنترل شده با ولتاژ (VCO) را تعیین می‌کنند.

در مدار شکل ۶-۲ قطعات R_3، R_4، R_5، C_3، C_4 و C_5 به عنوان فیلتر پایین‌گذر و به منظور کاهش ریپل خروجی عمل می‌کنند. سطوح دیجیتال سیگنال دمدوله شده FSK با سطوح TTL سازگار می‌باشد.

۶-۲ تجهیزات مورد نیاز

۱. ماژول TC-90
۲. مولتی متر دیجیتال (DMM)
۳. اسیلوسکوپ

۳-۷ آزمایش ها

۱-۳-۷ آزمایش دمدولاتور FSK

۱. در بخش مربوط به مدار دمدولاتور FSK، خروجی VCO (ترمینال T_1) را به اسیلوسکوپ وصل نمایید. فرکانس free-running آی سی LM565 را مشاهده کرده و VR_1 را به گونه‌ای تنظیم نمایید که فرکانس 1170Hz بدست آید.

۲. یک سیگنال سینوسی 1070Hz، $2V_{p-p}$ را به ترمینال ورودی (I/P) وصل نمایید. کوپلینگ اسیلوسکوپ را بر روی DC قرار داده و شکل‌موج خروجی را مشاهده نموده و در جدول ۶-۱ ثبت نمایید.

۳. فرکانس ورودی را به 1270Hz تغییر داده و گام ۲ را تکرار نمایید.

۴. مدار مدولاتور FSK بر روی ماژول را تکمیل نمایید. یک موج مربعی TTL با فرکانس 150Hz را به ورودی مدولاتور FSK اعمال نمایید.

۵. خروجی مدولاتور FSK را به ورودی دمدولاتور FSK وصل نمایید. با استفاده از اسیلوسکوپ شکل موج دمدوله‌شده را مشاهده کرده و در جدول ۶-۲ ثبت نمایید. اگر سیگنال دمدوله شده بدست نیامد، فرکانس‌های 1070Hz و 1270Hz ورودی FSK را چک نمایید.

۶. فرکانس ورودی مدولاتور FSK را 200Hz نمایید. کوپلینگ اسیلوسکوپ را بر روی DC قرار داده و شکل‌موج خروجی را مشاهده نموده و در جدول ۶-۲ ثبت نمایید.

($V_{in} = 2V_{p-p}$)

فرکانس ورودی	شکل موج خروجی	شکل موج ورودی
1070Hz		
1270Hz		

جدول ۶-۱

فرکانس ورودی مدولاتور FSK	شکل موج خروجی دمدولاتور FSK	شکل موج ورودی دمدولاتور FSK
150Hz		
200Hz		

جدول ۶-۲

۷. آشنایی با مدولاسیون و دمدولاسیون ASK

اهداف :

۱. مطالعه اصول مدولاسیون و دمدولاسیون ASK

۲. پیاده سازی یک مدولاتور ASK

۳. پیاده سازی دمدولاتورهای پیوسته و ناپیوسته ASK

۷-۱ تشریح اصول

زمانی که نیاز است یک سیگنال دیجیتال از یک کانال عبور داده شود، می توان سیگنال دیجیتال را به سیگنالی تبدیل کرد که نسبت به صفر و یک شدن سیگنال حامل در خروجی دامنه سیگنال مدوله شده را به نسبت کم و زیاد کند. این سیگنال ممکن است در گیرنده دمدوله شود و توسط PCM و یا واحدهای دیگر به همان کد دیجیتال اولیه که در گیرنده وارد شده تبدیل گردد.

در اینجا منظور از کانال می تواند کانال تلفن، خطوط مایکرویو رادیو و یا کانال ماهواره باشد.

مدولاسیون به این معنی است که سیگنال مدوله شونده نسبت به یکی از مشخصات سیگنال حامل مورد تغییر قرار گیرد. اگر تغییر در فرکانس سیگنال انجام شود مدولاسیون FSK، اگر در دامنه باشد ASK و اگر در فاز باشد PSK خواهد بود.

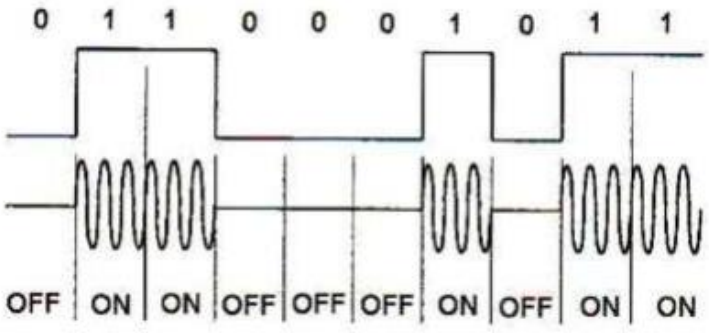
۷-۱-۱ مدولاتور ASK

سیگنال مدوله شده ASK را می توان به صورت زیر بیان نمود:

$$X_{ASK}(t) = Ai \cos(\omega_c t + \Phi_0) \qquad 0 \le t \le T$$
$$i = 1, 2, 3, \ldots, M$$

دامنه Ai دارای M مقدار مختلف می باشد در حالی که فرکانس ω_c و فاز φ ثابت می باشند.

اگر M=2 باشد یعنی $A_1=0$ و $A_2=A$ (A می تواند مقداری دلخواه داشته باشد). سیگنال خروجی $X_{ASK}(t)$ مانند یک سیگنال باینری مدوله شده به شکل ۷-۱ است:

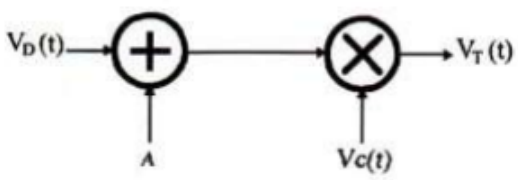


شکل ۷-۱. سیگنال مدوله شده ASK

به این نوع مدولاسیون On-Off Keying (OOK) نیز می گویند.

در شکل ۷-۲ یک مدولاتور ASK نشان داده شده است. سیگنال A، سیگنال بایاس DC می باشد. سیگنال کریر همان $V_C(t)$ است که مقداری برابر $Vc(t) = A_c\cos 2\pi f_c t$ دارد و سیگنال $V_D(t)$ سیگنال ورودی است که یک سیگنال دیجیتال است. سیگنال $V_T(t)$ سیگنال مدوله شده نهایی است که به صورت زیر تعریف می شود:

$$V_T(t) = [V_D(t) + A]A_C\cos(2\pi f_c t)$$

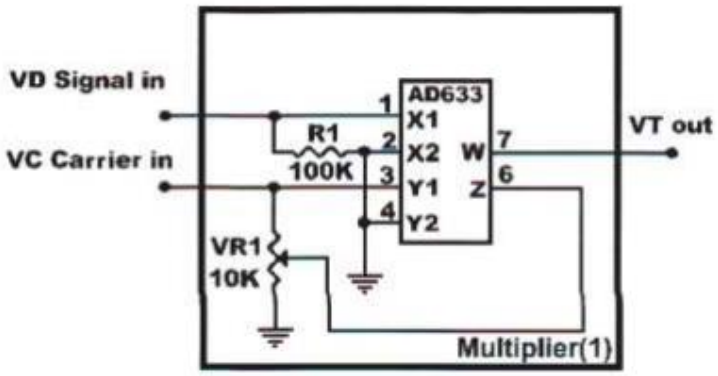


شکل ۷-۲. بلوک دیاگرام مدولاتور ASK

۷-۱-۲ توضیح مدار عملی

۱. مدولاتور ASK

شکل ۷-۳ مدار عملی مدولاتور ASK را نشان می دهد. ضرب کننده (۱) عمل مدولاسیون ASK را اجرا می کند.



شکل ۷-۳. مدولاتور ASK

سیگنال $V_T(t)$ که خروجی ضرب کننده می باشد به صورت زیر بیان می شود:

$$V_T(t) = \frac{V_D(t)V_C(t)}{10} + aV_C(t)$$

مقدار a توسط ولوم VR_1 تقسیم شده است. اگر حامل برابر با $V_C(t) = A_C\cos(2\pi f_c t)$ باشد، آنگاه $V_T(t)$ برابر است با:

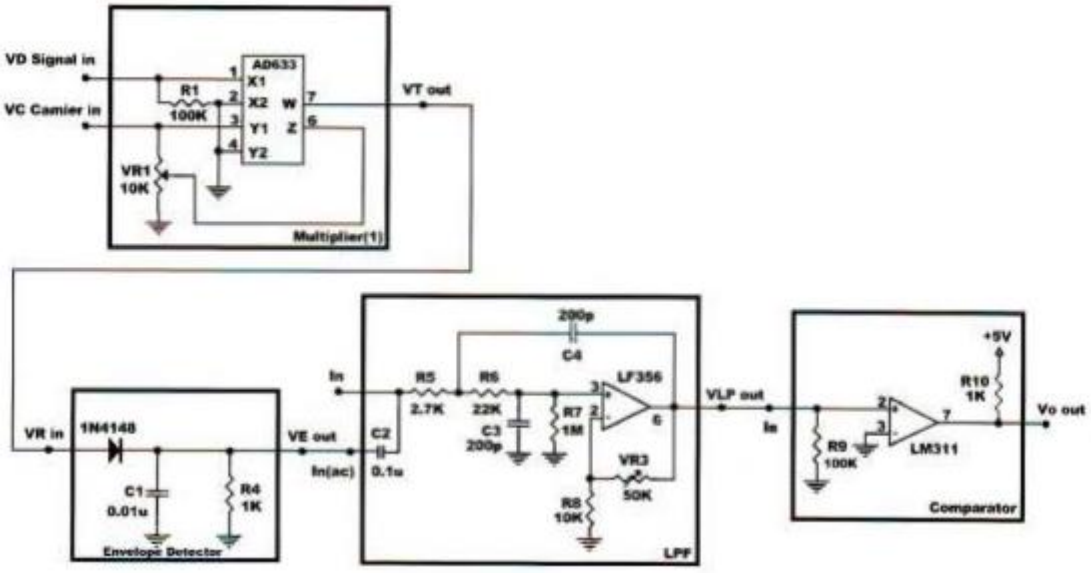
$$V_T(t) = [\frac{1}{10}V_D(t) + a]A_C\cos(2\pi f_C t)$$

سیگنال مدوله شده $V_T(t)$ دارای دو مقدار $V_{high} = 5V$ و $V_{low} = 0V$ می باشد. با تغییر ولوم VR_1 می توان a را در رابطه تغییر و در نتیجه سطوح ولتاژ ASK را به آسانی تغییر داد.

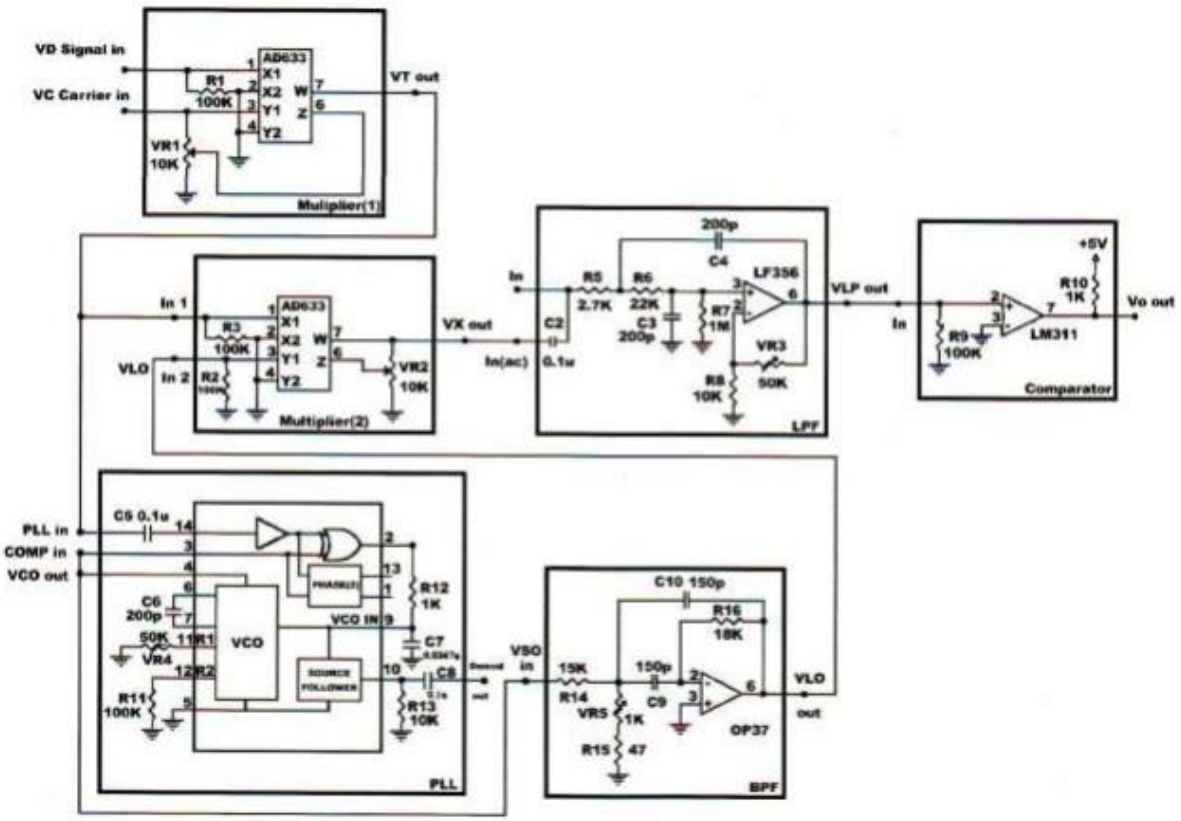
۲. دمدولاتور ASK

الف- دمدولاتور ناپیوسته ASK در شکل ۷-۴ نشان داده شده است.

ب- دمدولاتور پیوسته ASK در شکل ۷-۵ نشان داده شده است.



شکل ۷-۴. دمدولاتور ناپیوسته ASK



شکل ۷-۵. دمدولاتور پیوسته ASK

۷-۲ تجهیزات مورد نیاز

۱. ماژول TC-98
۲. مولتی متر دیجیتال (DMM)
۳. اسیلوسکوپ

۷-۳ آزمایش ها

۷-۳-۱ آزمایش مدولاتور ASK

۱. مدولاتور ASK نشان داده شده در شکل ۷-۳ را از ماژول انتخاب نمایید.

۲. یک سیگنال سینوسی با دامنه $4V_{pp}$ و فرکانس 500kHz به ورودی VC Carrier In اعمال کنید.

۳. یک سیگنال مربعی TTL با فرکانس 20kHz به ترمینال VD Signal In اعمال نمایید.

۴. ولوم VR_1 را به گونه ای بچرخانید که سیگنال مدوله شده ASK در خروجی VT out دارای بیشترین دامنه باشد. شکل موج سیگنال ASK را اندازه گیری کرده و در جدول ۷-۱ ثبت نمایید.

۵. ولوم VR_1 را به گونه ای بچرخانید که سیگنال مدوله شده ASK در خروجی VT out دارای کمترین دامنه باشد. شکل موج سیگنال ASK را اندازه گیری کرده و در جدول ۷-۱ ثبت نمایید.

۶. یک سیگنال مربعی TTL با فرکانس 1kHz به ترمینال VD Signal In اعمال نمایید.

۷. گام های ۴ و ۵ را تکرار نمایید.

۸. یک سیگنال مربعی TTL با فرکانس 10kHz به ترمینال VD Signal In اعمال نمایید.

۹. گام های ۴ و ۵ را تکرار نمایید.

۱۰. یک سیگنال مربعی TTL با فرکانس 50kHz به ترمینال VD Signal In اعمال نمایید.

۱۱. گام های ۴ و ۵ را تکرار نمایید.

۷-۳-۲ آزمایش دمدولاتور ناپیوسته ASK

۱. دمدولاتور ناپیوسته ASK نشان داده شده در شکل ۷-۴ را با برقراری اتصال های ۲، ۶ و ۸ کامل نمایید.

۲. یک سیگنال سینوسی با دامنه 4Vpp و فرکانس 500kHz به ترمینال VC Carrier In اعمال نمایید.

۳. یک سیگنال مربعی TTL با فرکانس 20kHz به ترمینال VD Signal In اعمال نمایید.

۴. ولوم VR_1 را به گونه ای بچرخانید که سیگنال مدوله شده ASK در خروجی VT out دارای بیشترین دامنه باشد. شکل موج سیگنال موجود در ترمینال های VT out، VE out، VLP out و Vo out را اندازه گیری کرده و در جدول ۷-۲ ثبت نمایید.

۵. یک سیگنال مربعی TTL با فرکانس 1kHz به ترمینال VD Signal In اعمال نمایید.

۶. گام ۴ را تکرار نمایید.

۷. یک سیگنال مربعی TTL با فرکانس 10kHz به ترمینال VD Signal In اعمال نمایید.

۸. گام ۴ را تکرار نمایید.

۹. یک سیگنال مربعی TTL با فرکانس 50kHz به ترمینال VD Signal In اعمال نمایید.

۱۰. گام ۴ را تکرار نمایید.

۱۱. شکل موج های VD Signal In و Vo out را با یکدیگر مقایسه نمایید.

۷-۳-۳ آزمایش دمدولاتور پیوسته ASK

۱. دمدولاتور پیوسته ASK نشان داده شده در شکل ۷-۵ را با برقراری اتصال های ۱، ۳، ۴، ۷، ۸، ۹، ۱۰ و ۱۱ کامل نمایید.

۲. یک سیگنال سینوسی با دامنه 4Vp-p و فرکانس 500kHz به ترمینال VC Carrier In اعمال نمایید.

۳. یک سیگنال مربعی TTL با فرکانس 20kHz به ترمینال VD Signal In اعمال نمایید.

۴. ولوم VR_1 را به گونه ای بچرخانید که در خروجی VT out بیشترین دامنه ایجاد شود. شکل موج سیگنال VT out یک سیگنال مدوله شده ASK می باشد.

۵. ولوم VR_4 را به گونه ای بچرخانید که فرکانس سیگنال VCO out برابر با فرکانس سیگنال کریر یعنی 500kHz شود.

۶. ولوم VR_5 را به گونه ای بچرخانید که سیگنال های VLO out و VT out هم فاز شوند.

۷. ولوم VR_2 را به گونه ای بچرخانید که سیگنال Vx out دارای بیشترین دامنه شود.

۸. ولوم VR_3 را به گونه ای بچرخانید که سیگنال VLP out برابر $5V_{pp}$ شود.

۹. سیگنال های ترمینال های VT out، Vx out، VSO in، VLP out و Vo out را اندازه گیری کرده و در جدول ۷-۳ ثبت نمایید.

۱۰. یک سیگنال مربعی TTL با فرکانس 1kHz به ترمینال VD Signal In اعمال نمایید.

۱۱. گام ۶ تا ۹ را تکرار نمایید.

۱۲. یک سیگنال مربعی TTL با فرکانس 10kHz به ترمینال VD Signal In اعمال نمایید.

۱۳. گام ۶ تا ۹ را تکرار نمایید.

۱۴. یک سیگنال مربعی TTL با فرکانس 50kHz به ترمینال VD Signal In اعمال نمایید.

۱۵. گام ۶ تا ۹ را تکرار نمایید.

۱۶. شکل موج های VD Signal In و Vo out را با یکدیگر مقایسه نمایید.

شکل موج VT out زمانی که بیشترین دامنه را دارد	شکل موج VT out زمانی که کمترین دامنه را دارد	VD Signal In (TTL)
		20kHz
		1kHz
		10kHz
		50kHz

جدول ۷-۱ مدولاتور ASK (VC Carrier In = 500kHz, 4V_{pp})

VD Signal In (TTL)	شکل موج Vo out	شکل موج VLP out	شکل موج VE out	شکل موج VT out
20kHz				
1kHz				
10kHz				
50kHz				

جدول ۷-۲ مدولاتور ناپیوسته ASK (VC Carrier In = 500kHz, $4V_{pp}$)

VD Signal In (TTL)	شکل موج Vo out	شکل موج VLP out	شکل موج VSO in	شکل موج Vx out	شکل موج VT out
20kHz					
1kHz					
10kHz					
50kHz					

جدول ۷-۲ مدولاتور ناپیوسته ASK (VC Carrier In = 500kHz, $4V_{pp}$)

۸. آشنایی با دمدولاسیون و مدولاسیون PSK/QPSK

اهداف :

۱. مطالعه اصول مدولاسیون PSK/QPSK

۲. مطالعه اصول دمدولاسیون PSK/QPSK

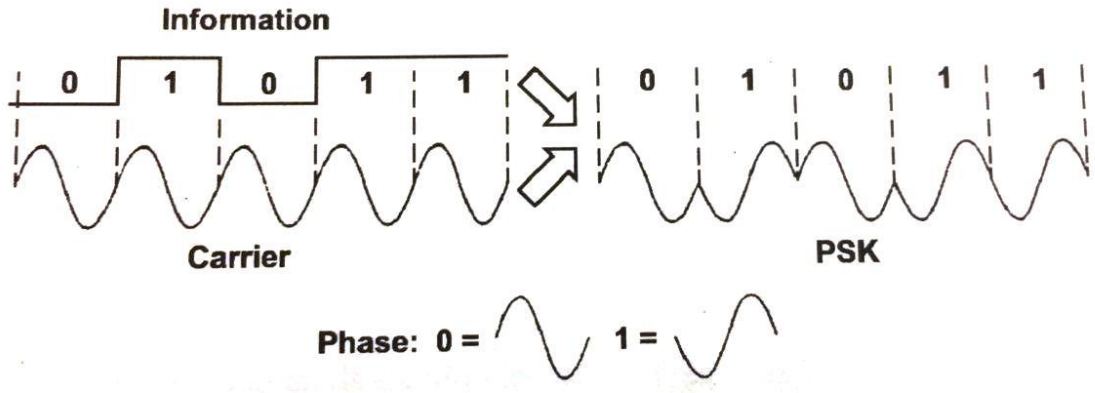
۳. پیاده سازی مدولاتور PSK/QPSK

۴. پیاده سازی دمدولاتور PSK/QPSK

۸-۱ تشریح اصول

۸-۱-۱ مدولاتور PSK/QPSK

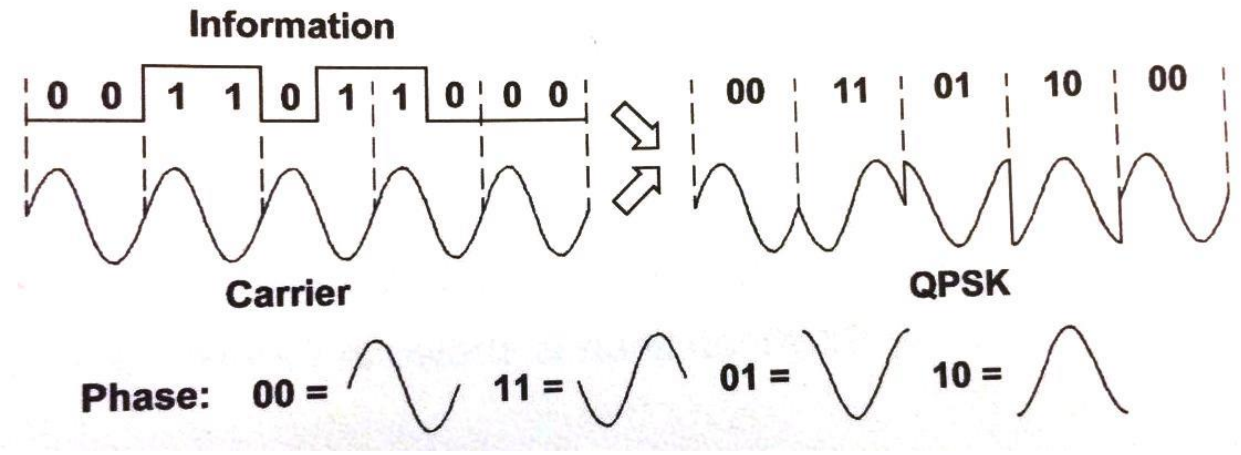
همانطور که در درس‌های پیشین گفته شد، مدولاسیون PSK را می توان به عنوان یک نوع خاص از مدولاسیون فاز (PM) در نظر گرفت. مدولاسیون PSK در شکل ۸-۱ نشان داده شده است.



شکل ۸-۱. مدولاسیون PSK

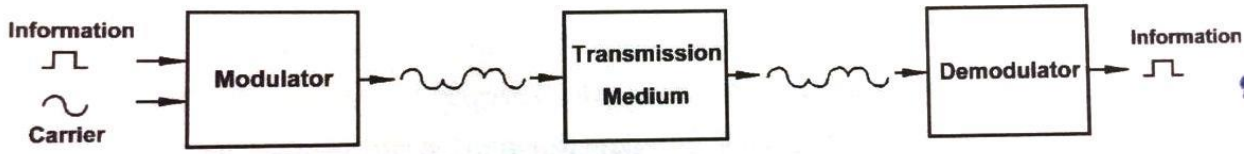
در شکل ۸-۱، سیگنال کریر یک سیگنال سینوسی با فرکانس و دامنه ثابت بوده و سیگنال مدوله کننده یک سیگنال دیجیتال می باشد. اگر دیتای ورودی low (0) باشد سیگنال کریر فاز خود را حفظ می کند. اگر دیتای ورودی high (1) باشد کریر فاز خود را به اندازه ۱۸۰ درجه تغییر خواهد داد. این نوع کلید زنی شیفت فاز PSKی باینری یا (BPSK) و یا کلید زنی فاز معکوس phase-reverse keying (PRK) نامیده می شود.

مشابه با BPSK، مدولاسیون QPSK نیز بر اساس گنجاندن اطلاعات در فاز سیگنال کریر می باشد. در مدولاسیون quadriphase-shift keying (QPSK) فاز سیگنال کریر یکی از چهار مقادیر ۰ درجه، ۹۰ درجه، ۱۸۰ درجه و ۲۷۰ درجه می باشد. هر کدام از این مقادیر فاز معادل با زوج یکتایی از بیت هاست که dibit نامیده می شود. به عنوان مثال می توان مقادیر 00، 01، 10 و 11 را به فازهای نامبرده اختصاص داد. شکل موج مدولاسیون QPSK در شکل ۸-۲ نشان داده شده است.



شکل ۸-۲. مدولاسیون QPSK

شکل ۸-۳ یک سیستم ارتباطی PSK/QPSK را نشان می دهد. مدولاتور سیگنال کریر را بوسیله دیتای ورودی مدوله می کند و یک سیگنال مدوله شده PSK یا QPSK تولید می کند. سیگنال مدوله شده از طریق یک خط انتقال مانند هوا، کابل و یا فیبر نوری به ورودی دمدولاتور انتقال داده می شود. دمدولاتور سیگنال PSK یا QPSK انتقال داده شده را دریافت کرده و دیتای اصلی را بازسازی می کند.



شکل ۸-۳. بلوک دیاگرام سیستم PSK/QPSK

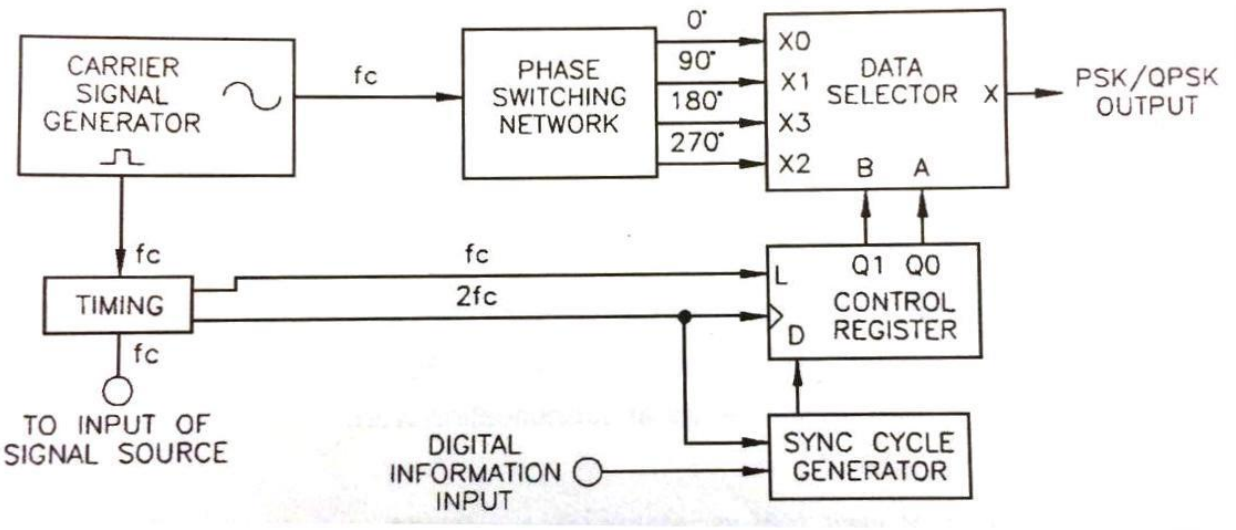
شکل ۸-۴ بلوک دیاگرام عملکردی مدولاتور PSK/QPSK را نشان می دهد. مولد سیگنال کریر یک سیگنال کریر (موج سینوسی) را برای شبکه سوییچینگ فاز (Phase switching network) و یک شکل موج مربعی را برای مدار زمان سنج فراهم می کند. شبکه سوییچینگ فاز چهار خروجی (0^o, 90^o, 180^o, 270^o) را برای ورودی سلکتور دیتا تأمین می کند. خروجی سلکتور دیتا (X) با انتخاب ورودی های A و B تعیین می شود. چهار حالت زیر وجود دارد:

۱. اگر BA = 00 (Q1=Q0=low) آنگاه X=X0، سیگنال با شیفت فاز 0^o.

۲. اگر BA = 11 (Q1=Q0=high) آنگاه X=X3، سیگنال با شیفت فاز 180^o.

۳. اگر BA = 01 (Q1=low, Q0=high) آنگاه X=X1، سیگنال با شیفت فاز 90^o.

۴. اگر BA = 10 (Q1=high, Q0=low) آنگاه X=X2، سیگنال با شیفت فاز 270^o.



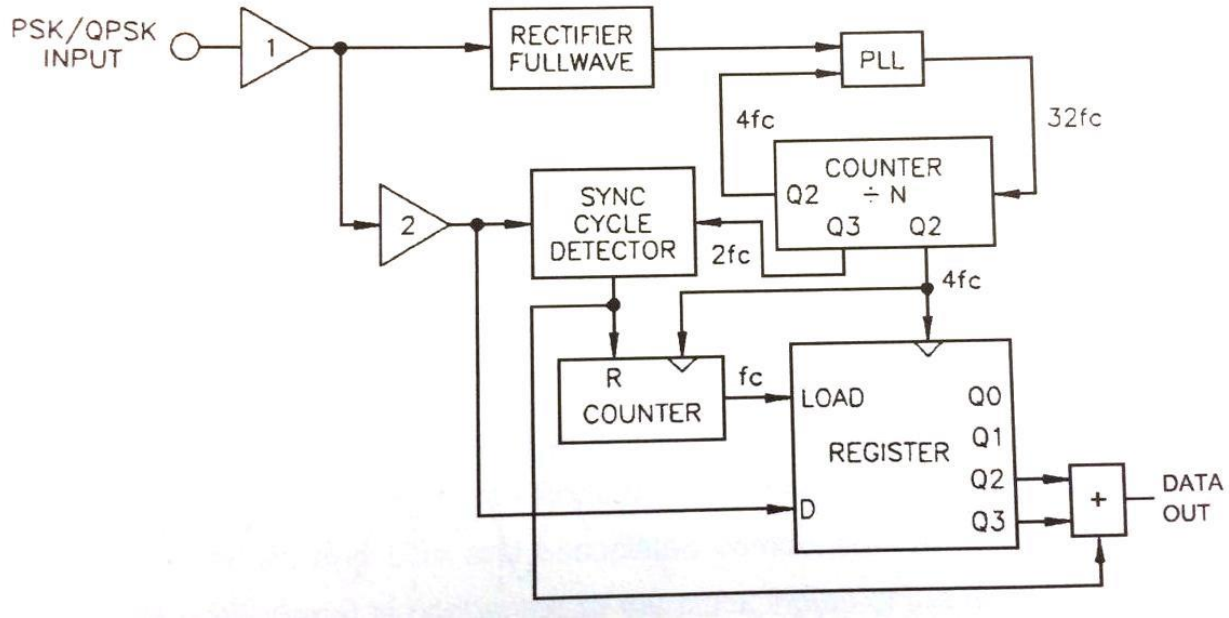
شکل ۸-۴. بلوک دیاگرام مدولاتور PSK/QPSK

مدار زمان سنج، موج مربعی (f_c) را از خروجی مولد سیگنال کریر دریافت می کند و دو خروجی تولید می کند: f_c برای ورودی کنترل بار و $2f_c$ برای ورودی کلاک رجیستر کنترل. دو سیگنال f_c و $2f_c$ به همراه نرخ دیتای اطلاعات ورودی دیجیتال (که بر حسب بیت بر ثانیه اندازه گیری می شود) برای تعیین اینکه مدولاتور در مود PSK کار می کند یا QPSK مورد استفاده قرار می گیرد.

۸-۱-۲ دمدولاتور PSK/QPSK

روشها و مدارهای زیادی برای بازسازی اطلاعات (سیگنال مدوله کننده) از سیگنال مدوله شده PSK/QPSK وجود دارد. در یک دمدولاتور PSK/QPSK نوعی، برای بازسازی سیگنال کلاک مورد استفاده در مدولاتور، به مدار PLL نیاز می باشد.

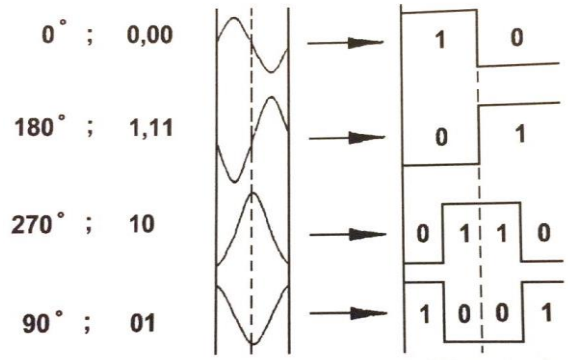
شکل ۸-۵ بلوک دیاگرام دمدولاتور PSK/QPSK را نشان می دهد.



شکل ۸-۵. بلوک دیاگرام دمدولاتور PSK/QPSK

سیگنال ورودی PSK/QPSK توسط تقویت کننده ۱ تقویت شده و سپس توسط یکسوساز تمام موج یکسو می شود. خروجی مدار یکسو ساز به ورودی آشکارساز فاز در PLL اعمال می شود. این پالس برای بازسازی سیگنال کلاک مورد استفاده قرار می گیرد.

شکل ۸-۶ خروجی دمدولاتور یعنی سیگنال بازیابی شده از سیگنال PSK/QPSK دریافت شده را نشان می دهد. از شکل ۸-۵ می توان دید که مقادیر کلاک با فرکانس های مختلف توسط PLL و شمارنده مقسم N تولید می شود. این سیگنال های کلاک در بازسازی اطلاعات و تبدیل سیگنال سیکل سنکرون سازی به دیتای سیکل سنکرون سازی مورد استفاده قرار می گیرند.



شکل ۸-۶. داده های خروجی دمدولاتور

تبدیل سیکل سنکرون سازی در شکل ۸-۷ نشان داده شده است. دیتای تبدیل شده 0111 می باشد. زمانی که آشکارساز سیکل سنکرون سازی این دیتا را دریافت می کند یک وضعیت low ایجاد می شود تا نشان دهد که سیکل سنکرون سازی تشخیص داده شده است.

۸-۱-۳ توصیف مدارهای عملی

۱. مدولاتور PSK/QPSK

شکل ۸-۷ شماتیک مدار مدولاتور PSK/QPSK را نشان می دهد. تراشه ICL8038 به عنوان مولد سیگنال کریر مورد استفاده قرار گرفته است که شکل موج های سینوسی و مربعی را تولید می کند. فرکانس مولد کریر توسط مقاومت های خارجی R_2-R_3 و خازن C_2 تعیین می شود که تقریباً برابر 7.1kHz می باشد. پایه های ۷ و ۸ به یکدیگر متصل شده اند تا مولد در مود VCO کار کند. سیگنال سینوسی تولید شده به ورودی‌های شبکه سوییچینگ فاز که شامل دو تقویت کننده ناوارونگر ($U2_a$, $U2_d$) و دو تقویت کننده وارونگر ($U2_b$, $U2_c$) است، متصل شده است. این شبکه شیفت فاز ۴ شیفت فاز 0^o، 90^o، 180^o و 270^o را برای ورودی های دیتای X0، X1، X2 و X3 سلکتور دیتا (U3) فراهم می کند. خروجی سلکتور دیتا توسط وضعیت ورودی های A و B تعیین می شود. بعد از اینکه یک خروجی انتخاب شد، سیگنال مدوله شده PSK/QPSK توسط تقویت کننده ناوارونگر U8 تقویت می شود. پتانسیومتر VR5 برای کنترل دامنه سیگنال PSK/QPSK مدوله شده مورد استفاده قرار می گیرد.

شکل موج مربعی موجود در پایه ۹ تراشه U1 به ورودی مدار زمان سنج متصل شده است تا یک سیگنال با فرکانس $2f_c$ تولید کند. این کار توسط شبکه دو برابر کننده فرکانس انجام می شود. این شبکه از $U4_b$، $U4_c$ و $U5_a$ و قطعات مرتبط R21، R22، C6 و C7 تشکیل شده است. سیگنال $2f_c$ به ورودی های کلاک شیفت رجیستر U7 و شمارنده ۴ بیتی $U6_a$ وصل می شود. سیگنال خروجی شمارنده Q0 به گیت های وارونگر U4f و U4d و پین ۱ تراشه U7 (ورودی load) وصل شده است. فرکانس این سیگنال fc می باشد. سیگنال مدوله کننده (اطلاعات دیجیتال) به ورودی Data (پایه ۲) شیفت رجیستر U7 وصل شده است. خروجی های Q0-Q1 شیفت رجیستر با سیگنال ترمینال TP6 اگزور شده و سپس به ورودی های انتخاب A و B سلکتور دیتا وصل می شود.

شمارنده های $U6_a$ و $U6_b$ بدین منظور مورد استفاده قرار گرفته اند که چه زمانی سیکل سنکرون سازی را تولید کنند. فرکانس کلاک شمارنده باینری $U6_a$ برابر $2f_c$ می باشد. خروجی Q1 از U6a به ورودی کلاک U6b وصل شده است، به گونه ای که فرکانس کلاک $f_c/2$ و فرکانس Q3 از U6b برابر $f_c/32$ می باشد. سیکل سنکرون سازی دارای فرکانس $f_c/16$ می باشد.

۲. دمدولاتور PSK/PSK

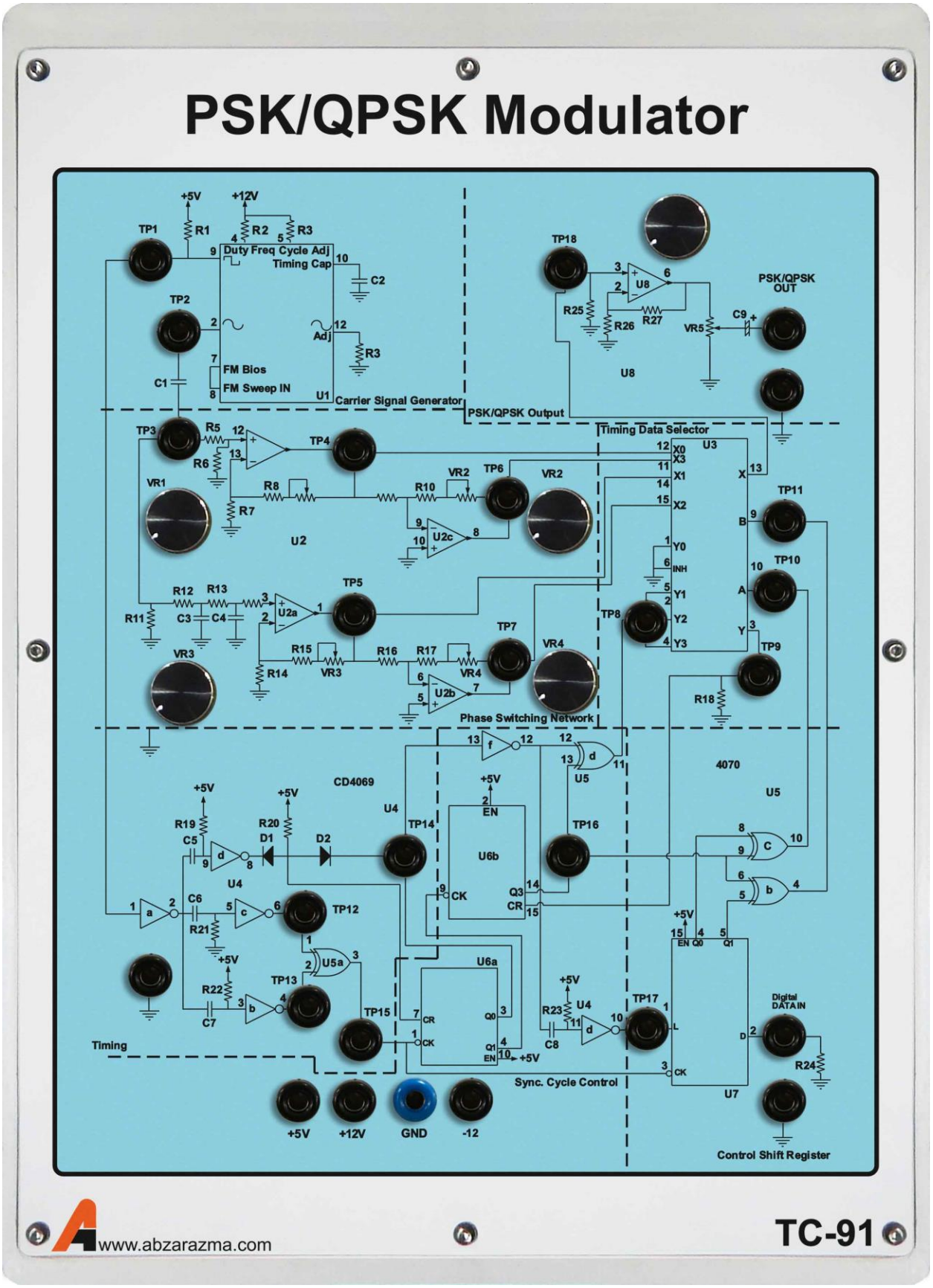
شکل ۸-۸ شماتیک دمدولاتور PSK/QPSK را نشان می دهد. تقویت کننده $U1_d$ سیگنال مدوله شده PSK/QPSK را دریافت کرده و تقویت می کند تا اعوجاج و تضعیف ناشی از خط انتقال را جبران نماید. یکسوساز تمام موج که از آپ امپ های $U1_c$-$U1_b$ و دیودهای D1-D4 ساخته شده است، سیگنال PSK/QPSK را شکل داده و به ورودی آشکارساز فاز در PLL (U2) وصل می کند. سیگنال VCO out ($32f_c$) پالس کلاک شمارنده مقسم-N می باشد. شمارنده بر روی خروجی های Q2 و Q3 خود به ترتیب فرکانس های $4f_c$ و $2f_c$ را تولید می کند.

سیگنال PSK/QPSK تقویت شده موجود در ترمینال خروجی $U1_d$ به ورودی تقویت کننده $U1_a$ وصل شده است.تقویت کننده $U1_a$ سیگنال PSK/QPSK را به سیگنال های دیجیتال مشابه با شکل ۸-۶ تبدیل می کند. این سیگنال دیجیتال موجود در TP5 توسط گیت های وارونگر $U3_e$ و $U3_f$ بافر شده و سپس به ورودی های J و *K از U4 وصل می شوند.

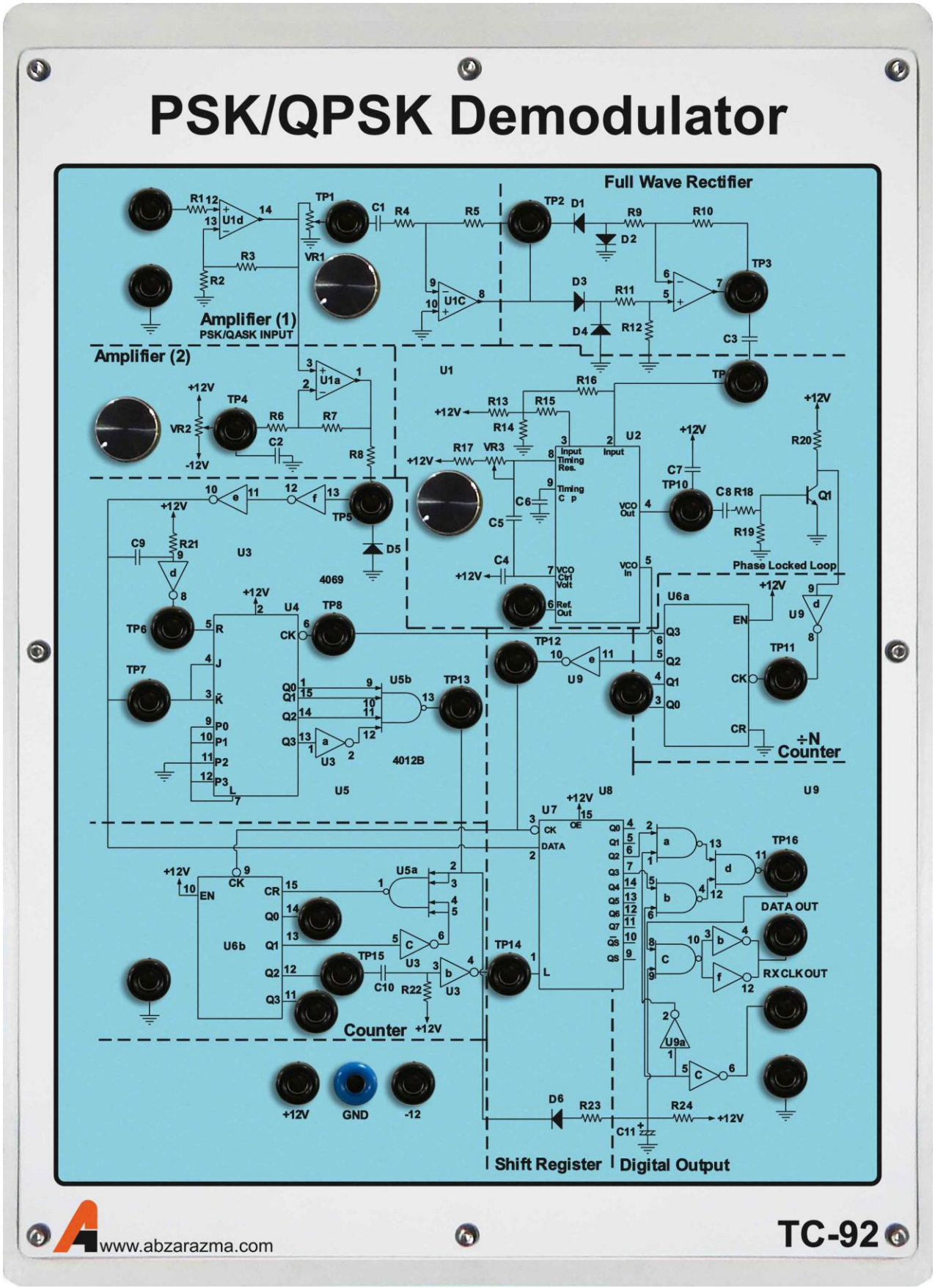
آشکارساز سیکل سنکرون سازی شامل رجیستر ۴ طبقه (U4) و گیت Nand چهار ورودی ($U5_b$) می باشد. فرکانس کلاک رجیستر $2f_c$ می باشد. پالس ریست تولید شده توسط شبکه R21، C9 و U3d برای پاک کردن خروجی های Q0-Q3 رجیستر مورد استفاده قرار می گیرد. دیتای دیجیتال موجود در TP5 به ورودی های J و *K متصل شده اند. زمانی که یک سیکل سنکرون سازی دریافت می شود، رجیستر مقدار Q3-Q0 = 0111 را در خروجی قرار می دهد. خروجی TP13 از گیت NAND چهار ورودی U5b یک وضعیت low را نشان می دهد که بیانگر آشکار شدن یک سیکل سنکرون سازی می باشد. طی مدت زمانی که TP13 برابر low می باشد، خروجی گیت U8c NAND مقدار high دارد. بنابراین خروجی دمدولاتور غیر فعال است. برای سایر مقادیر Q0-Q3 ترمینال TP13 مقدار high دارد.

دیتای دیجیتال موجود در TP5 به DATA input شیفت رجیستر U7 نیز ارسال می شود. فرکانس کلاک U7 و $U6_b$ برابر $4f_c$ می باشد در حالی که نرخ بیت دیتای ورودی دیجیتال برابر f_c یا $2f_c$ می باشد. فرکانس خروجی های Q1 و Q2 از شمارنده $U6_b$ به ترتیب f_c و $f_c/2$ می باشد. خروجی Q1 به ورودی بار از رجیستر U9 و ترمینال RX CLK OUT وصل شده است. شمارنده یا در صورت تشخیص سیکل سنکرون سازی صفر می شود (TP13 = 0, CR =1) و یا زمانی که خروجی Q2 مقدار high داشته باشد (Q2 = 1, CR = 1).

خروجی دیتای دمدوله شده بر روی خروجی های Q2-Q3 از U7 توسط گیت های NAND (U8a, b, c, d) کنترل می شود. اگر سیگنال سیکل سنکرون سازی تشخیص داده نشود (TP13 = 1) دیتای دمدوله شده می تواند به ترمینال DATA OUT فرستاده شود. اگر سیگنال سیکل سنکرون سازی تشخیص داده شود (TP13 = 0) مسیر دیتا توسط منطق کنترل مسدود می شود.



شکل ۸-۷. ماژول مدولاتور PSK/QPSK



شکل ۸-۸. ماژول دمدولاتور PSK/QPSK

۸-۲ تجهیزات مورد نیاز

۱. ماژول TC-91
۲. ماژول TC-92
۳. مولتی متر دیجیتال (DMM)
۴. اسیلوسکوپ

۸-۳ آزمایش

۸-۳-۱ آزمایش اندازه گیری و تنظیمات

الف- اندازه‌گیری و تنظیم ماژول مدولاتور

۱. تغذیه‌های مورد نیاز ماژول مدولاتور PSK/QPSK را متصل کنید.

۲. با استفاده از اسیلوسکوپ شکل موج و فرکانس سیگنالهای موجود در تست پوینت های TP1، TP2 و TP3 را اندازه گیری کرده و در جدول ۸-۲ ثبت نمایید.

۳. کانال ۱ اسیلوسکوپ را به TP3 و کانال ۲ اسیلوسکوپ را به TP4 وصل نمایید. شکل موج و فرکانس های جدول ۸-۳ را اندازه گیری و ثبت نمایید. با تغییر VR1 دامنه سیگنال در TP4 را برابر 1Vpp تنظیم نمایید.

۴. کانال ۱ اسیلوسکوپ را به TP3 و کانال ۲ اسیلوسکوپ را به TP6 وصل نمایید. شکل موج و فرکانس های جدول ۸-۳ را اندازه گیری و ثبت نمایید. با تغییر VR2 دامنه سیگنال در TP6 را برابر 2Vpp تنظیم نمایید.

۵. کانال ۱ اسیلوسکوپ را به TP3 و کانال ۲ اسیلوسکوپ را به TP5 وصل نمایید. شکل موج و فرکانس های جدول ۸-۳ را اندازه گیری و ثبت نمایید. با تغییر VR3 دامنه سیگنال در TP5 را برابر 3Vpp تنظیم نمایید.

۶. کانال ۱ اسیلوسکوپ را به TP3 و کانال ۲ اسیلوسکوپ را به TP7 وصل نمایید. شکل موج و فرکانس های جدول ۸-۳ را اندازه گیری و ثبت نمایید. با تغییر VR4 دامنه سیگنال در TP7 را برابر 3Vpp تنظیم نمایید.

۷. یک شکل موج مربعی TTL با فرکانس 500Hz را به ورودی Digital Data IN وصل نمایید.

۸. کانال ۱ اسیلوسکوپ را به PSK/QPSK OUT وصل نمایید. دامنه سیگنال خروجی را اندازه گیری کرده و مقدار آن را با تغییر VR5 برابر 10Vpp تنظیم نمایید و نتایج را در جدول ۸-۴ ثبت نمایید.

۹. تغذیه را خاموش نمایید.

۱۰. خروجی PSK/QPSK OUT از ماژول مدولاتور را به ورودی PSK/QPSK INPUT از ماژول دمدولاتور متصل نمایید.

۱۱. تغذیه های ماژول مدولاتور و دمدولاتور را متصل نمایید.

ب- اندازه‌گیری و تنظیم ماژول دمدولاتور

۱۲. کانال ۱ اسیلوسکوپ را به TP4 وصل نمایید. با تغییر VR2 مقدار ولتاژ DC در TP4 را برابر با 5Vdc- قرار دهید.

۱۳. کانال ۱ اسیلوسکوپ را به TP1 وصل نمایید. شکل موج و فرکانس را اندازه گیری کرده و با تغییر VR1 مقدار دامنه را بر روی 5Vpp تنظیم نمایید.

۱۴. کانال ۱ اسیلوسکوپ را به TP11 وصل نمایید. شکل موج و فرکانس را اندازه گیری کرده و با تغییر VR3 مقدار فرکانس را بر روی 32fc تنظیم نمایید. نتایج را در جدول ۸-۶ ثبت نمایید. اگر فرکانس کریر 8kHz است فرکانس سیگنال موجود در TP11 باید برابر با 256kHz باشد.

۱۵. کانال ۱ اسیلوسکوپ را به DATA OUT وصل نمایید. شکل موج و فرکانس ها را در جدول ۸-۷ ثبت نمایید. شکل موج DATA OUT باید سیگنال دمدوله شده 500Hz باشد. اگر اینطور نیست ولوم VR1 را به آرامی بچرخانید.

۱۶. کانال ۱ اسیلوسکوپ را به RX CLK OUT وصل نمایید. شکل موج و فرکانس ها را در جدول ۸-۷ ثبت نمایید. شکل موج RX CLK OUT باید سیگنال کریر بازیابی شده باشد. اگر اینطور نیست ولوم VR1 را به آرامی بچرخانید.

۱۷. تغذیه را خاموش نمایید.

۸-۳-۲ آزمایش مدولاتور PSK/QPSK

۱ الف- اندازه‌گیری 2fc (ماژول مدولاتور)

۱. یک شکل موج مربعی TTL با فرکانس 500Hz را به ورودی Digital Data IN وصل نمایید.

۲. کانال ۱ اسیلوسکوپ را به TP12 و کانال ۲ اسیلوسکوپ را به TP13 وصل نمایید. شکل موج و فرکانس ها را در جدول ۸-۸ ثبت نمایید.

۳. کانال ۱ اسیلوسکوپ را به TP15 متصل نمایید. شکل موج و فرکانس ها را در جدول ۸-۸ ثبت نمایید. فرکانس بایستی دو برابر فرکانس کریر (2fc) باشد.

ب- اندازه‌گیری سیکل همزمانی (Sync Cycle Measurement)

۴. شکل موج و فرکانس های تست پوینت های جدول ۸-۹ را اندازه گیری و ثبت نمایید.

ج- اندازه‌گیری شیفت رجیستر کنترل

۵. کانال ۱ اسیلوسکوپ را به TP10 و کانال ۲ را به TP11 متصل نمایید. شکل موج و فرکانس های جدول ۸-۱۰ را اندازه گیری و ثبت نمایید.

۶. فرکانس های سیگنال دیجیتال اعمالی به ورودی Digital DATA In را به 100Hz و 1kHz تغییر داده و گام ۵ را برای هر فرکانس تکرار نمایید.

۷. فرکانس سیگنال دیجیتال را به مقدار 500Hz بازگردانید.

د- اندازه‌گیری سیگنال مدوله شده PSK/QPSK

۸. کانال ۱ اسیلوسکوپ را به PSK/QPSK OUT متصل نمایید. شکل موج های موجود در جدول ۸-۱۱ را اندازه گیری و ثبت نمایید.

۸-۳-۳ آزمایش دمدولاتور PSK/QPSK

۱ الف- اندازه‌گیری آشکارساز سیکل همزمانی (ماژول دمدولاتور)

۱. یک شکل موج مربعی TTL با فرکانس 500Hz را به ورودی Digital Data IN وصل نمایید.

۲. مقدار ولتاژ DC در TP4 را برابر با مقادیر لیست شده در جدول ۸-۱۲ تنظیم نمایید. با استفاده از اسیلوسکوپ شکل موج و فرکانس سیگنال های موجود در TP5، TP6، TP7 و TP13 را برای هر یک از مقادیر جدول ۸-۱۲ اندازه گیری و ثبت نمایید.

۳. مقدار ولتاژ DC در TP4 را برابر 5Vdc- قرار دهید.

ب- اندازه‌گیری یکسوساز تمام موج

۴. شکل موج مربعی TTL با فرکانس های لیست شده در جدول ۸-۳ را به ورودی Digital DATA In اعمال نمایید. با استفاده از اسیلوسکوپ شکل موج و فرکانس سیگنال های موجود در TP2، TP3 و TP9 را برای هر یک از مقادیر جدول ۸-۱۳ اندازه گیری و ثبت نمایید.

۵. یک شکل موج مربعی TTL با فرکانس 500Hz را به ورودی Digital Data IN وصل نمایید.

ج- اندازه‌گیری 32fc، 4fc و 2fc

۶. فرکانس سیگنال موجود در TP11 را اندازه گیری کرده و با تغییر VR3 مقدار فرکانس آن را بر روی 32fc تنظیم کنید. شکل موج و فرکانس سیگنال های موجود در TP11، TP8 و TP12 را اندازه گیری و در جدول ۸-۱۴ ثبت نمایید.

د- اندازه‌گیری شیفت رجیستر

۷. شکل موج و فرکانس سیگنال های موجود در TP7، TP12، TP14، U7 Q2 و U7 Q3 را اندازه گیری و در جدول ۸-۱۵ ثبت نمایید.

ه- اندازه‌گیری خروجی دمدولاتور

۸. شکل موج و فرکانس سیگنال های موجود در DATA OUT و RX CLK OUT را اندازه گیری و در جدول ۸-۱۶ ثبت نمایید.

۹. گام ۸ را برای ورودی های 100Hz و 1kHz اعمالی به Digital DATA In تکرار نمایید.

تست پوینت	شکل موج	فرکانس
TP1		
TP2		
TP3		

جدول ۸-۲. اندازه گیری و تنظیم (ماژول مدولاتور)

تست پوینت	شکل موج و فرکانس
TP3	
TP4	
TP5	
TP6	
TP7	

جدول ۸-۳. اندازه گیری و تنظیم (ماژول مدولاتور)

تست پوینت	شکل موج
PSK/QPSK OUT	

جدول ۸-۴. اندازه گیری و تنظیم (ماژول مدولاتور)

تست پوینت	شکل موج و فرکانس
TP1	

جدول ۸-۵. اندازه گیری و تنظیم (ماژول دمدولاتور)

تست پوینت	شکل موج و فرکانس
TP11	

جدول ۸-۶. اندازه گیری و تنظیم (ماژول دمدولاتور)

تست پوینت	شکل موج و فرکانس
DATA OUT	
RX CLK OUT	

جدول ۸-۷. اندازه گیری و تنظیم (ماژول دمدولاتور)

تست پوینت	شکل موج و فرکانس
TP12 (CH1)	
TP13 (CH2)	
TP15	

جدول ۸-۸. اندازه گیری 2fc (ماژول مدولاتور)

تست پوینت	شکل موج و فرکانس
TP15	
TP16	
TP8	
TP17	

جدول ۸-۹. اندازه گیری سیکل همزمانی

فرکانس Digital DATA In	تست پوینت CH1 = TP10 CH2 = TP11
500Hz	
100Hz	
1kHz	

جدول ۸-۱۰. اندازه گیری شیفت رجیستر

PSK/QPSK OUT	Time/Div
	2.5ms
	1ms
	500us
	250us
	100us

جدول ۸-۱۱. اندازه گیری سیگنال مدوله شده PSK/QPSK

تست پوینت				TP4 DC voltage
TP5	TP6	TP7	TP13	
				-5Vdc
				-3Vdc
				-1Vdc
				0Vdc
				+3Vdc

جدول ۸-۱۲. اندازه گیری آشکارساز سیکل همزمانی (ماژول دمدولاتور)

فرکانس Digital DATA In	تست پوینت		
	TP9	TP3	TP2
500Hz			
100Hz			
1kHz			

جدول ۸-۱۳. اندازه گیری یکسوساز تمام موج

تست پوینت	شکل موج و فرکانس
TP11 (32fc)	
TP8 (2fc)	
TP12 (4fc)	

جدول ۸-۱۴. اندازه گیری 32fc، 4fc و 2fc

تست پوینت	شکل موج و فرکانس
TP12	
TP7	
TP14	
U7 Q2	
U7 Q3	

جدول ۸-۱۵. اندازه گیری شیفت رجیستر

فرکانس Digital DATA In	تست پوینت	
	RX CLK OUT	DATA OUT
500Hz		
100Hz		
1kHz		

جدول ۸-۱۶. اندازه گیری خروجی دمدولاتور