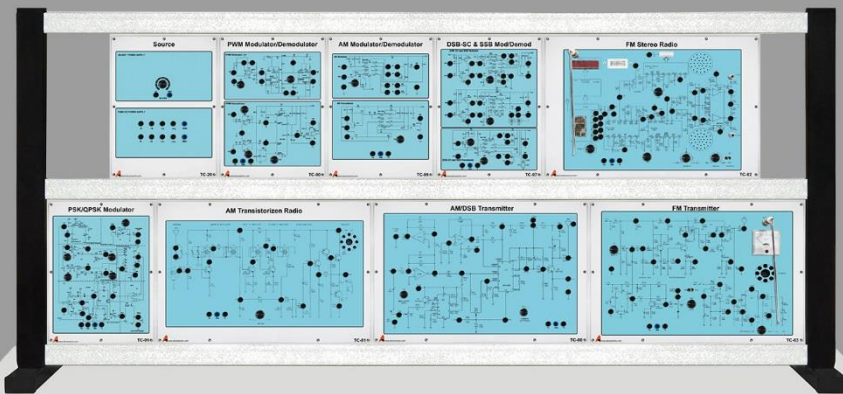


شرکت دانش بنیان

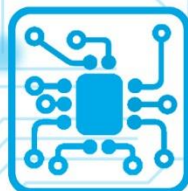
تجهیزات ابزار آزما

نوآوری و فناوری برای توسعه



دستور کار جامع مخابرات دیجیتال

دستور کار ویژه دانشجو



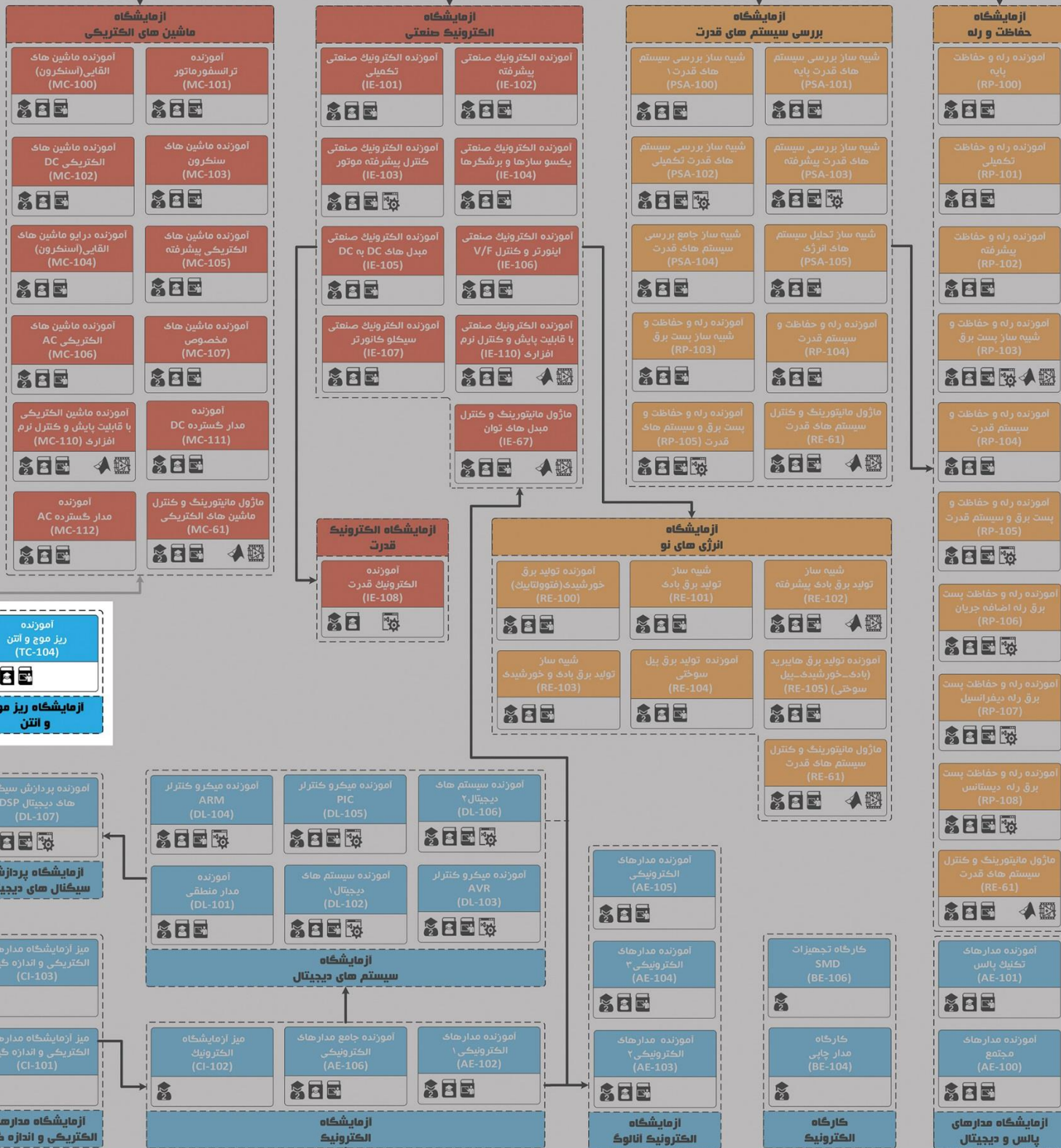
آزمایشگاه های الکترونیک قدرت و ماشین الکتریکی

Power Electronics and Electrical Machines Labs



آزمایشگاه های سیستم های قدرت و انرژی های نو

Power Systems and Renewable Energies Lab



آزمایشگاه های اتوماسیون صنعتی و ابزار دقیق

Industrial Automation and Instrumentation Labs



آزمایشگاه های سیستم های کنترل

Control Systems Labs



آزمایشگاه ابزار دقیق

- آموزنده الکترونیوماتیک پایه (EP-100)
- آموزنده الکترونیوماتیک تکمیلی (EP-101)
- آموزنده الکترونیوماتیک پیشرفته (EP-102)
- آموزنده ابزار دقیق پایه (AI-113)
- آموزنده ابزار دقیق تکمیلی (AI-114)

آزمایشگاه اتوماسیون صنعتی

- آموزنده PLC LOGO (AI-101)
- آموزنده PLC S7-300 (AI-104)
- آموزنده PLC LG (AI-105)
- آموزنده PLC S7-300 پیشرفته (AI-106)
- آموزنده شبکه صنعتی یا PLC S7-300 (AI-108)
- آموزنده مایکروکنترلر صنعتی (AI-110)
- آموزنده سیستم های کنترل درایوهای صنعتی (AI-117)
- آموزنده کنترل کننده منطقی برنامه پذیر (IC-104)

آزمایشگاه کنترل صنعتی

- آموزنده کنترل دما (IC-100)
- آموزنده کنترل فشار (IC-101)
- آموزنده کنترل سطح و دبی (IC-102)
- آموزنده کنترل سرعت موتور (IC-103)
- آموزنده کنترل کننده منطقی برنامه پذیر (IC-104)
- آموزنده شبیه ساز انسانسور (AI-91)
- آموزنده شبیه ساز چراغ راهنمایی (AI-92)
- آموزنده شبیه ساز کنترل دما (IC-90)
- آموزنده شبیه ساز کنترل سطح (IC-91)
- آموزنده کنترل کامپیوتر (AI-109)
- آموزنده کنترل درایوهای صنعتی (AI-117)
- آموزنده مازول مایکروکنترلر و کنترل نرم افزار (DC-65)

آزمایشگاه سیستم های کنترل خطی

- آموزنده کنترل آنالوگ و سرو موتور (DC-102)
- آموزنده کنترل آنالوگ (DC-100)
- آموزنده کنترل دیجیتال (DC-101)
- آموزنده کنترل آنالوگ و سرو موتور (DC-102)
- آموزنده کنترل پیشرفته (RO-100)
- آموزنده بل مکنوس (IP-101)
- آموزنده کوی عمیق (SB-100)
- آموزنده شناسایی سیستم (SI-100)

تجهیزات صنعتی

- ترانسفورماتور سه فاز (T-12)
- ترانسفورماتور تکفاز (T-11)
- ماشین شنت DC (M-87)
- ماشین چرخه DC (M-86)
- ماشین AC چندکاره (M-85)
- ماشین القایی روتور سیم پیچ سه فاز (M-82)
- ماشین سنکرون سه فاز (M-80)
- کشاور سنخ (IM-51)
- سرعت سنخ (IM-50)
- اندازه گیر فازور (IM-31)
- سنکرون سنخ (IM-22)
- رله حفاظت فرکانسی (IM-20)
- مولتی فانکشن متر سه فاز (IM-11)
- فرکانس متر (IM-30)
- رله سنکرون جک (IM-21)
- کسینوس فی متر (IM-12)
- مولتی متر سه فاز (IM-10)

آزمایشگاه های تاسیسات الکتریکی

- کارگاه سیستم اعلام حریق (ET-116)
- کارگاه دوربین مدار بسته (ET-112)
- کارگاه سیستم آنتن مرکزی (ET-110)
- کارگاه سیستم ضد سرعت (ET-115)
- کارگاه صوتی و تصویری (ET-111)
- کارگاه سیستم تلفن (ET-109)
- آموزنده خانه هوشمند پیشرفته (SH-101)
- آموزنده خانه هوشمند پایه (SH-100)
- کارگاه ساختمان هوشمند
- آموزنده مدار فرمان (CO-100)
- آموزنده کارگاه برق خانگی و صنعتی (EW-101)
- آموزنده کارگاه برق خانگی (EW-100)
- آموزنده ماشین های الکتریکی AC مدل گسترده (MC-112)
- آموزنده ماشین های الکتریکی DC مدل گسترده (MC-111)
- آموزنده کارگاه سیم پیچی (WW-100)
- کارگاه سیم پیچی
- کارگاه برق
- کارگاه تاسیسات الکتریکی

آزمایشگاه مخابرات

- آموزنده آزمایشگاه مخابرات آنالوگ و دیجیتال (TC-105)
- آموزنده آزمایشگاه مخابرات دیجیتال (TC-103)
- آموزنده آزمایشگاه مخابرات آنالوگ و دیجیتال (TC-105)
- آموزنده مدولاسیون دامنه و فرکانس AM/FM (TC-103)
- آموزنده آزمایشگاه مخابرات آنالوگ (TC-101)
- آموزنده آزمایشگاه مخابراتی (TC-101)

تجهیزات صنعتی

Industrial Instrument

آزمایشگاه های تاسیسات الکتریکی

Electrical Installations Labs



دستور کار آزمایشگاه مخابرات دیجیتال

اهداف:

پایه سازی مطالب اساسی دروس مخابرات دیجیتال در قالب ۸ آزمایش آموزش و مفاهیم مخابرات در دو زمینه سیستم و میدان. با استفاده از روش های مدولاسیون های دیجیتال پایه از قبیل CVSD ، ASK ، FSK PSK/QPSK و PWM با استفاده از تراشه های مجتمع دیجیتال جهت انجام آزمایش های مربوط .

پیش گفتار:

مطالب بیان شده در دستور کار هر آزمایش شامل مقدمه، شرح آزمایش و تحلیل و جداول مرتبط و در پایان سؤالات مربوط به آزمایش می باشد. این دستور کار طوری طرح شده است تا دانشجو حین انجام مراحل مختلف آزمایش بخش های مختلف آن را تکمیل نماید و با تحلیل نتایج حاصل به درک عمیق تری از مفاهیم مخابرات دیجیتال دست یابد. طبیعتاً به دلیل زمان محدود آزمایشگاه، انجام برخی محاسبات در آزمایشگاه توسط دانشجو امکان پذیر نبوده و این مهم به بخش سؤالات انتهای هر بخش منتقل شده است.

هر دانشجو قبل از حضور در کلاس می بایست یک پیش گزارش راجع به مباحث جلسه جاری و گزارش تکمیل شده جلسه قبل را تحویل نماید. انجام بحث و تبادل نظر دانشجویان و مدرس کلاس راجع به نتایج حاصل از آزمایش ها تأثیر قابل ملاحظه ای در درک سیستم مخابرات آنالوگ دارد. مسلماً گزارش حاصل همراه با نقص و کاستی هایی است که با پیشنهادات شما مدرسین و دانشجویان عزیز در نسخه های بعدی برطرف خواهد شد.

نکات مهم:

هشدار ۱ (خطر شوک الکتریکی) از آنجا که تغذیه اصلی دستگاه با برق سه فاز شهری انجام می‌گیرد، در هنگام انجام سیم‌بندی دقت کنید که برق دستگاه قطع باشد.



هشدار ۳ (خطر آسیب به دستگاه و شوک الکتریکی) برای تعمیر تجهیزات از افراد واجد شرایط و با هماهنگی شرکت سازنده استفاده نمایید.



هشدار ۴ (خطر آسیب به دستگاه و شوک الکتریکی) هیچ‌گونه اصلاح و یا تغییری در وضعیت فعلی تجهیزات مجاز نیست.



هشدار ۵ (خطر شوک الکتریکی) از سیم‌های رابط تمام عایق استفاده گردد.



هشدار ۶ (خطر آسیب به تجهیزات) پیش از وصل کردن برق دستگاه، سیم‌بندی با حضور مدرس بررسی گردد.



هشدار ۷ (خطر شوک الکتریکی) در هنگام کار با دستگاه از کفپوش عایق در محل نصب دستگاه استفاده گردد.



هشدار ۸ (خطر آسیب به تجهیزات) به تحلیل ورودی و خروجی‌های تجهیزات اقدام شود و از اعمال ورودی خارج از محدوده مجاز به تجهیز خودداری شود.



هشدار ۹ (خطای احتمالی) به منظور سیم‌بندی از سیم‌های رابط با رنگ‌بندی مختلف استفاده شود تا احتمال خطا به حداقل برسد.



کلیه حقوق این اثر متعلق به شرکت دانش بنیان ابزار آزما می‌باشد. هرگونه کپی برداری از این اثر، غیرقانونی بوده و پیگرد قانونی دارد.



فهرست مطالب

ج	نکات مهم:
ح	فهرست مطالب
۱	جدول راهنمای
۱	آزمایشها
۲	1. آشنایی با مبدل آنالوگ به دیجیتال
۳	۱ آشنایی با مبدل آنالوگ به دیجیتال
۳	۱-۱ تشریح اصول
۳	۱-۱-۱ عملکرد مبدل آنالوگ به دیجیتال
۴	۲-۱-۱ مبدل آنالوگ به دیجیتال ADC0804
۶	۳-۱-۱ مبدل آنالوگ به دیجیتال ADC0809
۷	۲-۱ تجهیزات مورد نیاز
۷	۳-۱ آزمایش ها
۷	۱-۳-۱ آزمایش مبدل آنالوگ به دیجیتال ADC0804
۸	۱-۱-۱ آزمایش مبدل آنالوگ به دیجیتال ADC0809
۹	۲ آشنایی با مبدل دیجیتال به آنالوگ
۹	۱-۲ تشریح اصول
۹	۱-۱-۲ عملکرد مبدل دیجیتال به آنالوگ
۱۰	۲-۱-۲ مبدل دیجیتال به آنالوگ ADC0800
۱۳	۲-۲ تجهیزات مورد نیاز
۱۳	۱-۲ آزمایش ها
۱۳	۱-۱-۲ خروجی ولتاژ unipolar با استفاده از DAC0800
۱۳	۲-۱-۲ خروجی ولتاژ bipolar با استفاده از DAC0800
۱۶	۳. آشنایی با مدولاسیون PWM
۱۶	۱-۳ تشریح اصول
۲۱	۲-۳ تجهیزات مورد نیاز
۲۱	۳-۳ آزمایش ها

۲۱.....	مدولاتور PWM با استفاده از UA741.....	۱-۳-۳
۲۲.....	مدولاتور PWM با استفاده از LM555.....	۲-۳-۳
۲۵.....	آشنایی با دمدولاتور عرض پالس.....	۴
۲۵.....	تشریح اصول.....	۱-۴
۲۸.....	تجهیزات مورد نیاز.....	۲-۴
۲۸.....	آزمایش ها.....	۳-۴
۲۸.....	دمدولاتور PWM.....	۱-۳-۴
۳۱.....	آشنایی با کلید زنی شیفت فرکانس FSK.....	۵
۳۱.....	تشریح اصول.....	۱-۵
۳۳.....	تجهیزات مورد نیاز.....	۲-۵
۳۳.....	آزمایش.....	۳-۵
۳۳.....	مدولاتور FSK.....	۱-۳-۵
۳۶.....	آشنایی با دمدولاتور FSK.....	۶
۳۶.....	تشریح اصول.....	6-1
۳۷.....	تجهیزات مورد نیاز.....	۲-۶
۳۸.....	آزمایش ها.....	7-3
۳۸.....	آزمایش دمدولاتور FSK.....	۱-۳-۷
۴۰.....	آشنایی با مدولاسیون و دمدولاسیون ASK.....	۷
۴۰.....	تشریح اصول.....	7-1
۴۰.....	مدولاتور ASK.....	۱-۱-۷
۴۱.....	توضیح مدار عملی.....	۲-۱-۷
۴۳.....	تجهیزات مورد نیاز.....	۲-۷
۴۳.....	آزمایش ها.....	۳-۷
۴۳.....	آزمایش مدولاتور ASK.....	۱-۳-۷
۴۴.....	آزمایش دمدولاتور ناپیوسته ASK.....	۲-۳-۷
۴۴.....	آزمایش دمدولاتور پیوسته ASK.....	۳-۳-۷
۴۹.....	آشنایی با دمدولاسیون و مدولاسیون PSK/QPSK.....	۸
۴۹.....	تشریح اصول.....	۱-۸
۴۹.....	مدولاتور PSK/QPSK.....	۱-۱-۸

۵۱	دمدولاتور PSK/QPSK	۲-۱-۸
۵۲	توصیف مدارهای عملی	۳-۱-۸
۵۶.....	تجهیزات مورد نیاز	۲-۸
۵۶.....	آزمایش	۳-۸
۵۶.....	آزمایش اندازه گیری و تنظیمات	۱-۳-۸
۵۷	آزمایش دمدولاتور PSK/QPSK	۲-۳-۸
۵۷	آزمایش دمدولاتور PSK/QPSK	۳-۳-۸

جدول راهنمای آزمایشها

TC-105	TC-103	TC-102	TC-101	شماره و عنوان آزمایش
*		*		۱. آشنایی با مبدل آنالوگ به دیجیتال
*		*		۲. آشنایی با مبدل های دیجیتال به آنالوگ
*		*		۳. آشنایی با مدولاسیون PWM
*		*		۴. آشنایی با دمدولاتور عرض پالس
*		*		۵. آشنایی با کلید زنی شیفت فرکانس FSK
*		*		۶. آشنایی با دمدولاتور FSK
*		*		۷. آشنایی با مدولاسیون و دمدولاسیون ASK
*		*		۸. آشنایی با مدولاسیون و دمدولاسیون PSK\QPSK

۱ آشنایی با مبدل آنالوگ به دیجیتال

اهداف :

۱. آشنایی با عملکرد مبدل آنالوگ به دیجیتال
۲. آشنایی با مشخصات ADC0804 و ADC0809.
۳. آشنایی با کاربردهای ADC0804 و ADC0809.

۱-۱ تشریح اصول

مبدل‌های آنالوگ به دیجیتال (ADC یا A/D) مقادیر آنالوگ را که معمولاً جریان یا ولتاژ پیوسته می‌باشند، به مقادیر دیجیتالی که در محاسبات، انتقال داده، ذخیره و پردازش اطلاعات و سیستم‌های کنترل مورد استفاده قرار می‌گیرند، تبدیل می‌کنند. ما این تبدیل را انجام می‌دهیم زیرا سیگنال‌های دیجیتال به آسانی ذخیره‌سازی و دیباگ می‌شوند و تقریباً بدون نویز هستند.

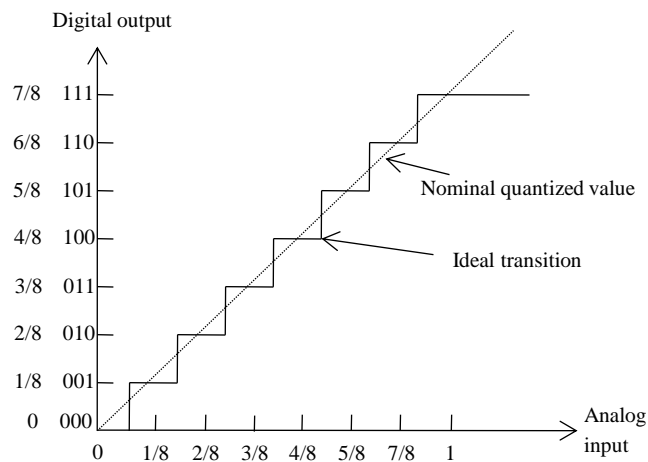
۱-۱-۱ عملکرد مبدل آنالوگ به دیجیتال

شکل ۱-۱ مشخصه انتقالی یک ADC سه بیتی ایده‌آل را نشان می‌دهد. محدوده ورودی آنالوگ، از ۰ تا ۱ ولت، با تقسیم بر عدد ۸ کوانتیزه شده و به ۸ محدوده گسسته تقسیم می‌شود. تمامی مقادیر آنالوگ موجود در هر یک از محدوده‌های فوق توسط یک عدد دیجیتال که متناسب با مقدار میانی آن محدوده می‌باشد نمایش داده می‌شود. بنابراین همواره یک خطای کوانتیزاسیون ذاتی به اندازه $\pm 1/2$ بیت با کمترین ارزش (LSB) در فرآیند تبدیل آنالوگ به دیجیتال وجود دارد. تنها راه کاهش خطای کوانتیزاسیون افزایش تعداد بیت‌ها می‌باشد.

مقدار کوانتیزاسیون یا پله، Q ، کوچکترین مقدار آنالوگ است که می‌تواند توسط ADC تشخیص داده شود. این مقدار می‌تواند به صورت زیر بیان شود:

$$Q = \frac{FS}{2^n - 1} = \frac{1}{2^n} \quad (1-1)$$

که FS برابر است با $(\frac{2^n - 1}{2^n})$ و 2^n مقدار رزولوشن می‌باشد که توسط تعداد بیت خروجی تعیین می‌شود. بنابراین مقدار n بزرگ‌تر منجر به رزولوشن بیشتر می‌شود. به طور کلی شرکت‌های سازنده ADC رزولوشن را بر حسب تعداد بیت بیان می‌کنند، به عنوان مثال رزولوشن ADC0804 در دفترچه فنی آن ۸ بیت بیان شده است.



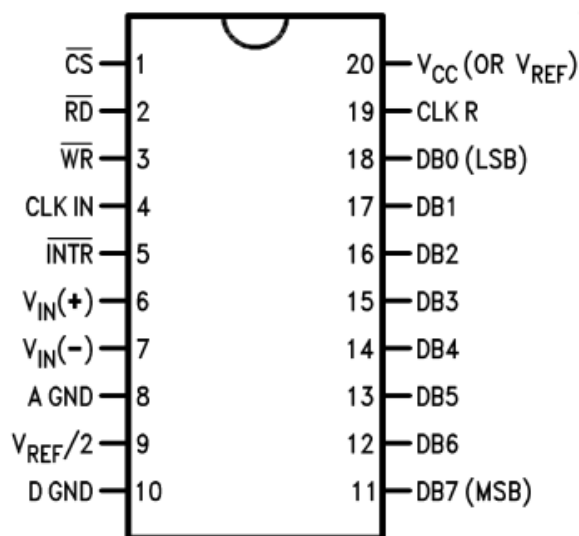
شکل ۱-۱. مشخصه انتقالی مبدل ADC سه بیتی ایده آل

۲-۱-۱ مبدل آنالوگ به دیجیتال ADC0804

پایه های آی سی AD0804 در شکل ۲-۱ نشان داده شده است. زمانی که داده ها از پورت خروجی D_0 - D_7 خوانده می شوند، پایه های \overline{CS} و \overline{RD} صفر شده تا لچ های خروجی ۳-حالتی خروجی ۸ بیتی دیجیتال را فراهم نمایند. هر کدام از پایه های \overline{CS} یا \overline{RD} که یک باشند، خروجی های D_0 تا D_7 شناور خواهند بود. مبدل ADC0804 با صفر کردن همزمان پایه های \overline{CS} و \overline{RD} آغاز به کار می کند. این کار رجیستر ۸ بیتی را ریست می کند. زمانی که پایه \overline{WR} یک می شود فرایند تبدیل آغاز می شود. پایه CLK IN (پایه ۴) پایه ورودی کلاک می باشد که فرکانس آن می تواند بین ۱۰۰ تا ۸۰۰ کیلو هرتز باشد. پایه \overline{INTR} در طی عملیات تبدیل یک باقی می ماند و اگر تبدیل به پایان برسد یک گذر از یک به صفر خواهد داشت. ولتاژ ورودی تفاضلی آنالوگ به پایه های $V_{in}(+)$ و $V_{in}(-)$ اعمال می شود. اگر ورودی single-ended مد نظر باشد پایه $V_{in}(-)$ باید به زمین متصل شود. پایه AGND زمین سیگنال آنالوگ و DGND زمین سیگنال دیجیتال می باشد. توجه کنید که ولتاژ مرجع نیمی از ولتاژ V_{cc} و یا برابر با ولتاژی خواهد بود که از بیرون به ورودی $V_{ref}/2$ متصل شده است.

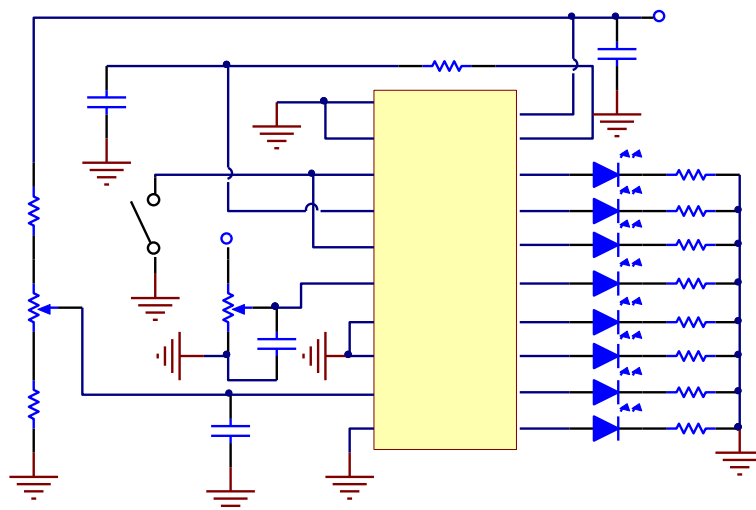
ورودی CLK IN می تواند به منبع پالس خارجی و یا به یک شبکه RC خارجی متصل گردد. چنانچه این پایه به یک شبکه RC خارجی متصل گردد فرکانس کلاک آن به صورت زیر خواهد بود:

$$f_{CLK} \approx \frac{1}{1.1RC} \quad (\text{Hz}) \quad (۲-۱)$$



شکل ۱-۲. پایه های آی سی ADC0804

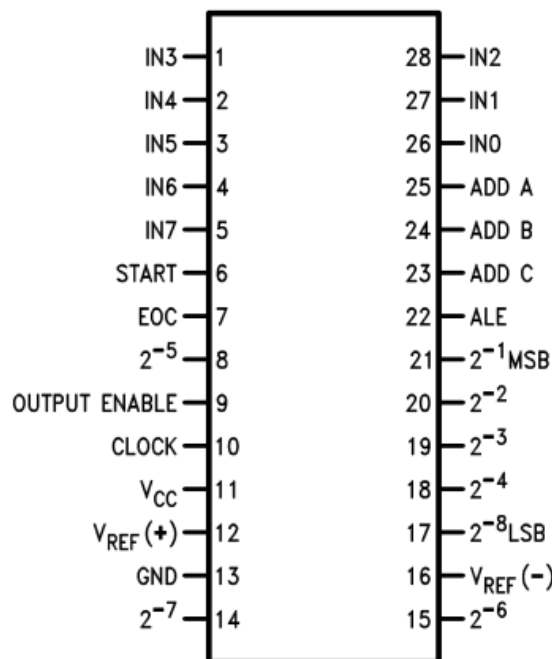
شکل ۱-۳ یک مدار مبدل آنالوگ به دیجیتال با استفاده از ADC0804 را نشان می دهد. سیگنال ورودی آنالوگ به پایه $V_{in}(+)$ متصل شده است و دامنه آن توسط VR_2 کنترل می شود. ورودی دیگر $V_{in}(-)$ به زمین متصل شده است. ولتاژ مرجع $V_{ref}/2$ (پایه ۹) توسط ولتاژ ۵ ولت و تقسیم مقاومتی R_1 ، R_2 و VR_1 فراهم شده است. ترکیب C_1 و R_3 فرکانس کلاک را تعیین می کنند. پایه های \overline{RD} و \overline{CS} مستقیماً به زمین متصل شده اند تا ADC را فعال نمایند.



شکل ۱-۳. مدار مبدل آنالوگ به دیجیتال ADC0804

۳-۱-۱ مبدل آنالوگ به دیجیتال ADC0809

آی سی ADC0809 که دارای بسته بندی ۲۸ پایه DIP می باشد، یک مبدل آنالوگ به دیجیتال ۸ بیتی با مالتی پلکسر ۸ کاناله می باشد. آی سی ADC0809 به واسطه داشتن مدار مالتی پلکسر ۸ کاناله دارای ۸ کانال ورودی آنالوگ می باشد. پایه های آی سی ADC0809 در شکل ۴-۱ نشان داده شده است. پایه های ۵، ۴، ۳، ۲، ۱، ۲۸، ۲۷ و ۲۶ ورودی های آنالوگ IN₇ تا IN₀ می باشد و پایه های ۲۱، ۲۰، ۱۹، ۱۸، ۸، ۱۵، ۱۴ و ۱۷ به ترتیب خروجی های دیجیتال D₇ تا D₀ می باشد. پایه ۱۰ ورودی کلاک می باشد. در عمل ورودی تغذیه V_{cc} (پایه ۱۱) و ورودی ولتاژ مرجع V_{ref}(+) (پایه ۱۲) می توانند به یکدیگر متصل شوند. توجه کنید که این کار در صورتی که منبع تغذیه دارای پایداری خوبی نباشد می تواند منجر به کاهش دقت ADC شود. هر کانال ورودی خاص با استفاده از ورودی های دیکدر آدرس ADDA (پایه ۲۵)، ADDB (پایه ۲۴) و ADDC (پایه ۲۳) انتخاب می شود. به عنوان مثال وضعیت 000 در ورودی های ADDA، ADDB و ADDC ورودی آنالوگ IN₀ را انتخاب می کند.

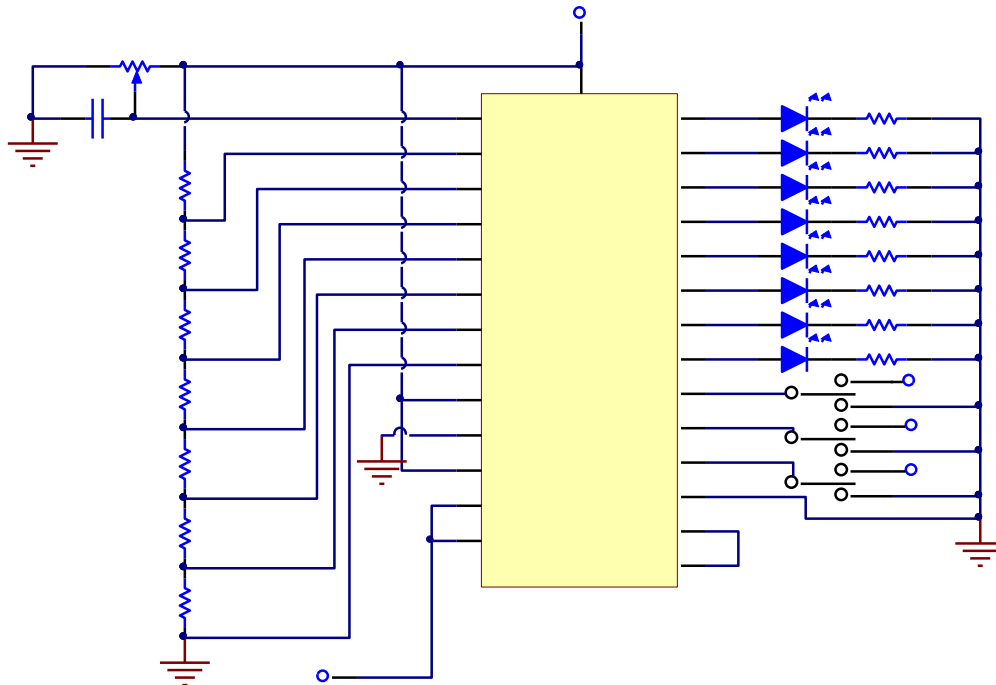


شکل ۴-۱. پایه های آی سی ADC0809

مبدل ADC0809 برای ارتباط مستقیم با میکروپروسسور یا سیستم طراحی شده است. قابلیت خروجی ۳-حالت در ADC0809 نیاز استفاده از قطعات جانبی را از بین برده است. خطوط کنترل START، EOC (End-of-conversion)، OE (output enable) و ALE (address latch enable) معمولاً به خطوط کنترلی CPU متصل می شوند. با استفاده از این خطوط کنترلی، آسانی با CPU ارتباط برقرار کرده و داده ها را به آن ها ارسال می کند. به محض کامل شدن تبدیل، سیگنال EOC فعال شده و وقفه ای را در CPU فعال می کند. زمانی که CPU آماده دریافت داده از خروجی های دیجیتال می شود، سیگنال OE را فعال نموده و داده های دیجیتال را خوانده و سپس سیگنال های ALE و START را فعال می کند. اگر چندین کانال ورودی مورد استفاده قرار گیرد، در سیکل restart ورودی های انکدر آدرس نیز باید انتخاب گردند.

یک مدار عملی ADC با استفاده از ADC0809 در شکل ۵-۱ آمده است. پایه EOC مستقیماً به پایه START وصل شده است. با این کار پایه EOC برای راه اندازی ADC0809 استفاده می شود. پالس های کلاک به پین های ALE و CLK اعمال شده است تا

عملیات ADC را کنترل نماید. دامنه ولتاژ آنالوگ ورودی به IN_0 توسط ولوم VR_1 کنترل می‌شود. دیگر ورودی‌ها با شبکه تقسیم ولتاژ (R_1 تا R_7) تعیین می‌شوند. ورودی‌های کانال آنالوگ توسط کلیدهای SW_1 ، SW_2 و SW_3 انتخاب می‌شوند. وضعیت خروجی‌های دیجیتال توسط LED نشان داده می‌شود.



شکل ۱-۵. مدار مبدل آنالوگ به دیجیتال ADC0809

۲-۱ تجهیزات مورد نیاز

۱. ماژول TC-50
۲. مولتی متر دیجیتال (DMM)

۳-۱ آزمایش‌ها

۱-۳-۱ آزمایش مبدل آنالوگ به دیجیتال ADC0804

۱. منبع تغذیه را روشن نمایید.
۲. با استفاده از مولتی متر دیجیتال مقدار ولتاژ در ورودی $V_{ref}/2$ (پایه ۹) را اندازه‌گیری کرده و ولوم VR_1 را به آرامی تغییر دهید تا ولتاژ اندازه‌گیری شده به 2.5V برسد. این کار محدوده ولتاژ آنالوگ ورودی ADC0804 را بین ۰ تا ۵ ولت قرار می‌دهد.
۳. ورودی آنالوگ (پایه ۶) را اندازه‌گیری کرده و ولوم VR_2 را به آرامی تغییر دهید تا مقدار ولتاژ برابر صفر ولت گردد.

۴. اتصال J₁ را برقرار نمایید. این کار خروجی های دیجیتال را ثابت نگاه می دارد. وضعیت LEDها را مشاهده کرده و نتایج را در جدول ۱-۱ ثبت نمایید.

۵. اتصال J₁ را قطع نمایید. خروجی های دیجیتال با تغییر ورودی تغییر می کنند.

۶. ولوم VR₂ را با دقت بچرخانید تا مقادیر ورودی آنالوگ دیگر که در جدول ۱-۱ آمده، بدست آید. گام های ۴ و ۵ را تکرار کرده و نتایج را در جدول ۱-۱ ثبت نمایید.

۱-۱-۱ آزمایش مبدل آنالوگ به دیجیتال ADC0809

۱. منبع تغذیه را روشن نمایید.

۲. شکل موج مربعی با دامنه 2.5V و فرکانس 120kHz با مقدار آفست 2.5V (high = 5V و low = 0V) را به ورودی پالس (CLK) اعمال نمایید.

۳. کلیدهای SW₃, SW₂ و SW₁ را به زمین وصل نمایید. در این صورت سیگنال ورودی به پورت ورودی IN₀ وصل خواهد گردید.

۴. ولوم VR₁ را به دقت تنظیم کرده تا به مقادیر موجود در جدول ۱-۲ دست یابید.

۵. وضعیت LEDها را برای هر کدام از مقادیر آنالوگ مشاهده کرده و در جدول ۱-۲ ثبت نمایید.

۶. مقادیر ولتاژ ورودی در پورت های ورودی IN₁ تا IN₇ را محاسبه کرده و در جدول ۱-۲ ثبت نمایید.

۷. مقادیر بیان شده در جدول ۱-۳ را برای کلیدهای SW₃, SW₂ و SW₁ ایجاد نمایید و هر کدام از پورت های ورودی (IN₁ تا IN₇) را به عنوان ورودی آنالوگ اختصاص دهید.

۸. وضعیت LEDها را مشاهده کرده و در جدول ۱-۳ ثبت نمایید.

خروجی دیجیتال				ولتاژ آنالوگ ورودی (V)
مقدار اندازه گیری شده		مقدار محاسبه شده		
هگزادسیمال	باینری	هگزادسیمال	باینری	
				0.0
				0.5
				1.0
				1.5
				2.0
				2.5
				3.0
				3.5
				4.0
				4.5
				5.0

جدول ۱-۱

خروجی دیجیتال				ولتاژ آنالوگ ورودی (V)
مقدار اندازه‌گیری شده		مقدار محاسبه شده		
هگزادسیمال	باینری	هگزادسیمال	باینری	
				0.0
				0.5
				1.0
				1.5
				2.0
				2.5
				3.0
				3.5
				4.0
				4.5
				5.0

جدول ۲-۱

خروجی دیجیتال (مقدار اندازه‌گیری شده)		ورودی آنالوگ (مقدار محاسبه شده)		SW1	SW2	SW3
هگزادسیمال	باینری	ولتاژ	پورت ورودی			
			IN ₁	+5V	GND	GND
			IN ₂	GND	+5V	GND
			IN ₃	+5V	+5V	GND
			IN ₄	GND	GND	+5V
			IN ₅	+5V	GND	+5V
			IN ₆	GND	+5V	+5V
			IN ₇	+5V	+5V	+5V

جدول ۳-۱

۲ آشنایی با مبدل دیجیتال به آنالوگ

اهداف:

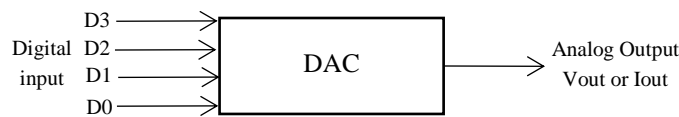
۱. آشنایی با عملکرد مبدل دیجیتال به آنالوگ.
۲. آشنایی با عملکرد DAC0800.
۳. مطالعه نحوه ساختن خروجی های unipolar و bipolar با استفاده از DAC0800.

۱-۲ تشریح اصول

مبدل های دیجیتال به آنالوگ (DAC یا D/A) در تبدیل سیگنال های دیجیتال به آنالوگ به منظور کنترل، نمایش اطلاعات و پردازش های آنالوگ مورد استفاده قرار می گیرد.

۱-۱-۲ عملکرد مبدل دیجیتال به آنالوگ

به طور خلاصه، D/A ها ادواتی هستند که سیستم ها از طریق آن ها با دنیای بیرون ارتباط برقرار می کنند. یک DAC وضعیت های دیجیتال ورودی را به ولتاژ یا جریان خروجی آنالوگ تبدیل می کند. شماتیک یک مبدل دیجیتال به آنالوگ ۴ بیتی در شکل ۲-۱ الف نشان داده شده است.



الف. سمبل شماتیکی

V _{out}	D ₃	D ₂	D ₁	D ₀	V _{out}	D ₃	D ₂	D ₁	D ₀
0	0	0	0	0	8	1	0	0	0
1	0	0	0	1	9	1	0	0	1
2	0	0	1	0	10	1	0	1	0
3	0	0	1	1	11	1	0	1	1
4	0	1	0	0	12	1	1	0	0
5	0	1	0	1	13	1	1	0	1
6	0	1	1	0	14	1	1	1	0
7	0	1	1	1	15	1	1	1	1

ب. جدول صحت

شکل ۲-۱. مبدل دیجیتال به آنالوگ ۴ بیتی

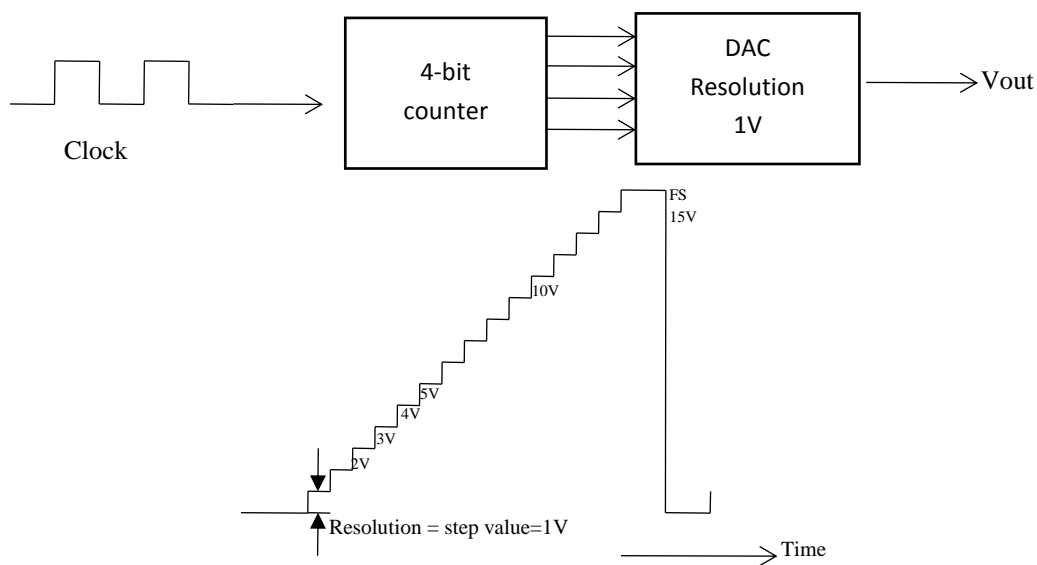
شکل ۲-۱ ب جدول صحت یک مبدل دیجیتال به آنالوگ ۴ بیتی را نشان می دهد. هر رشته باینری ورودی، یک مقدار خروجی آنالوگ را تولید می کند. محدوده خروجی مبدل شامل 2^4 یا ۱۶ حالت مختلف می باشد.

یک DAC شامل ولتاژ مرجع دقیق، کلیدهای کنترلی دیجیتال، شبکه مقاومتی و یک op-amp می باشد. هر یک از مقاومت های موجود در شبکه مقاومتی به یک کلید کنترلی دیجیتال متصل شده که این کلید مقاومت را به ولتاژ مرجع V_{ref} متصل می کند.

طرف دیگر مقاومت به ورودی جمع کننده op-amp متصل شده است. ورودی های دیجیتال، وضعیت سویچ ها را مشخص می کند و op-amp خروجی DAC را به جریان I_{out} یا ولتاژ V_{out} تبدیل می کند.

شبکه مقاومتی مهم ترین بخش مدار DAC می باشد. دو نوع شبکه مقاومتی وجود دارد: شبکه مقاومتی وزن دار (weighted-resistor network) و شبکه مقاومتی نردبانی R-2R.

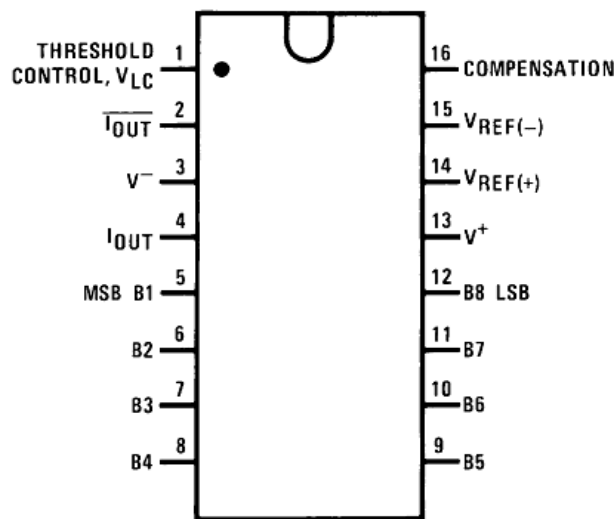
رزولوشن یک DAC به صورت کوچکترین تغییرات خروجی آنالوگ زمانی که ورودی دیجیتال ۱ واحد تغییر می کند. رزولوشن معمولاً وزن یک LSB می باشد. با توجه به شکل ۲-۱. ولتاژ خروجی V_{out} به ازای یک واحد تغییر در ورودی دیجیتال 1V تغییر می کند. بنابراین رزولوشن این DAC برابر 1V می باشد. رزولوشن را مقدار گام یا ارتفاع گام نیز می گویند. منحنی یک مبدل دیجیتال به آنالوگ ۴ بیتی با شیب نردبانی (staircase-ramp) در شکل ۲-۲ نشان داده شده است. با تغییر ۱ واحدی در ورودی دیجیتال، ولتاژ خروجی به اندازه 1V تغییر می کند. تفاوت بین گام های خروجی یا همان ارتفاع گام برابر 1V می باشد.



شکل ۲-۲. مبدل دیجیتال به آنالوگ با شیب نردبانی (staircase-ramp)

۲-۱-۲ مبدل دیجیتال به آنالوگ ADC0800

مبدل DAC 0800 یک مبدل دیجیتال به آنالوگ ۸ بیتی ارزان قیمت شامل ولتاژ مرجع، شبکه مقاومتی نردبانی R-2R و کلیدهای ترانزیستوری می باشد. شکل ۲-۳، پایه های آی سی DAC0800 را نشان می دهد.



شکل ۲-۳. پایه های آی سی DAC 0800

تغذیه مورد نیاز برای DAC0800 بین $\pm 4.5 V$ تا $\pm 18 V$ می باشد. تلفات توان برای تغذیه $\pm 5 Vdc$ برابر با $33mW$ و $settling$ time آن در حدود $85ns$ می باشد. با توجه به خروجی های مکمل جریان I_{out} و $\overline{I_{out}}$ (پایه های ۲ و ۴)، مبدل DAC0800 می تواند در خروجی های unipolar یا bipolar مورد استفاده قرار گیرد. شکل ۲-۴ مدار DAC با خروجی ولتاژ unipolar با استفاده از DAC0800 و آپ امپ uA741 را نشان می دهد. پایه $V_{ref(-)}$ با استفاده از مقاومت R_2 زمین شده است. ولتاژ مرجع $+5V$ از طریق مقاومت R_1 به پایه $V_{ref(+)}$ اعمال شده است. بنابراین جریان مرجع I_{ref} که در R_1 جاری می شود به صورت زیر به دست می آید:

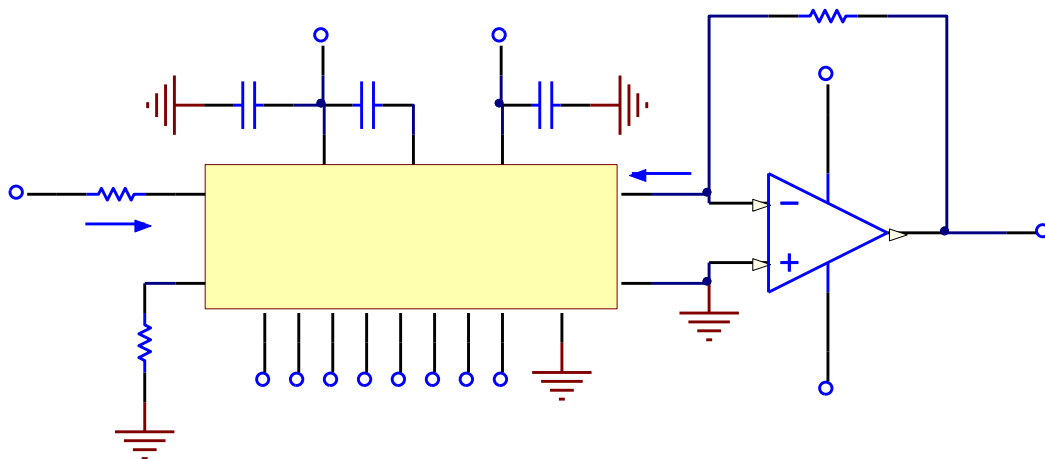
$$I_{ref} = \frac{V_{ref}}{R_1} \quad (1-2)$$

بنابراین جریان خروجی I_{out} به صورت زیر خواهد بود:

$$I_{out} \approx \frac{V_{ref}}{R_1} \left(\frac{D_7}{2} + \frac{D_6}{4} + \frac{D_5}{8} + \frac{D_4}{16} + \frac{D_3}{32} + \frac{D_2}{64} + \frac{D_1}{128} + \frac{D_0}{256} \right) \quad (2-2)$$

جریان I_{out} از مبدل به بیرون جاری می شود، و سپس توسط uA741 به یک ولتاژ خروجی تبدیل می شود. ولتاژ خروجی V_{out} به صورت زیر به دست می آید:

$$V_{out} = I_{out} R_3 \quad (3-2)$$



شکل ۲-۴. مدار خروجی unipolar با استفاده از DAC0800

مدار DAC با خروجی ولتاژ bipolar با استفاده از DAC0800 در شکل ۲-۵ نشان داده شده است. پایه $\overline{I_{out}}$ بر خلاف مدار شکل ۲-۴ که به زمین وصل شده بود، به ورودی ناوارونگر آپ امپ uA741 متصل شده است. ولتاژ خروجی uA741 به صورت زیر خواهد بود:

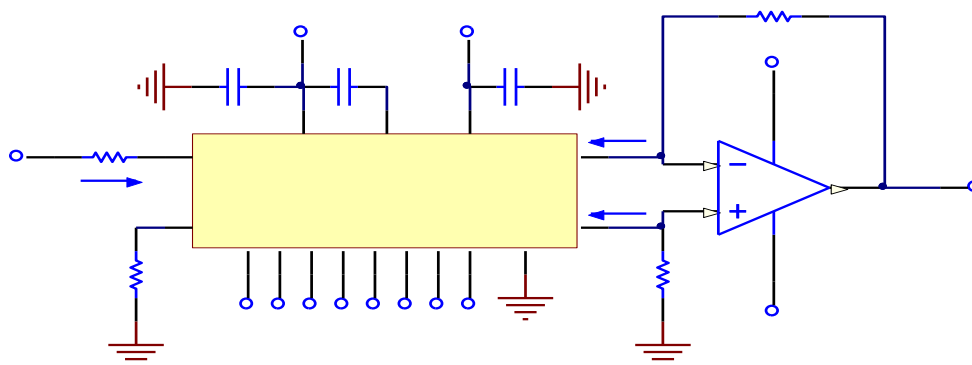
$$V_{out} = (I_{out} - \overline{I_{out}})R_4 \quad (۴-۲)$$

که I_{out} و $\overline{I_{out}}$ خروجی‌های جریان مکمل می‌باشند. چنانچه جریان FS به صورت $I_{FS} = I_{out} + \overline{I_{out}}$ تعریف گردد خواهیم داشت:

$$\overline{I_{out}} = I_{FS} - I_{out} \quad (۵-۲)$$

با جایگذاری رابطه ۲-۵ در رابطه ۲-۴ خواهیم داشت:

$$V_{out} = 2I_{out}R_4 - I_{FS}R_4 \quad (۶-۲)$$



شکل ۲-۵. مدار خروجی bipolar با استفاده از DAC0800

۲-۲ تجهیزات مورد نیاز

۱. ماژول TC-50
۲. مولتی متر دیجیتال (DMM)

۱-۲ آزمایش ها

۱-۱-۲ خروجی ولتاژ unipolar با استفاده از DAC0800

۱. در قسمت مربوط به مبدل دیجیتال به آنالوگ unipolar در ماژول TC-50 اتصال J_1 را برقرار کرده تا خروجی I_{out} (پایه ۴) آی سی DAC0800 به ورودی uA741 (پین ۲) متصل شود.
۲. مقدار گام (step value) را محاسبه کرده و در جدول ۱-۲ ثبت نمایید.
۳. کلیدهای ورودی D_0 تا D_7 را در موقعیت صحیح 0000 0000 قرار دهید. ($0 = GND, 1 = +5V$)
۴. با استفاده از رابطه های ۲-۲ و ۳-۲ مقادیر جریان I_{out} و ولتاژ خروجی V_{out} را محاسبه کرده و در جدول ۱-۲ ثبت نمایید.
۵. اتصال J_1 را قطع نمایید. مقدار I_{out} را با اتصال آمپر متر بین خروجی DAC0800 و ورودی uA741 اندازه گیری کرده و نتیجه را در جدول ۱-۲ ثبت نمایید.
۶. اتصال J_1 را مجدداً وصل نموده و با استفاده از ولت متر ولتاژ خروجی uA741 را در خروجی (O/P) اندازه گیری نمایید. نتایج را در جدول ۱-۲ ثبت نمایید.
۷. مقادیر دیجیتال بیان شده در جدول ۱-۲ را با استفاده از کلیدهای D_0 تا D_7 ایجاد کرده و گام های ۵ و ۶ را به ترتیب تکرار نمایید. نتایج را در جدول ۱-۲ ثبت نمایید.

۲-۱-۲ خروجی ولتاژ bipolar با استفاده از DAC0800

۱. در قسمت مربوط به مبدل دیجیتال به آنالوگ bipolar در ماژول، اتصال J_1 و J_2 را برقرار نمایید.
۲. مقدار گام (step value) را محاسبه کرده و در جدول ۲-۲ ثبت نمایید.
۳. کلیدهای ورودی D_0 تا D_7 را در موقعیت صحیح 0000 0000 قرار دهید. ($0 = GND, 1 = +5V$)
۴. با استفاده از رابطه های ۲-۲ و ۶-۲ مقدار ولتاژ خروجی V_{out} را محاسبه کرده و در جدول ۲-۲ ثبت نمایید.
۵. با استفاده از ولت متر ولتاژ خروجی V_{out} را اندازه گیری نمایید. نتایج را در جدول ۲-۲ ثبت نمایید.
۶. اتصال J_1 را قطع نمایید. مقدار جریان خروجی I_{out} را با استفاده از آمپر متر اندازه گیری کرده و نتیجه را در جدول ۲-۲ ثبت نمایید.
۷. اتصال J_2 را قطع کرده و اتصال J_1 را برقرار نمایید. جریان خروجی $\overline{I_{out}}$ را با استفاده از آمپر متر اندازه گیری کرده و نتایج را در جدول ۲-۲ ثبت نمایید.

۸. مقدار $I_{out} + \overline{I_{out}}$ را محاسبه کرده و در ۲-۲ ثبت نمایید.

۹. مقادیر دیجیتال بیان شده در جدول ۲-۲ را با استفاده از کلیدهای D_0 تا D_7 ایجاد کرده و گام‌های ۵ تا ۸ را به ترتیب تکرار نمایید. نتایج را در جدول ۲-۲ ثبت نمایید.

مقدار گام = ولتاژ بر حسب V و جریان بر حسب mA

خروجی آنالوگ				ورودی دیجیتال							
V_{out}		I_{out}		D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0
محاسبه شده	اندازه‌گیری شده	محاسبه شده	اندازه‌گیری شده								
				0	0	0	0	0	0	0	0
				0	0	0	0	0	0	0	1
				0	0	0	0	0	0	1	0
				0	0	0	0	0	1	0	0
				0	0	0	0	1	0	0	0
				0	0	0	1	0	0	0	0
				0	0	1	0	0	0	0	0
				0	1	0	0	0	0	0	0
				1	0	0	0	0	0	0	0
				1	1	1	1	1	1	1	1

جدول ۲-۱

مقدار گام = ولتاژ بر حسب V و جریان بر حسب mA

خروجی آنالوگ					ورودی دیجیتال							
محاسبه شده	اندازه گیری شده				D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
	V _{out}	V _{out}	I _{out}	$\overline{I_{out}}$								
					0	0	0	0	0	0	0	0
					0	0	0	0	0	0	1	0
					0	0	0	0	1	0	0	0
					0	0	1	0	0	0	0	0
					0	1	1	1	1	1	1	1
					1	0	0	0	0	0	0	0
					1	0	0	0	0	0	1	0
					1	0	0	0	1	0	0	0
					1	0	1	0	0	0	0	0
					1	1	0	0	0	0	0	0
					1	1	1	1	1	1	1	1

جدول ۲-۲

۳. آشنایی با مدولاسیون PWM

اهداف :

۱. پیاده‌سازی یک مدولاتور عرض پالس با استفاده از UA741.

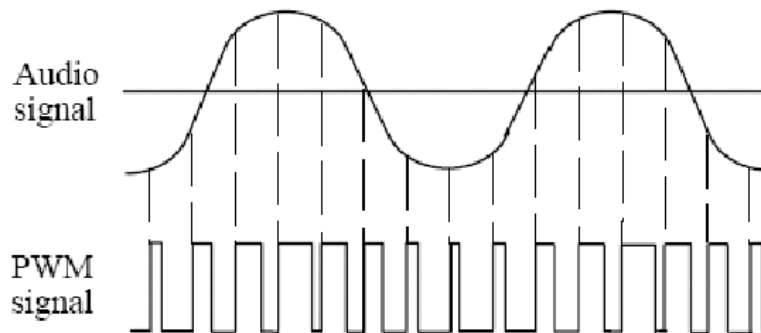
۲. مطالعه مشخصات و مدارهای اساسی LM555.

۳. پیاده‌سازی مدولاتور عرض پالس با استفاده از LM555.

۴. اندازه‌گیری و ارزیابی مدار یک مدولاتور عرض پالس

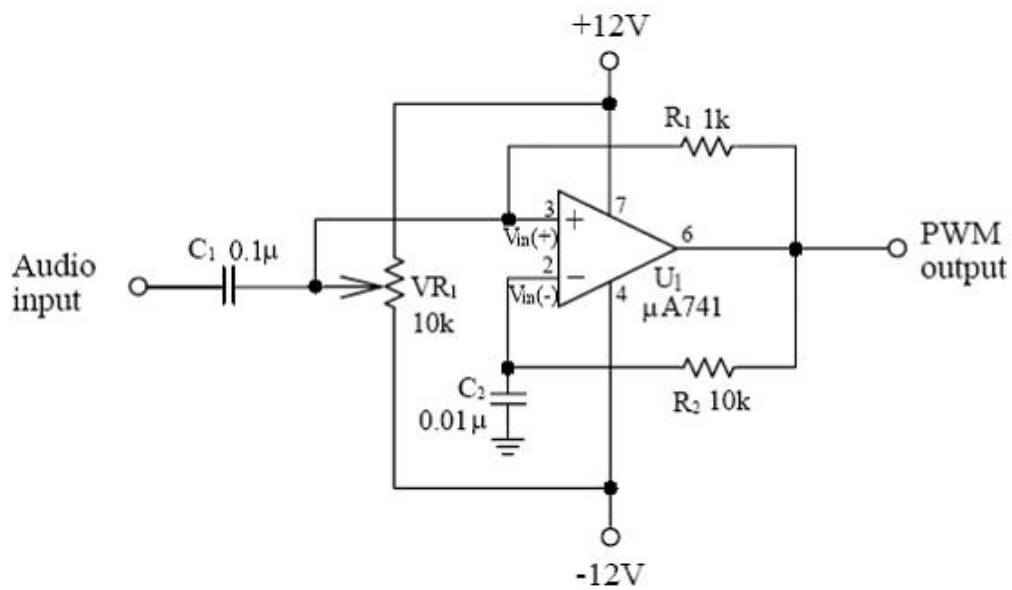
۱-۳ تشریح اصول

مدولاسیون عرض پالس یا PWM (pulse width modulation) یک تکنیک مدولاسیون می‌باشد که یک سیگنال آنالوگ را به منظور انتقال به یک سیگنال دیجیتال تبدیل می‌کند. مدولاسیون PWM یک سیگنال پیام (سیگنالی با دامنه متغیر) را به یک رشته پالس با دامنه و فرکانس ثابت تبدیل می‌کند که عرض این پالس‌ها متناسب با دامنه سیگنال پیام می‌باشد. رابطه بین سیگنال پیام و سیگنال PWM به صورت شکل ۱-۳ می‌باشد.



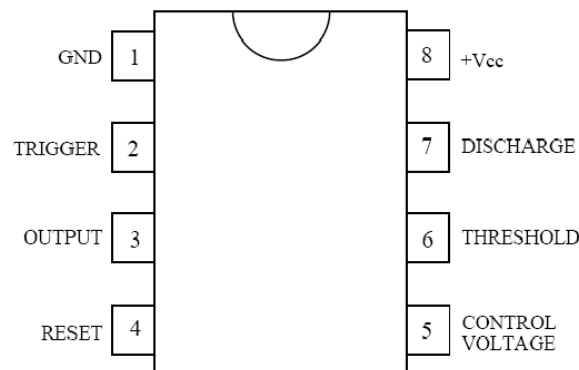
شکل ۱-۳. رابطه بین سیگنال پیام و سیگنال PWM

یک مولد پالس مربعی یا مولتی ویراتور مونااستابل می‌تواند برای تولید سیگنال PWM مورد استفاده قرار گیرد. شکل ۲-۳ یک مولد پالس مربعی را نشان می‌دهد که عرض پالس خروجی توسط مقادیر R_2 ، C_2 و $V_{in}(+)$ تعیین می‌شود. تقویت‌کننده عملیاتی UA741 به عنوان یک مقایسه‌کننده ولتاژ عمل می‌کند. ولتاژ مرجع در ورودی $V_{in}(+)$ (پایه ۳) با مقادیر مقاومت R_1 و VR_1 تعیین می‌شود. ترکیب R_2 و C_2 مسیر شارژ و دشارژ را فراهم می‌کند. زمانی که سیگنال پیام در ورودی وجود ندارد، ولتاژ مرجع dc در ورودی $V_{in}(+)$ با تغییر مقدار VR_1 تغییر می‌کند. اگر سطح ولتاژ dc در ورودی $V_{in}(+)$ ثابت شده باشد و سیگنال پیام به ورودی اعمال گردد، سیگنال پیام به سطح ولتاژ dc اضافه شده و ولتاژ مرجع با تغییر دامنه سیگنال پیام تغییر خواهد کرد. سیگنال PWM حاصل در خروجی مقایسه‌کننده ظاهر خواهد شد.



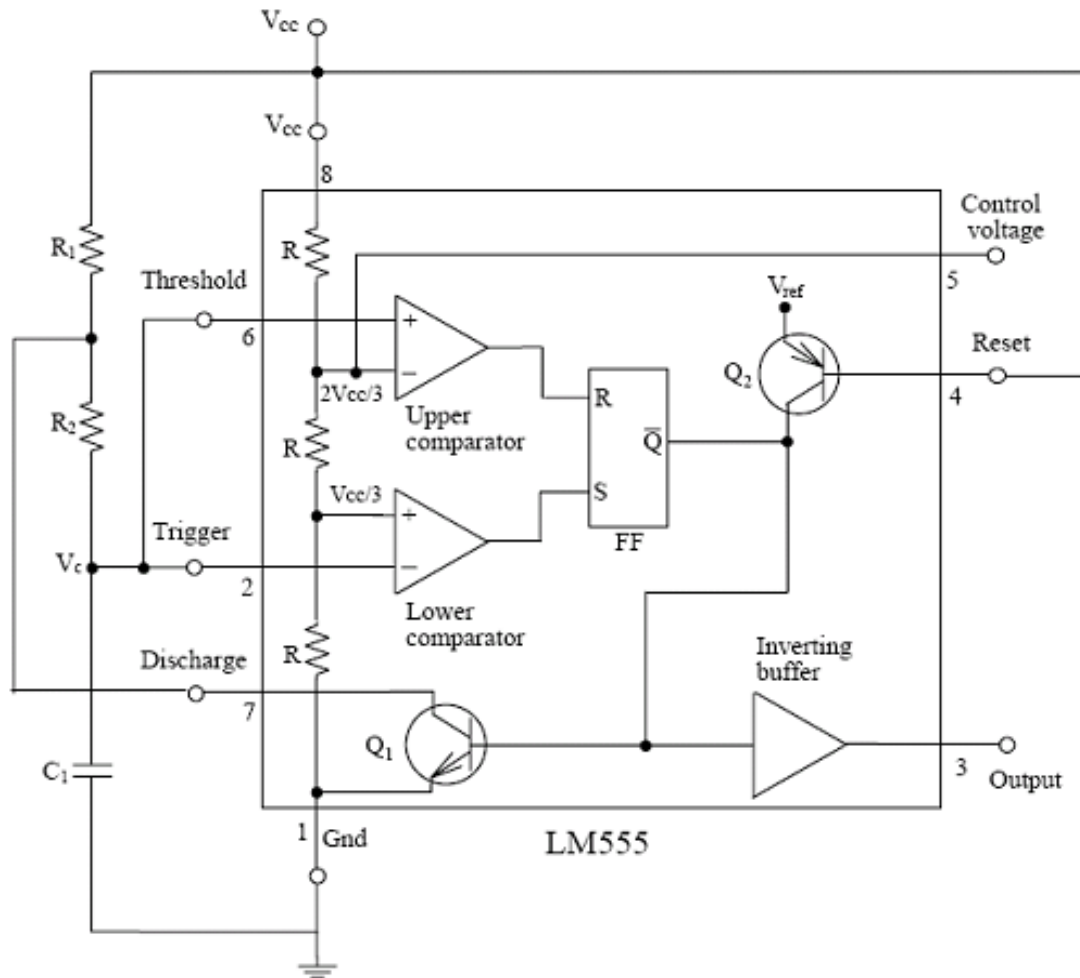
شکل ۳-۲. مدولاتور عرض پالس با استفاده از $\mu A741$

نقشه پایه های آی سی LM555 و مدار معادل تایمر LM555 به ترتیب در شکل های ۳-۳ و ۳-۴ نشان داده شده است. مدار داخلی LM555 شامل ۵ بخش اصلی می باشد: ۱. مقایسه کننده پایینی یا مقایسه کننده تریگر ۲. مقایسه کننده بالایی یا مقایسه کننده بحرانی ۳. فلیپ فلاپ ۴. ترانزیستور دشارژ و ۵. درایور خروجی.



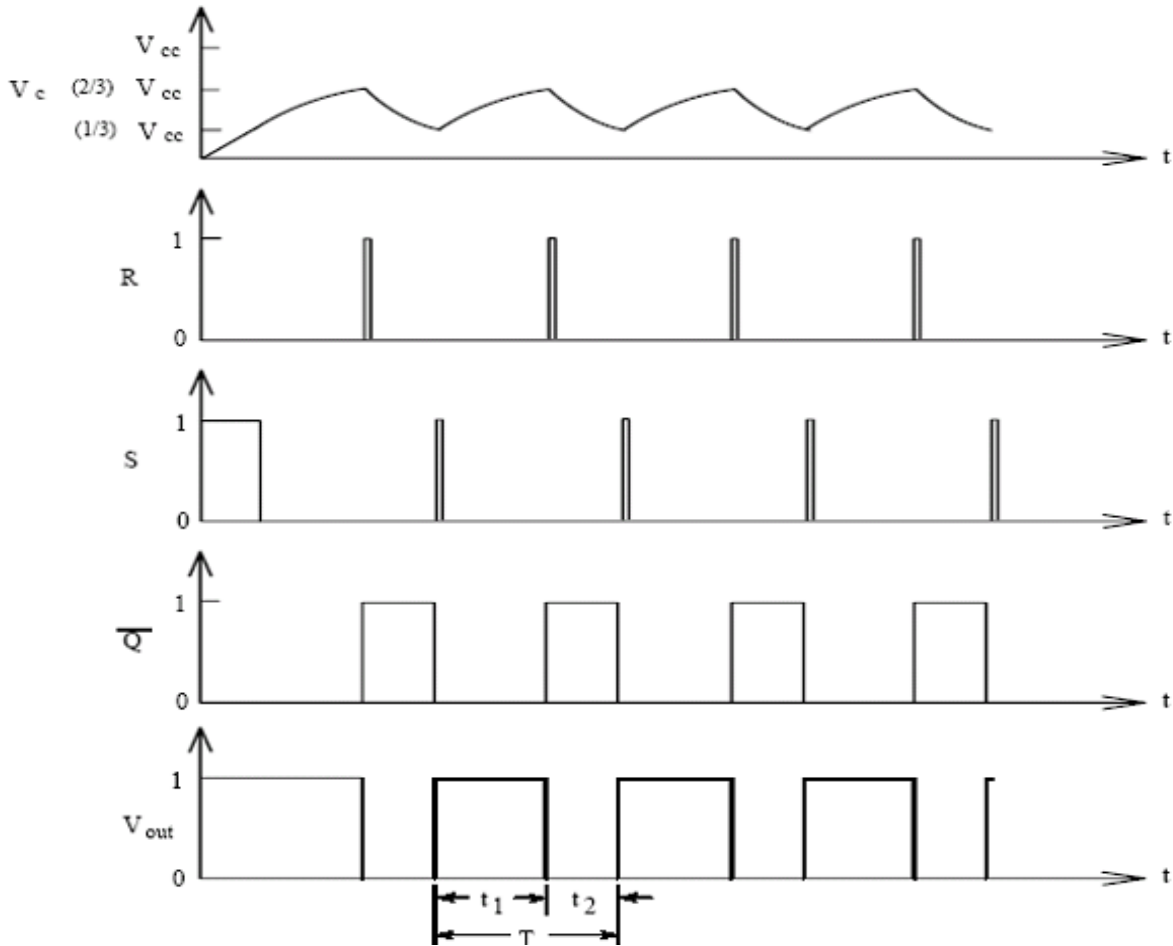
شکل ۳-۳. نقشه پایه های آی سی LM555

اگر هیچ سیگنالی به ورودی ولتاژ کنترل (پایه ۵) اعمال نشود، ولتاژهای مرجع مقایسه کننده های بالایی و پایینی داخل آی سی به ترتیب برابر $V_{cc}/3$ و $2V_{cc}/3$ خواهد بود. این ولتاژهای مرجع می توانند به صورت خارجی به پایه ولتاژ کنترل اعمال شوند. در عمل چنانچه ولتاژ مرجع به صورت خارجی انتخاب نشود، پایه کنترل ولتاژ بایستی از طریق یک خازن $10nF$ به زمین متصل شود.



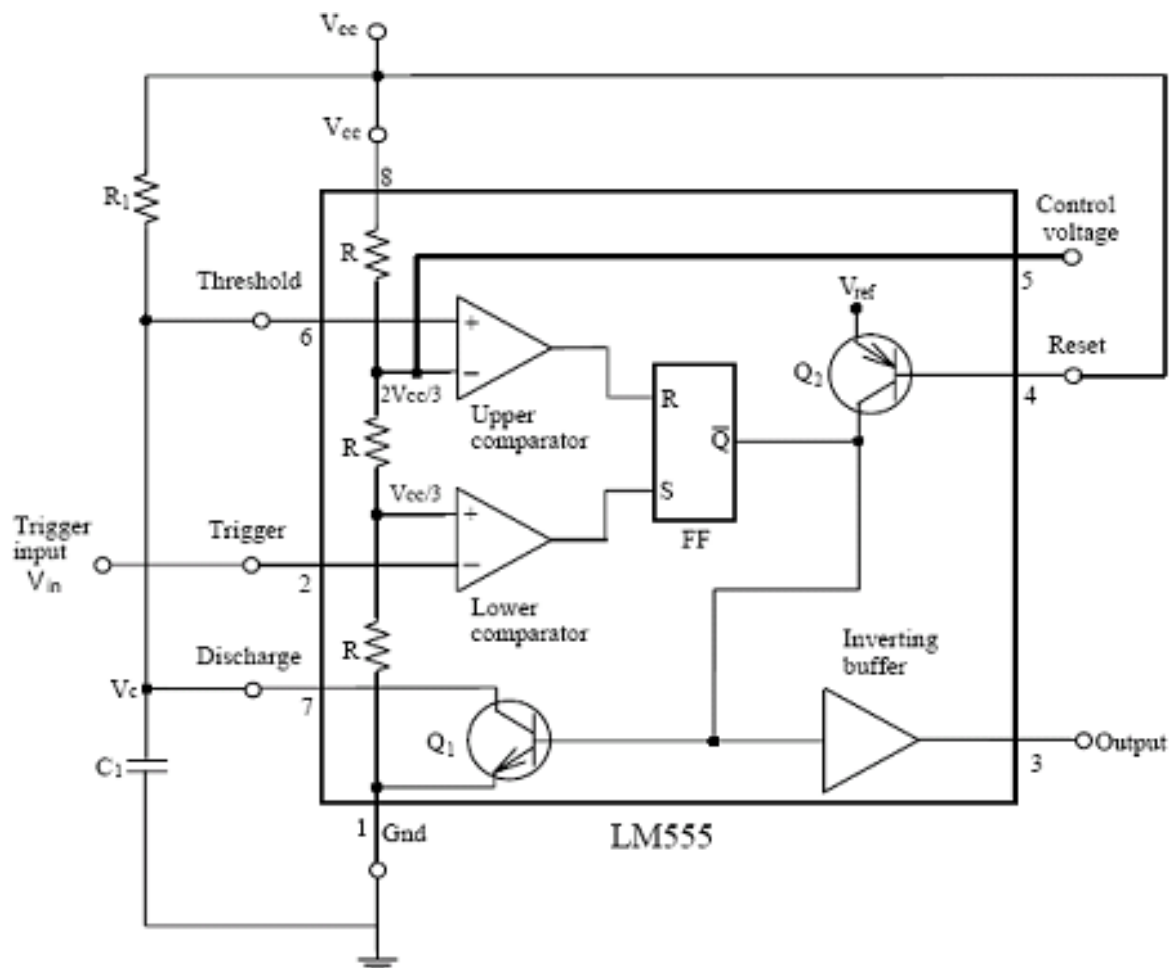
شکل ۳-۴. مولتی ویراتور آستانبل LM555

یک مولتی‌ویبراتور آستابل با تایمر LM555 در شکل ۳-۴ نشان داده شده است. شکل موج خروجی یک پالس مربعی است و فرکانس آن توسط مقادیر R_1 ، R_2 و C_1 تعیین می‌شود. با توجه به فرمول ثابت زمانی، زمان شارژ t_1 برابر با $0.693 \times (R_1 + R_2) \times C_1$ ، زمان دشارژ t_2 برابر $0.693 \times R_2 \times C_2$ و دوره تناوب $T = t_1 + t_2$ برابر است با $0.693 \times (R_1 + 2 \times R_2) \times C_1$. شکل موج نقاط تست اصلی در شکل ۳-۵ نشان داده شده است.



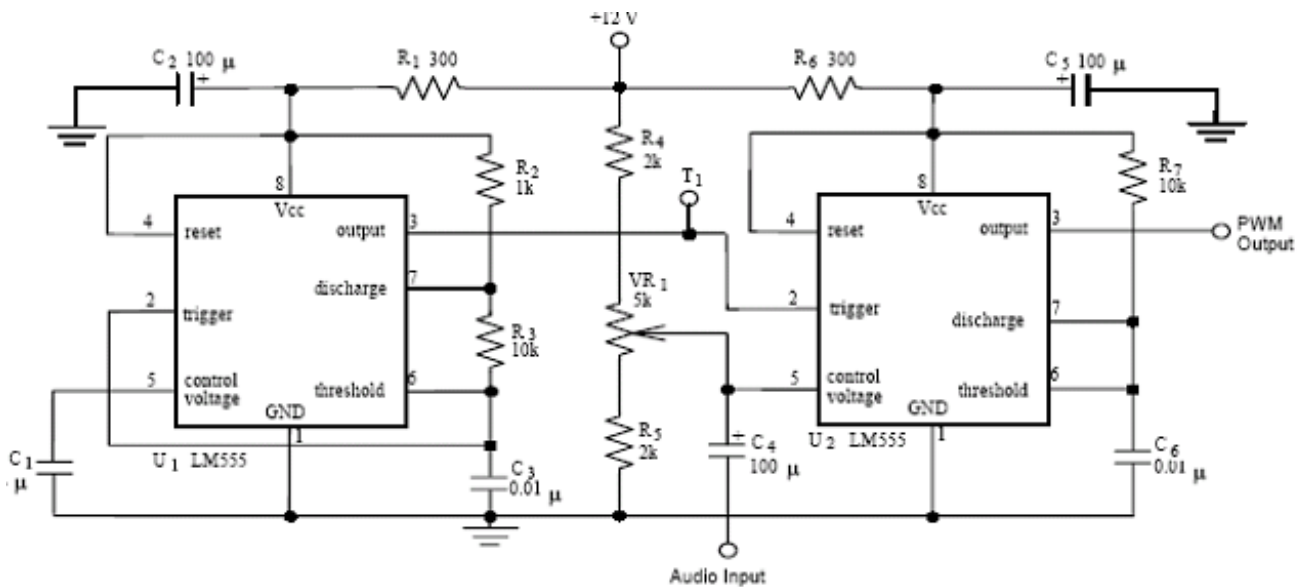
شکل ۳-۵. شکل موج‌های مولتی‌ویبراتور آستابل LM555

شکل ۳-۶ مدار یک مولتی‌ویبراتور مونواستابل را نشان می‌دهد که توسط LM555 پیاده‌سازی شده است. زمانی که سطح ولتاژ تریگر از مقدار یک (+12V) به مقدار صفر (0V) تغییر می‌کند، یک پالس در ترمینال خروجی ظاهر می‌شود و عرض پالس آن (T) توسط رابطه $R_1 \times C_1$ و یا رابطه دقیق‌تر $1.1 \times R_1 \times C_1$ تعیین می‌شود. چنانچه سیگنال پیام به پایه ولتاژ کنترل متصل شود، در پایه خروجی سیگنال PWM وجود خواهد داشت.



شکل ۳-۶. مولتی‌ویبراتور مونواستابل LM555

شکل ۳-۷ یک مدولاتور را نشان می‌دهد که از دو تایمر LM555 ساخته شده است. در این مدار U1 و U2 به ترتیب به عنوان مولتی‌ویبراتور آستانبل و مونواستابل عمل می‌کنند. با ترکیب این دو بخش، مدولاتور عرض پالس تکمیل می‌شود. کلاک تریگر مولتی‌ویبراتور مونواستابل (U2) از خروجی (پایه ۳) مولتی‌ویبراتور آستانبل تأمین می‌شود. سیگنال پیام به ورودی ولتاژ کنترل U2 (پایه ۵) متصل شده و سیگنال PWM در خروجی (پایه ۳) تولید می‌گردد.



شکل ۳-۷. مدولاتور عرض پالس

۲-۳ تجهیزات مورد نیاز

۱. مازول TC-90
۲. مولتی متر دیجیتالی (DMM)
۳. اسیلوسکوپ

۳-۳ آزمایش ها

۱-۳-۳ مدولاتور PWM با استفاده از UA741

۱. در قسمت مربوط به مدولاتور PWM با استفاده از UA741 در مازول TC-90، مقدار ولوم VR₁ را به گونه‌ای تنظیم کنید که تا ولتاژ 0V در ورودی V_{in}(+) ظاهر گردد. سپس اتصال J₁ را برقرار نمایید.
۲. یک سیگنال سینوسی 500Hz، 4V_{p-p} به ورودی سیگنال پیام اعمال نمایید.
۳. با استفاده از اسیلوسکوپ سیگنال پیام ورودی و سیگنال خروجی (پایه ۶) را مشاهده کرده و نتایج را در جدول ۱-۳ ثبت نمایید.
۴. سیگنال پیام و اتصال J₁ را قطع کرده و با تغییر ولوم VR₁ مقدار ولتاژ در پایه V_{in}(+) را بر روی 6V تنظیم نمایید.

۵. اتصال J_1 را برقرار نموده و سیگنال پیام ورودی را نیز وصل نمایید.
۶. با استفاده از اسیلوسکوپ سیگنال پیام ورودی و سیگنال خروجی (پایه ۶) را مشاهده کرده و نتایج را در جدول ۱-۳ ثبت نمایید.
۷. سیگنال پیام و اتصال J_1 را قطع کرده و با تغییر ولوم VR_1 مقدار ولتاژ در پایه $V_{in}(+)$ را بر روی $6V$ - تنظیم نمایید.
۸. اتصال J_1 را برقرار نموده و سیگنال پیام ورودی را نیز وصل نمایید.
۹. با استفاده از اسیلوسکوپ سیگنال پیام ورودی و سیگنال خروجی (پایه ۶) را مشاهده کرده و نتایج را در جدول ۱-۳ ثبت نمایید.
۱۰. سیگنال پیام و اتصال J_1 را قطع کنید. با تغییر ولوم VR_1 مقدار ولتاژ در پایه $V_{in}(+)$ را بر روی $0V$ تنظیم کرده و سپس اتصال J_1 را برقرار نمایید.
۱۱. دامنه سیگنال پیام را به $10V_{p-p}$ تغییر دهید. گام‌های ۵ تا ۱۱ را تکرار کرده و نتایج را در جدول ۱-۳ ثبت نمایید.

۲-۳-۳ مدولاتور PWM با استفاده از LM555

۱. در قسمت مربوط به مدولاتور PWM با استفاده از LM555 در ماژول، یک سیگنال مربعی $5V_{p-p}$ ، $1kHz$ به ورودی سیگنال پیام اعمال نمایید.
۲. با استفاده از اسیلوسکوپ، شکل موج موجود در تست پوینت (T1) و شکل موج خروجی را مشاهده کرده و با تغییر ولوم VR_1 یک شکل موج مستطیلی (با duty cycle غیر مساوی با 50%) در T1 ایجاد نمایید.
۳. کاپلینگ اسیلوسکوپ را در موقعیت DC قرار دهید. شکل موج خروجی را مشاهده کرده و در جدول ۳-۳ ثبت نمایید.
۴. شکل موج ورودی را به مثلی تغییر داده و گام ۳ را تکرار نمایید.
۵. شکل موج ورودی را به سینوسی تغییر داده و گام ۳ را تکرار نمایید.
۶. دامنه سیگنال پیام را به $3V_{p-p}$ تغییر دهید. گام‌های ۳ تا ۵ را تکرار کرده و نتایج را در جدول ۳-۴ ثبت نمایید.

$$(V_m = 6V_{p-p}, f_m = 500Hz)$$

شکل موج خروجی	شکل موج ورودی	بایاس dc در Vin(+)
		0V
		6V
		-6V

جدول ۱-۳

($V_m = 10V_{p-p}$, $f_m = 500Hz$)

شکل موج خروجی	شکل موج ورودی	بایاس dc در Vin(+)
		0V
		6V
		-6V

جدول ۲-۳

$(V_m = 5V_{p-p}, f_m = 1kHz)$

شکل موج خروجی	شکل موج ورودی	سیگنال ورودی
		موج مربعی
		موج مثلثی
		موج سینوسی

جدول ۳-۳

$(V_m = 3V_{p-p}, f_m = 1kHz)$

شکل موج خروجی	شکل موج ورودی	سیگنال ورودی
		موج مربعی
		موج مثلثی
		موج سینوسی

جدول ۴-۳

۴. آشنایی با دمدولاتور عرض پالس

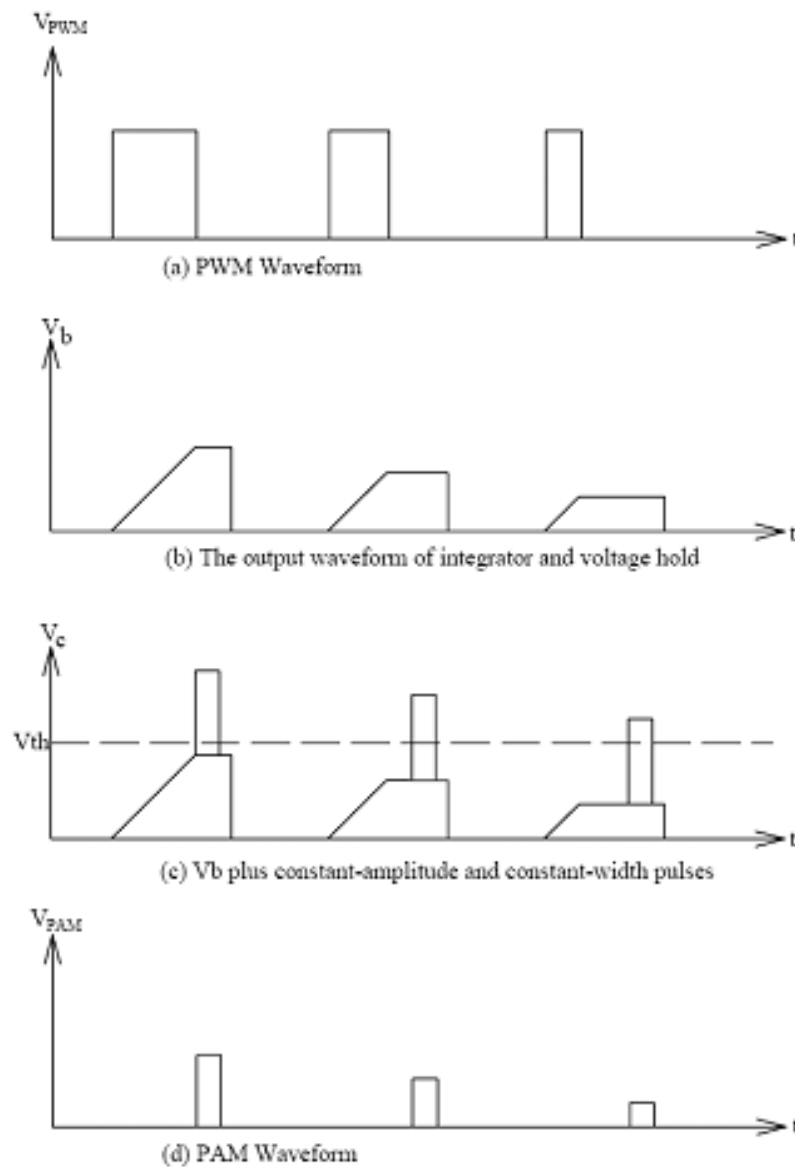
اهداف :

۱. آشنایی با عملکرد دمدولاتور عرض پالس
۲. پیاده سازی دمدولاتور عرض پالس با استفاده از آشکارساز حاصل ضربی

۱-۴ تشریح اصول

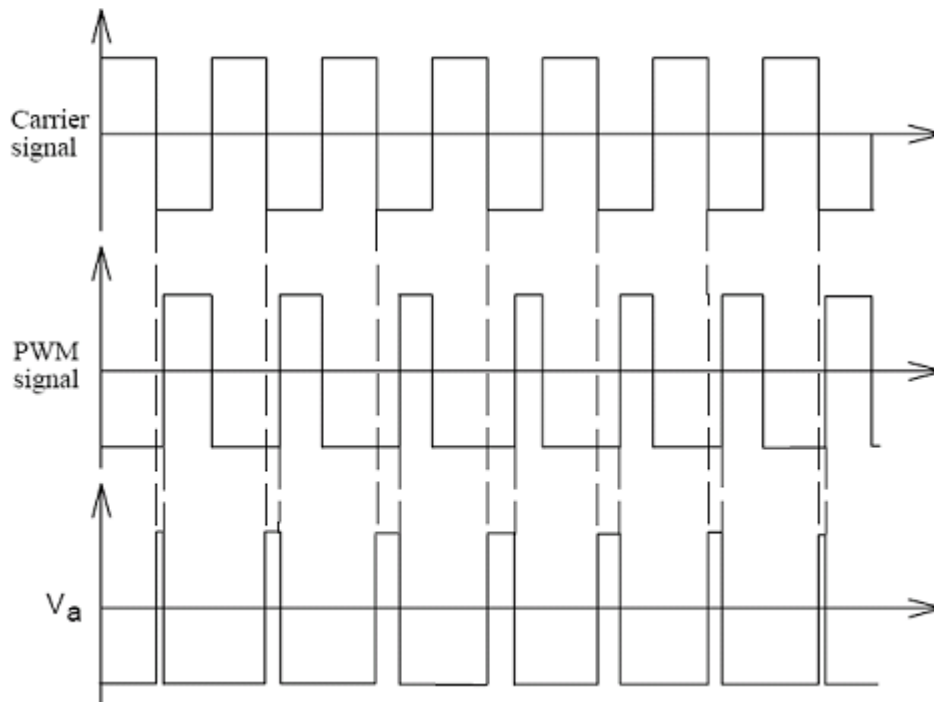
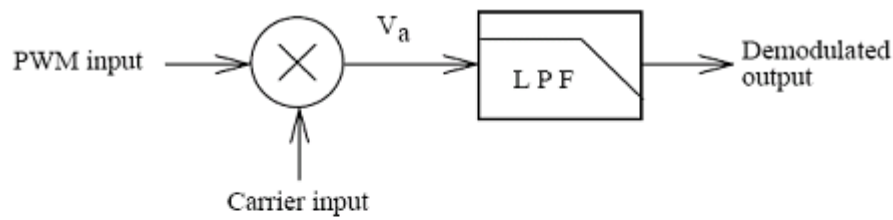
مدولاسیون عرض پالس در درس قبلی به طور کامل مورد بررسی قرار گرفت. مولد پالس مربعی و مدارهای مولتی وایبراتور مونواستابل برای تولید سیگنال PWM مورد استفاده قرار می گیرند. برای بازیابی سیگنال پیام از سیگنال PWM یک دیکدر یا دمدولاتور در مدار گیرنده مورد نیاز می باشد.

دو تکنیک برای دمدولاسیون عرض پالس وجود دارد. یک روش به این گونه است که سیگنال PWM ابتدا باید به سیگنال مدولاسیون دامنه پالس (pulse amplitude modulation) یا PAM تبدیل شده و سپس از یک فیلتر پایین گذر عبور داده شود. فرض کنید سیگنال PWM نشان داده شده در شکل ۴-۱ الف به ورودی مدار انتگرال گیر و hold اعمال شود. زمانی که لبه مثبت پالس ظاهر می شود، انتگرال گیر یک خروجی ramp ایجاد می کند که دامنه آن متناسب با عرض پالس می باشد. بعد از لبه منفی، همانطور که در شکل ۴-۱ ب مدار hold مقدار پیک ولتاژ ramp را برای یک دوره زمانی مشخص نگاه داشته و سپس ولتاژ خروجی را صفر می کند. همانطور که در شکل ۴-۱ پ نشان داده شده است، شکل موج V_c برابر با مجموع V_b و رشته پالس های دامنه-ثابت و عرض-ثابت می باشد. سپس این سیگنال به ورودی یک مدار برش اعمال می شود. این مدار بخشی از سیگنال را که کمتر از ولتاژ آستانه (V_{th}) می باشد بریده و باقی مانده سیگنال را به خروجی ارسال می کند. مطابق با شکل ۴-۱ ت خروجی مدار برش یک سیگنال PAM می باشد که دامنه آن متناسب با عرض سیگنال PWM می باشد. در پایان سیگنال PAM از یک فیلتر پایین گذر عبور داده شده و سیگنال پیام بدست می آید.



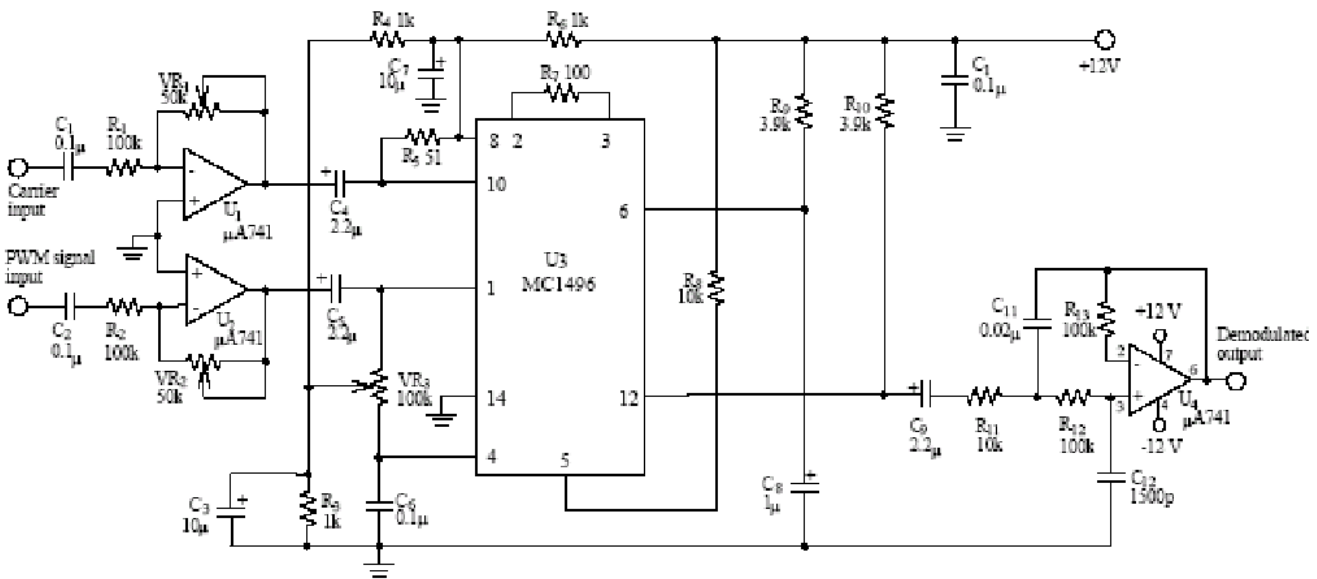
شکل ۴-۱. مدار تبدیل PAM به PWM

تکنیک دیگر برای دمدوله کردن سیگنال PWM در شکل ۴-۲ نشان داده شده است. این مدار شامل یک آشکارساز حاصل ضربی و یک فیلتر پایین گذر می باشد. سیگنال های PWM و کریپر به ورودی های آشکارساز حاصل ضربی اعمال شده و سپس یک رشته پالس که عرض آن ها نسبت عکس با عرض پالس های PWM دارند در خروجی ظاهر می شود. زمانی که سیگنال V_a از یک فیلتر پایین گذر عبور داده می شود، سیگنال خروجی دمدوله شده بدست می آید.



شکل ۴-۲. دمدولاسیون PWM توسط آشکارساز حاصل ضربی

مدار دمدولاتور PWM با استفاده از آشکارساز حاصل ضربی پیاده شده توسط MC1496 در شکل ۴-۳ نشان داده شده است. این مدار مشابه با آشکارسازهای AM، SSB و DSB-SC می باشد که در درس های قبل معرفی شدند. تقویت کننده های U_1 و U_2 دامنه سیگنال های کریبر و PWM ورودی را در بازه 300mV_{pp} تا 1400mV_{pp} کنترل می کنند تا آشکارساز در ناحیه خطی خود کار کند. مقاومت R_7 که بین پایه های ۲ و ۳ متصل شده است، بهره ولتاژ MC1496 را تعیین می کند. خازن کوپلاژ C_1 ، C_2 ، C_4 ، C_5 و C_9 برای حذف سیگنال dc و عبور سیگنال ac مورد استفاده قرار گرفته اند. ولوم های VR_1 و VR_2 به ترتیب برای کنترل بهره های U_1 و U_2 می باشند. آپ امپ U_4 به عنوان فیلتر پایین گذر مرتبه دوم عمل می کند.



شکل ۴-۳. دمدولاتور PWM

۲-۴ تجهیزات مورد نیاز

۱. ماژول TC-90
۲. مولتی متر دیجیتال (DMM)
۳. اسیلوسکوپ

۳-۴ آزمایش ها

۱-۳-۴ دمدولاتور PWM

۱. مدار دمدولاتور PWM موجود در آزمایش قبل را بسته و یک سیگنال سینوسی $3V_{p-p}$ ، $700Hz$ به ورودی پیام اعمال نمایید.
۲. تست پوینت T_1 در مدار دمدولاتور PWM را به ورودی کریبر (I/P1) مدار دمدولاتور PWM وصل نمایید.
۳. خروجی مدوله شده PWM از مدار دمدولاتور PWM را به ورودی PWM (I/P2) از مدار دمدولاتور PWM متصل نمایید.
۴. ولوم VR_1 را تغییر داده تا یک سیگنال خروجی با حداقل اعوجاج در خروجی $uA741$ تقویت کننده U_1 داشته باشید.
۵. ولومهای VR_2 و VR_3 را با دقت تغییر داده تا سیگنال دمدوله شده مناسب را در خروجی داشته باشید.
۶. با استفاده از اسیلوسکوپ سیگنالهای ورودی PWM، سیگنال کریبر، سیگنال خروجی U_1 ، سیگنال خروجی U_2 ، سیگنال خروجی $MC1496$ (پایه ۱۲) و سیگنال دمدوله شده را مشاهده کرده و نتیجه را در جدول ۴-۱ ثبت نمایید.
۷. تمام شرایط را حفظ کرده فقط فرکانس ورودی را به $500Hz$ تغییر دهید.

۸. گامهای ۴ تا ۶ را تکرار نمایید و نتایج را در جدول ۴-۲ ثبت نمایید.

($V_m=3V_{p-p}$, $f_m=700Hz$)

شکل موج خروجی	تست پوینت
	ترمینال ورودی کریبر
	ترمینال ورودی PWM
	ترمینال خروجی U_1

جدول ۴-۱

($V_m=3V_{p-p}$, $f_m=500Hz$)

شکل موج خروجی	تست پوینت
	ترمینال خروجی U_2
	ترمینال خروجی MC1496 (پایه ۱۲)

	سیگنال PWM دمدموله شده خروجی
--	---------------------------------

جدول ۲-۴

۵. آشنایی با کلید زنی شیفت فرکانس FSK

اهداف :

۱. آشنایی با اصول مدولاسیون کلیدزنی شیفت فرکانس (frequency-shift keying) یا FSK.

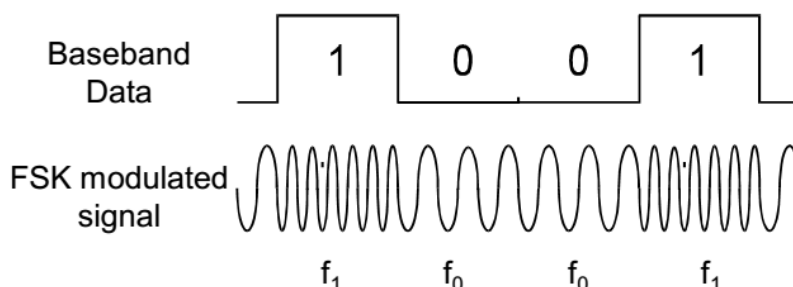
۲. اندازه گیری سیگنال های FSK.

۳. پیاده سازی مدولاتور FSK با استفاده از LM566.

۱-۵ تشریح اصول

در انتقال دیجیتال، تکرارکننده ها (repeater) سیگنال های دیجیتال را باز تولید کرده و قدرت آن ها را در برابر نویز بهبود می بخشند. سیگنال های دیجیتال به علت اجزای فرکانس بالا معمولاً هنگام انتقال در مسافت های زیاد به آسانی تضعیف می شوند. برای رفع این عیب یک مدولاسیون ویژه مورد نیاز است. مدولاسیون FSK یک نوع مدولاسیون FM است که در آن سیگنال مدوله کننده (سیگنال دیجیتال) خروجی را بین دو فرکانس مشخص، که معمولاً فرکانس های mark و space نامیده می شوند، جابجا می کند. ارتباط بین سیگنال دیجیتال و FSK در شکل ۱-۱۳ نشان داده شده است. فرکانس f_1 معادل ورودی دیجیتال high و فرکانس f_2 معادل ورودی دیجیتال low می باشد.

تکنیک FSK به طور وسیعی برای انتقال اطلاعات تله تایپ مورد استفاده قرار می گیرد. برای تله تایپ رادیویی فرکانس 2124Hz معادل mark یا یک و فرکانس 2975Hz معادل space یا صفر می باشد.



شکل ۱-۵. ارتباط بین سیگنال دیجیتال و FSK

مدولاتور FSK برای تبدیل سیگنال دیجیتال (موج مربعی) به یک سیگنال آنالوگ که دو فرکانس مختلف متناسب با سطوح ورودی دارد، مورد استفاده قرار می گیرد. در این آزمایش ما از فرکانس های 1070Hz و 1270Hz به ترتیب به عنوان space و mark استفاده می کنیم. اسیلاتور کنترل شده با ولتاژ (VCO) به آسانی می تواند این دو فرکانس را تولید نماید. مدار عملی یک مدولاتور FSK با استفاده از اسیلاتور کنترل شده با ولتاژ LM566 در شکل ۲-۵ نشان داده شده است. در این مدار فرکانس نوسان LM566 به صورت زیر بدست می آید:

$$f_0 = \frac{2}{R_{10}C_5} \left(\frac{V_{cc} - V_{in}}{V_{cc}} \right)$$

که V_{cc} ولتاژ تغذیه اعمال شده به پایه ۸ آی سی LM566 و V_{in} ولتاژ کنترل VCO می باشد که به پایه ۵ اعمال شده است.

اگر V_{cc} ثابت باشد، مقادیر مناسب R_{10} ، C_5 و V_{in} تعیین کننده فرکانس خروجی 1072Hz و 1272Hz در خروجی LM566 می باشند. در عمل محدودیت های استفاده از اسپلاتور کنترل شده با ولتاژ LM566 به صورت زیر می باشد:

$$2 \text{ k}\Omega \leq R_{10} \leq 20 \text{ k}\Omega$$

$$0.75 \leq V_{in} \leq V_{cc}$$

$$f_0 \leq 500 \text{ kHz}$$

$$10 \text{ V} \leq V_{cc} \leq 24 \text{ V}$$

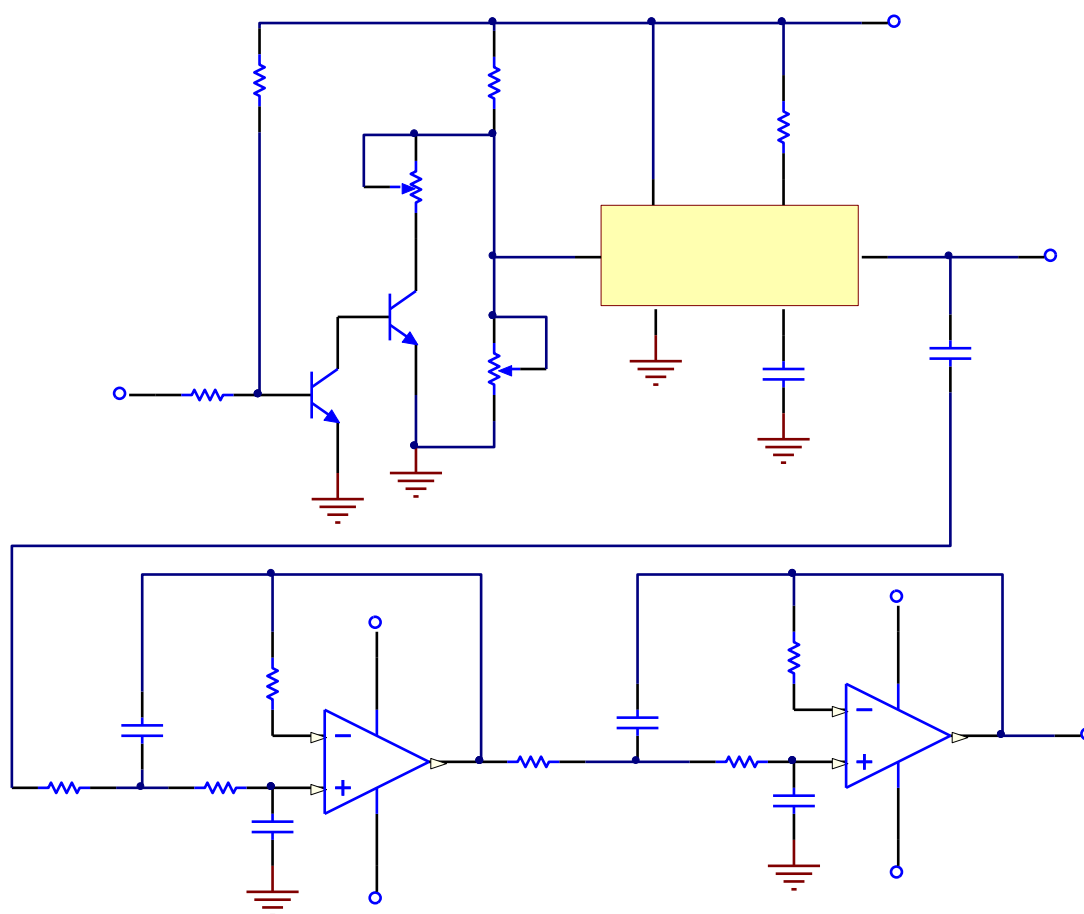
برای تولید فرکانس های 1070Hz و 1270Hz دقیق، سطوح ورودی دیجیتال مانند سطح TTL صفر و ۵ ولت باید قبل از اعمال به ورودی VCO به سطوح ولتاژ مناسب تبدیل شوند. این هدف توسط level shifter های Q_1 و Q_2 محقق می شود. ترانزیستور Q_1 به صورت یک گیت NOT عمل می کند. به عبارت دیگر، زمانی که ورودی Q_1 یک (5V) می شود، Q_1 هدایت کرده و خروجی آن low می شود (در حدود 0.2V) و باعث می شود تا ترانزیستور Q_2 خاموش گردد. زمانی که ورودی Q_1 صفر می شود، Q_1 خاموش شده و خروجی آن high (5V) می شود و بنابراین Q_2 هدایت می کند. زمانی که Q_2 خاموش است، ولتاژ ورودی VCO به صورت زیر است

$$V_1 = \frac{VR_2}{VR_2 + R_6} V_{cc}$$

و فرکانس خروجی VCO برابر f_1 می باشد. زمانی که Q_2 هدایت می کند ولتاژ ورودی VCO به صورت زیر است

$$V_2 = \frac{VR_1 || VR_2}{(VR_1 || VR_2) + R_6} V_{cc}$$

و فرکانس خروجی f_2 می باشد. بنابراین فرکانس های $f_1=1270\text{Hz}$ و $f_2=1070\text{Hz}$ با تنظیم دقیق ولوم های VR_1 و VR_2 بدست می آید. قطعات U_2 و U_3 فیلترهای پایین گذر مرتبه دوم می باشند. فیلتر پایین گذر مرتبه چهارم که از سری کردن این فیلترها به دست آمده است، برای حذف اجزای فرکانس بالای خروجی LM566 مورد استفاده قرار گرفته است. خروجی نهایی سیگنال مدوله شده FSK می باشد.



شکل ۲-۵. مدار مدولاتور FSK

۲-۵ تجهیزات مورد نیاز

۱. ماژول TC-95
۲. مولتی متر دیجیتال (DMM)
۳. اسیلوسکوپ

۳-۵ آزمایش

۱-۳-۵ مدولاتور FSK

۱. ولتاژ 5Vdc را به ورودی سیگنال دیجیتال (I/P) وصل نمایید. با استفاده از اسیلوسکوپ فرکانس خروجی LM566 (پایه ۳) را مشاهده نمایید و با تنظیم ولوم VR_2 فرکانس 1070Hz را بدست آورید و سپس نتایج را در جدول ۱-۵ ثبت نمایید.
۲. با استفاده از اسیلوسکوپ سیگنال خروجی FSK را مشاهده کرده و نتایج را در جدول ۱-۵ ثبت نمایید.

۳. ورودی سیگنال دیجیتال (I/P) را به زمین (0V) وصل نمایید. با استفاده از اسیلوسکوپ فرکانس خروجی LM566 (پایه ۳) را مشاهده نمایید و با تنظیم ولوم VR₁ فرکانس 1270Hz را بدست آورید و سپس نتایج را در جدول ۱-۵ ثبت نمایید.

۴. با استفاده از اسیلوسکوپ سیگنال خروجی FSK را مشاهده کرده و نتایج را در جدول ۱-۵ ثبت نمایید.

۵. خروجی سیگنال ژنراتور را در سطح TTL و فرکانس 200Hz تنظیم کرده و آن را به ورودی سیگنال دیجیتال (I/P) متصل نمایید. با استفاده از اسیلوسکوپ سیگنال های ورودی، خروجی LM566 (پایه ۳) و خروجی FSK را مشاهده کرده و نتایج را در جدول ۲-۵ ثبت نمایید.

۶. فرکانس خروجی سیگنال ژنراتور را به 5kHz تغییر داده و گام ۵ را تکرار نمایید.

سیگنال ورودی	شکل موج خروجی FSK	شکل موج خروجی LM566 (پایه ۳)
0V		
5V		

جدول ۱-۵

فرکانس ورودی	5kHz	200Hz
شکل موج ورودی		
شکل موج خروجی LM566 (پایه ۳)		

		شکل موج خروجی FSK
--	--	-------------------

جدول ۲-۵

۶. آشنایی با دمدولاتور FSK

اهداف :

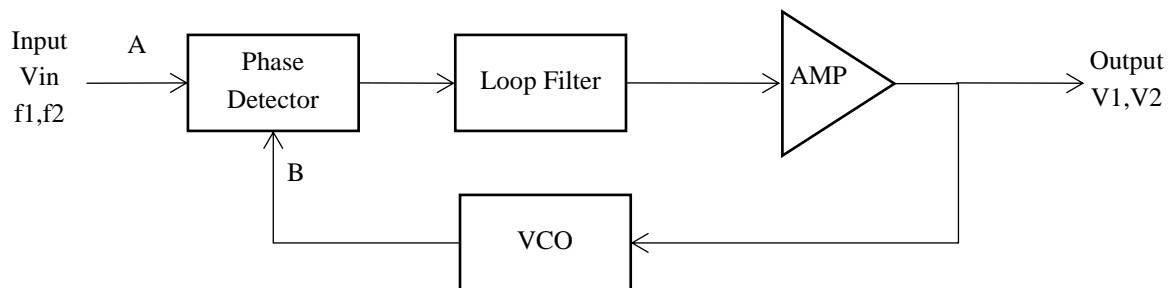
۱. پیاده‌سازی آشکارساز FSK با استفاده از حلقه قفل فاز (Phase Locked Loop)

۲. نحوه طراحی مقایسه‌کننده ولتاژ با استفاده از op amp.

۱-۶ تشریح اصول

همانطور که در آزمایش قبل گفته شد، سیگنال دیجیتال به منظور انتقال به مسافت‌های دور توسط مدولاتور FSK به سیگنال FSK تبدیل می‌شود. در گیرنده، یک دمدولاتور FSK لازم است تا سیگنال دیجیتال اصلی را از روی سیگنال FSK دریافتی بازیابی نماید. یک حلقه قفل فاز (Phase Locked Loop) یا PLL انتخاب مناسبی برای این کار می‌باشد. یک PLL در حقیقت یک سیستم کنترلی است که فرکانس و فاز سیگنال ورودی را دنبال می‌کند. اخیراً، PLL به طور فراوانی در سیستم‌های ارتباطی آنالوگ مانند دمدولاتور AM، دمدولاتور FM و ... مورد استفاده قرار می‌گیرد. به طور مشابه، بسیاری از PLLهای دیجیتال به منظور دنبال کردن سیگنال کریپر یا سیگنال سنکرون‌کننده بیت در سیستم‌های ارتباطی دیجیتال توسعه یافته‌اند.

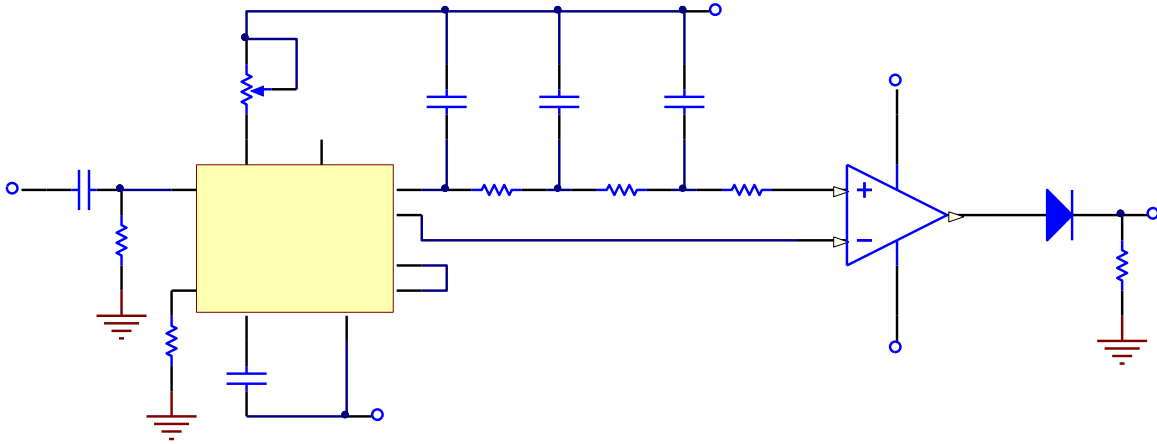
اساساً PLL شامل ۳ بخش مهم می‌باشد: آشکارساز فاز (PD)، فیلتر حلقه (LF) و اسیلاتور کنترل شده با ولتاژ (VCO). شکل ۶-۱ بلوک دیاگرام PLL را نشان می‌دهد.



شکل ۶-۱. بلوک دیاگرام PLL

بلوک دیاگرام شکل ۶-۱ را در نظر بگیرید. اگر فرکانس V_{in} تغییر کند، یک تغییر فاز بین A و B خواهیم داشت و در نتیجه سطح dc در خروجی تغییر خواهد کرد. این جابجایی فرکانس VCO را تغییر می‌دهد تا حلقه قفل نگاه داشته شود. اگر PLL به عنوان یک دمدولاتور FSK مورد استفاده قرار گیرد و سیگنال FSK به ورودی آن اعمال شود، ولتاژهای خروجی V_1 و V_2 به ترتیب با فرکانس‌های ورودی f_1 و f_2 متناظر خواهد بود. بنابراین تغییر فرکانس در ورودی به تغییر سطح dc در خروجی تبدیل خواهد شد.

زمانی که خروجی PLL به ورودی یک مقایسه کننده ولتاژ با ولتاژ مرجع بین V_1 و V_2 وصل شود، سیگنال خروجی مقایسه کننده سیگنال دیجیتال یا سیگنال دمدوله شده FSK می باشد.



شکل ۶-۲. دمدولاتور FSK

در این آزمایش برای پیاده سازی دمدولاتور FSK از LM565 PLL که در شکل ۶-۲ نشان داده شده است، استفاده شده است. آی سی LM565 PLL شامل آشکارساز فاز، VCO و تقویت کننده است که در فرکانس های زیر 500kHz کار می کند. آشکارساز فاز به عنوان مدولاتور متعادل دابل عمل می کند و VCO یک مدار انتگرالگیر اشمیت می باشد. تغذیه های +5V و -5V به ترتیب به V_{CC} (پایه ۱۰) و V_{EE} (پایه ۱) اعمال می شود. سیگنال FSK به ورودی آشکارساز فاز اعمال می شود. از آنجایی که ضرب کننده فرکانس در آزمایش ما مورد نیاز نمی باشد لذا پایه های ۴ و ۵ مستقیماً به یکدیگر متصل شده اند. خروجی مرجع (پایه ۶) ولتاژ مرجع مقایسه کننده U_2 را فراهم می کند. ترکیب مقاومت داخلی R_x و خازن خارجی C_3 به فیلتر حلقه عمل می کند. قطعات مربوط به تنظیم زمان VR_1 و C_2 می باشند که فرکانس free-running اسیلاتور کنترل شده با ولتاژ (VCO) را تعیین می کنند.

در مدار شکل ۶-۲ قطعات R_3 ، R_4 ، R_5 ، C_3 ، C_4 و C_5 به عنوان فیلتر پایین گذر و به منظور کاهش ریپل خروجی عمل می کنند. سطوح دیجیتال سیگنال دمدوله شده FSK با سطوح TTL سازگار می باشد.

۶-۲ تجهیزات مورد نیاز

۱. ماژول TC-90
۲. مولتی متر دیجیتال (DMM)
۳. اسیلوسکوپ

۳-۷ آزمایش ها

۱-۳-۷ آزمایش دمدولاتور FSK

۱. در بخش مربوط به مدار دمدولاتور FSK، خروجی VCO (ترمینال T_1) را به اسیلوسکوپ وصل نمایید. فرکانس free-running آی سی LM565 را مشاهده کرده و VR_1 را به گونه‌ای تنظیم نمایید که فرکانس 1170Hz بدست آید.
۲. یک سیگنال سینوسی 1070Hz، $2V_{p-p}$ را به ترمینال ورودی (I/P) وصل نمایید. کاپلینگ اسیلوسکوپ را بر روی DC قرار داده و شکل موج خروجی را مشاهده نموده و در جدول ۱-۶ ثبت نمایید.
۳. فرکانس ورودی را به 1270Hz تغییر داده و گام ۲ را تکرار نمایید.
۴. مدار دمدولاتور FSK بر روی ماژول را تکمیل نمایید. یک موج مربعی TTL با فرکانس 150Hz را به ورودی دمدولاتور FSK اعمال نمایید.
۵. خروجی دمدولاتور FSK را به ورودی دمدولاتور FSK وصل نمایید. با استفاده از اسیلوسکوپ شکل موج دمدوله شده را مشاهده کرده و در جدول ۲-۶ ثبت نمایید. اگر سیگنال دمدوله شده بدست نیامد، فرکانس‌های 1070Hz و 1270Hz ورودی FSK را چک نمایید.
۶. فرکانس ورودی دمدولاتور FSK را 200Hz نمایید. کاپلینگ اسیلوسکوپ را بر روی DC قرار داده و شکل موج خروجی را مشاهده نموده و در جدول ۲-۶ ثبت نمایید.

$$(V_{in} = 2V_{p-p})$$

فرکانس ورودی	شکل موج خروجی	شکل موج ورودی
1070Hz		
1270Hz		

جدول ۱-۶

شکل موج ورودی دمدولاتور FSK	شکل موج خروجی دمدولاتور FSK	فرکانس ورودی مدولاتور FSK
		150Hz
		200Hz

جدول ۲-۶

۷. آشنایی با مدولاسیون و دمدولاسیون ASK

اهداف :

۱. مطالعه اصول مدولاسیون و دمدولاسیون ASK

۲. پیاده سازی یک مدولاتور ASK

۳. پیاده سازی دمدولاتورهای پیوسته و ناپیوسته ASK

۱-۷ تشریح اصول

زمانی که نیاز است یک سیگنال دیجیتال از یک کانال عبور داده شود، می توان سیگنال دیجیتال را به سیگنالی تبدیل کرد که نسبت به صفر و یک شدن سیگنال حامل در خروجی دامنه سیگنال مدوله شده را به نسبت کم و زیاد کند. این سیگنال ممکن است در گیرنده دمدوله شود و توسط PCM و یا واحدهای دیگر به همان کد دیجیتال اولیه که در گیرنده وارد شده تبدیل گردد. در اینجا منظور از کانال می تواند کانال تلفن، خطوط میکروویو رادیو و یا کانال ماهواره باشد.

مدولاسیون به این معنی است که سیگنال مدوله شونده نسبت به یکی از مشخصات سیگنال حامل مورد تغییر قرار گیرد. اگر تغییر در فرکانس سیگنال انجام شود مدولاسیون FSK، اگر در دامنه باشد ASK و اگر در فاز باشد PSK خواهد بود.

۱-۱-۷ مدولاتور ASK

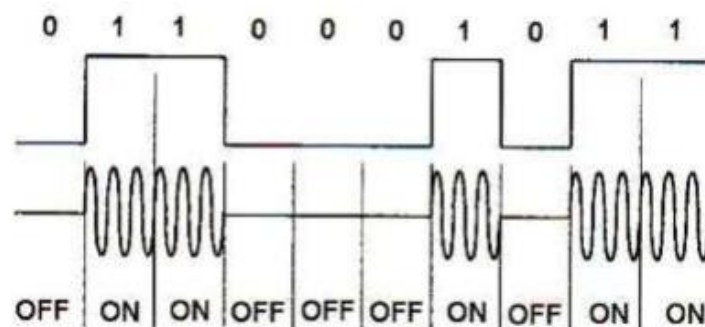
سیگنال مدوله شده ASK را می توان به صورت زیر بیان نمود:

$$X_{ASK}(t) = A_i \cos(\omega_c t + \Phi_0) \quad 0 \leq t \leq T$$

$$i = 1, 2, 3, \dots, M$$

دامنه A_i دارای M مقدار مختلف می باشد در حالی که فرکانس ω_c و فاز Φ ثابت می باشند.

اگر $M=2$ باشد یعنی $A_2=A$ و $A_1=0$ (A می تواند مقداری دلخواه داشته باشد). سیگنال خروجی $X_{ASK}(t)$ مانند یک سیگنال باینری مدوله شده به شکل ۱-۷ است:

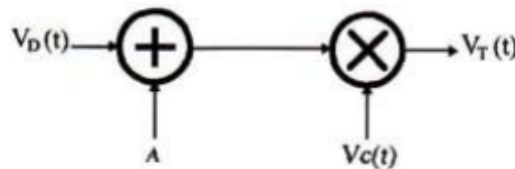


شکل ۱-۷. سیگنال مدوله شده ASK

به این نوع مدولاسیون On-Off Keying (OOK) نیز می گویند.

در شکل ۲-۷ یک مدولاتور ASK نشان داده شده است. سیگنال A ، سیگنال بایاس DC می باشد. سیگنال کریپر همان $V_C(t)$ است که مقداری برابر $V_C(t) = A_C \cos(2\pi f_c t)$ دارد و سیگنال ورودی $V_D(t)$ سیگنال دیجیتال است. سیگنال $V_T(t)$ سیگنال مدوله شده نهایی است که به صورت زیر تعریف می شود:

$$V_T(t) = [V_D(t) + A]A_C \cos(2\pi f_c t)$$

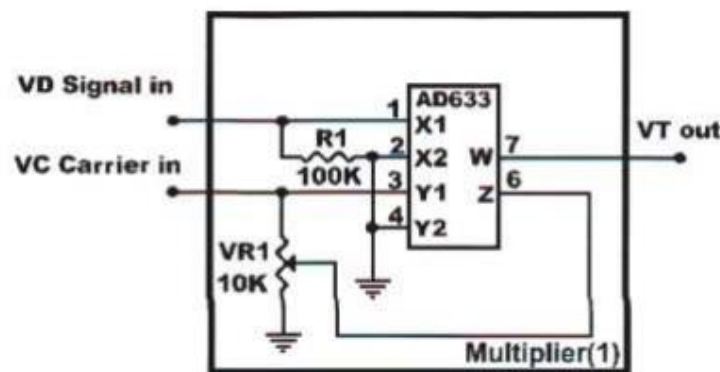


شکل ۲-۷. بلوک دیاگرام مدولاتور ASK

۲-۱-۷ توضیح مدار عملی

۱. مدولاتور ASK

شکل ۳-۷ مدار عملی مدولاتور ASK را نشان می دهد. ضرب کننده (۱) عمل مدولاسیون ASK را اجرا می کند.



شکل ۳-۷. مدولاتور ASK

سیگنال $V_T(t)$ که خروجی ضرب کننده می باشد به صورت زیر بیان می شود:

$$V_T(t) = \frac{V_D(t)V_C(t)}{10} + aV_C(t)$$

مقدار a توسط ولوم VR_1 تقسیم شده است. اگر حامل برابر با $V_C(t) = A_C \cos(2\pi f_c t)$ باشد، آنگاه $V_T(t)$ برابر است با:

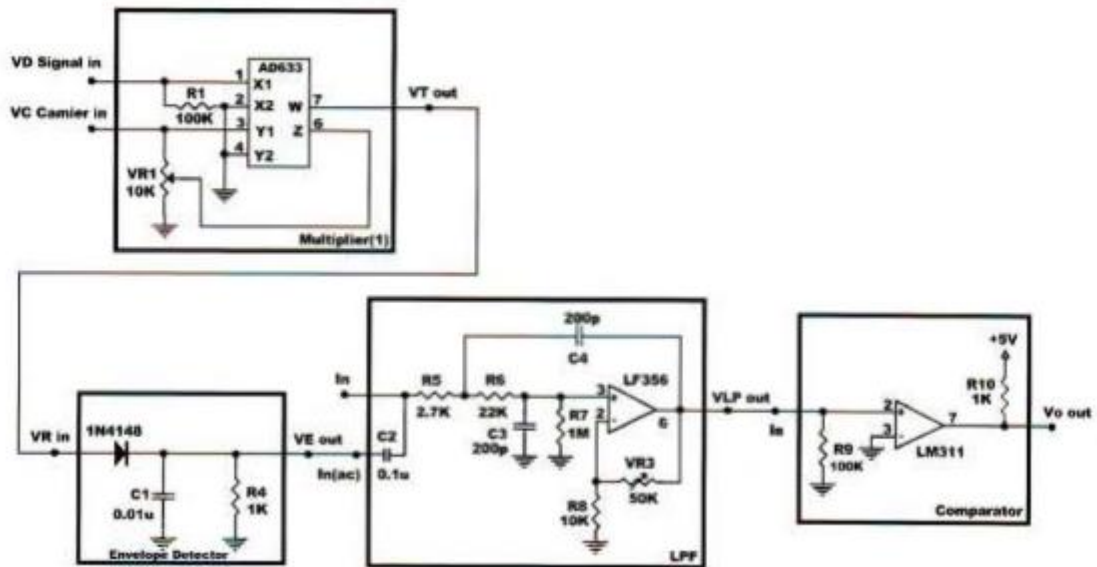
$$V_T(t) = \left[\frac{1}{10}V_D(t) + a\right]A_C \cos(2\pi f_c t)$$

سیگنال مدوله شده $V_T(t)$ دارای دو مقدار $V_{low} = 0V$ و $V_{high} = 5V$ می باشد. با تغییر ولوم VR_1 می توان a را در رابطه تغییر و در نتیجه سطوح ولتاژ ASK را به آسانی تغییر داد.

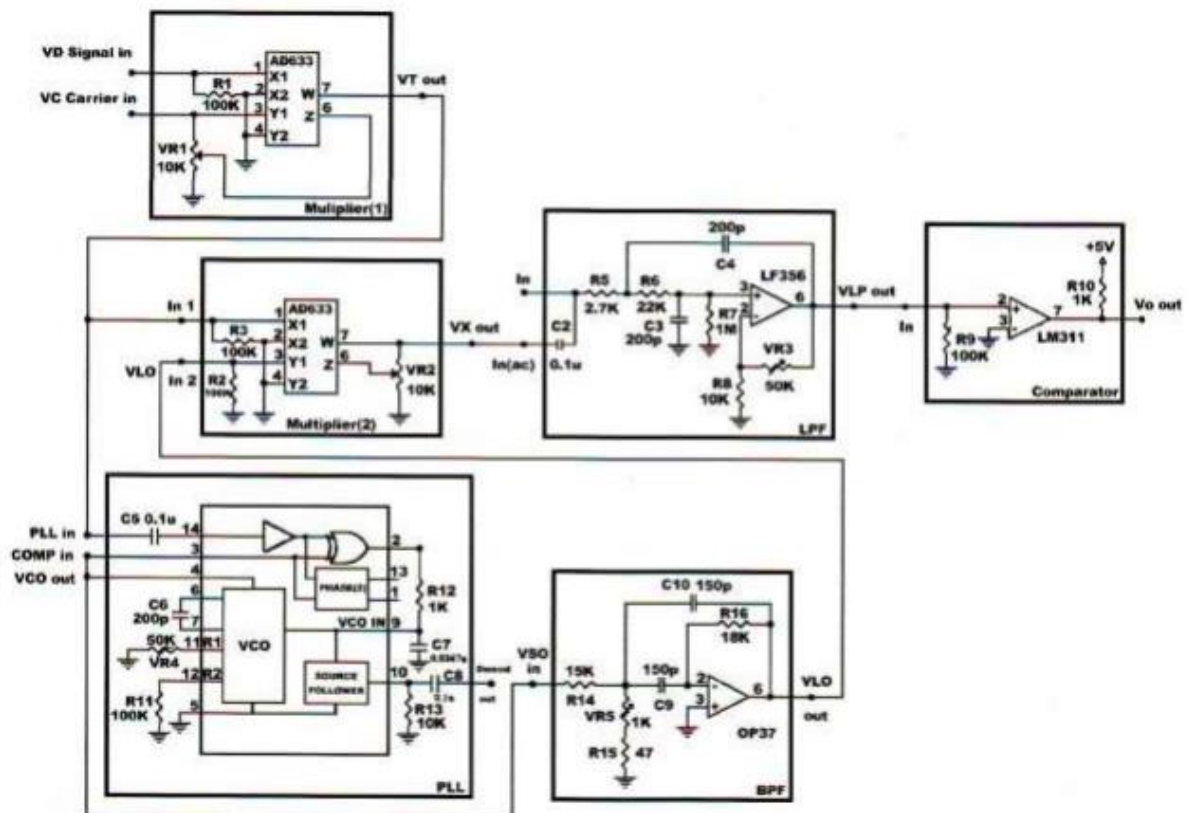
۲. دمدولاتور ASK

الف- دمدولاتور ناپیوسته ASK در شکل ۴-۷ نشان داده شده است.

ب- دمدولاتور پیوسته ASK در شکل ۵-۷ نشان داده شده است.



شکل ۴-۷. دمدولاتور ناپیوسته ASK



شکل ۷-۵. مدولاتور پیوسته ASK

۲-۷ تجهیزات مورد نیاز

۱. ماژول TC-98
۲. مولتی متر دیجیتال (DMM)
۳. اسیلوسکوپ

۳-۷ آزمایش ها

۱-۳-۷ آزمایش مدولاتور ASK

۱. مدولاتور ASK نشان داده شده در شکل ۳-۷ را از ماژول انتخاب نمایید.
۲. یک سیگنال سینوسی با دامنه $4V_{pp}$ و فرکانس $500kHz$ به ورودی VC Carrier In اعمال کنید.
۳. یک سیگنال مربعی TTL با فرکانس $20kHz$ به ترمینال VD Signal In اعمال نمایید.
۴. ولوم VR_1 را به گونه ای بچرخانید که سیگنال مدوله شده ASK در خروجی VT out دارای بیشترین دامنه باشد. شکل موج سیگنال ASK را اندازه گیری کرده و در جدول ۷-۱ ثبت نمایید.

۵. ولوم VR_1 را به گونه ای بچرخانید که سیگنال مدوله شده ASK در خروجی $VT\ out$ دارای کمترین دامنه باشد. شکل موج سیگنال ASK را اندازه گیری کرده و در جدول ۷-۱ ثبت نمایید.
۶. یک سیگنال مربعی TTL با فرکانس 1kHz به ترمینال VD Signal In اعمال نمایید.
۷. گام های ۴ و ۵ را تکرار نمایید.
۸. یک سیگنال مربعی TTL با فرکانس 10kHz به ترمینال VD Signal In اعمال نمایید.
۹. گام های ۴ و ۵ را تکرار نمایید.
۱۰. یک سیگنال مربعی TTL با فرکانس 50kHz به ترمینال VD Signal In اعمال نمایید.
۱۱. گام های ۴ و ۵ را تکرار نمایید.

۲-۳-۷ آزمایش دمدولاتور ناپیوسته ASK

۱. دمدولاتور ناپیوسته ASK نشان داده شده در شکل ۷-۴ را با برقراری اتصال های ۲، ۶ و ۸ کامل نمایید.
۲. یک سیگنال سینوسی با دامنه 4Vpp و فرکانس 500kHz به ترمینال VC Carrier In اعمال نمایید.
۳. یک سیگنال مربعی TTL با فرکانس 20kHz به ترمینال VD Signal In اعمال نمایید.
۴. ولوم VR_1 را به گونه ای بچرخانید که سیگنال مدوله شده ASK در خروجی $VT\ out$ دارای بیشترین دامنه باشد. شکل موج سیگنال موجود در ترمینال های $VE\ out$ ، $VLP\ out$ و $Vo\ out$ را اندازه گیری کرده و در جدول ۷-۲ ثبت نمایید.
۵. یک سیگنال مربعی TTL با فرکانس 1kHz به ترمینال VD Signal In اعمال نمایید.
۶. گام ۴ را تکرار نمایید.
۷. یک سیگنال مربعی TTL با فرکانس 10kHz به ترمینال VD Signal In اعمال نمایید.
۸. گام ۴ را تکرار نمایید.
۹. یک سیگنال مربعی TTL با فرکانس 50kHz به ترمینال VD Signal In اعمال نمایید.
۱۰. گام ۴ را تکرار نمایید.
۱۱. شکل موج های $Vo\ out$ و VD Signal In را با یکدیگر مقایسه نمایید.

۳-۳-۷ آزمایش دمدولاتور پیوسته ASK

۱. دمدولاتور پیوسته ASK نشان داده شده در شکل ۷-۵ را با برقراری اتصال های ۱، ۳، ۴، ۷، ۸، ۹، ۱۰ و ۱۱ کامل نمایید.
۲. یک سیگنال سینوسی با دامنه 4Vp-p و فرکانس 500kHz به ترمینال VC Carrier In اعمال نمایید.
۳. یک سیگنال مربعی TTL با فرکانس 20kHz به ترمینال VD Signal In اعمال نمایید.

۴. ولوم VR_1 را به گونه ای بچرخانید که در خروجی $VT\ out$ بیشترین دامنه ایجاد شود. شکل موج سیگنال $VT\ out$ یک سیگنال مدوله شده ASK می باشد.
۵. ولوم VR_4 را به گونه ای بچرخانید که فرکانس سیگنال $VCO\ out$ برابر با فرکانس سیگنال کریپر یعنی $500kHz$ شود.
۶. ولوم VR_5 را به گونه ای بچرخانید که سیگنال های $VLO\ out$ و $VT\ out$ هم فاز شوند.
۷. ولوم VR_2 را به گونه ای بچرخانید که سیگنال $Vx\ out$ دارای بیشترین دامنه شود.
۸. ولوم VR_3 را به گونه ای بچرخانید که سیگنال $VLP\ out$ برابر $5V_{pp}$ شود.
۹. سیگنال های ترمینال های $VT\ out$ ، $Vx\ out$ ، $VSO\ in$ ، $VLP\ out$ و $Vo\ out$ را اندازه گیری کرده و در جدول ۳-۷ ثبت نمایید.
۱۰. یک سیگنال مربعی TTL با فرکانس $1kHz$ به ترمینال $VD\ Signal\ In$ اعمال نمایید.
۱۱. گام ۶ تا ۹ را تکرار نمایید.
۱۲. یک سیگنال مربعی TTL با فرکانس $10kHz$ به ترمینال $VD\ Signal\ In$ اعمال نمایید.
۱۳. گام ۶ تا ۹ را تکرار نمایید.
۱۴. یک سیگنال مربعی TTL با فرکانس $50kHz$ به ترمینال $VD\ Signal\ In$ اعمال نمایید.
۱۵. گام ۶ تا ۹ را تکرار نمایید.
۱۶. شکل موج های $Vo\ out$ و $VD\ Signal\ In$ را با یکدیگر مقایسه نمایید.

شکل موج VT out زمانی که بیشترین دامنه را دارد	شکل موج VT out زمانی که کمترین دامنه را دارد	VD Signal In (TTL)
		20kHz
		1kHz
		10kHz
		50kHz

جدول ۱-۷ مدولاتور ASK (VC Carrier In = 500kHz, 4V_{pp})

شکل موج VT out	شکل موج VE out	شکل موج VLP out	شکل موج Vo out	VD Signal In (TTL)
				20kHz
				1kHz
				10kHz
				50kHz

جدول ۲-۷ مدولاتور ناپیوسته ASK (VC Carrier In = 500kHz, 4V_{pp})

شکل موج VT out	شکل موج Vx out	شکل موج VSO in	شکل موج VLP out	شکل موج Vo out	VD Signal In (TTL)
					20kHz
					1kHz
					10kHz
					50kHz

جدول ۲-۷ مدولاتور ناپیوسته ASK (VC Carrier In = 500kHz, 4V_{pp})

۸. آشنایی با دمدولاسیون و مدولاسیون PSK/QPSK

اهداف :

۱. مطالعه اصول مدولاسیون PSK/QPSK

۲. مطالعه اصول دمدولاسیون PSK/QPSK

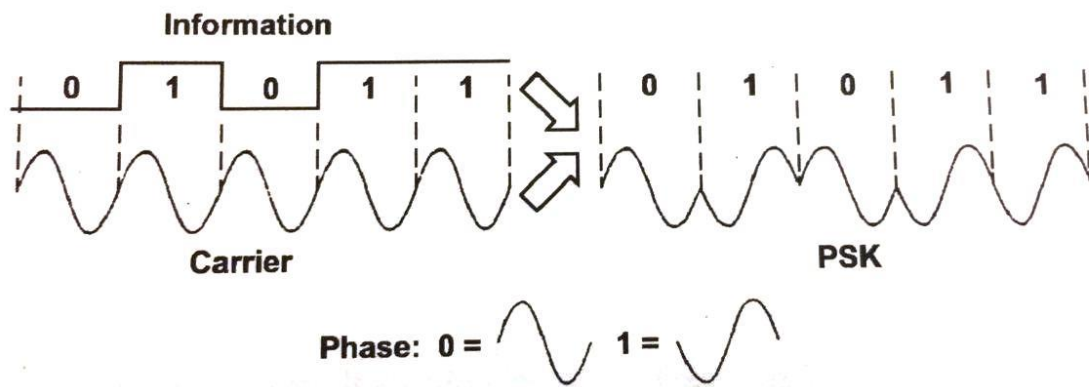
۳. پیاده سازی مدولاتور PSK/QPSK

۴. پیاده سازی دمدولاتور PSK/QPSK

۱-۸ تشریح اصول

۱-۱-۸ مدولاتور PSK/QPSK

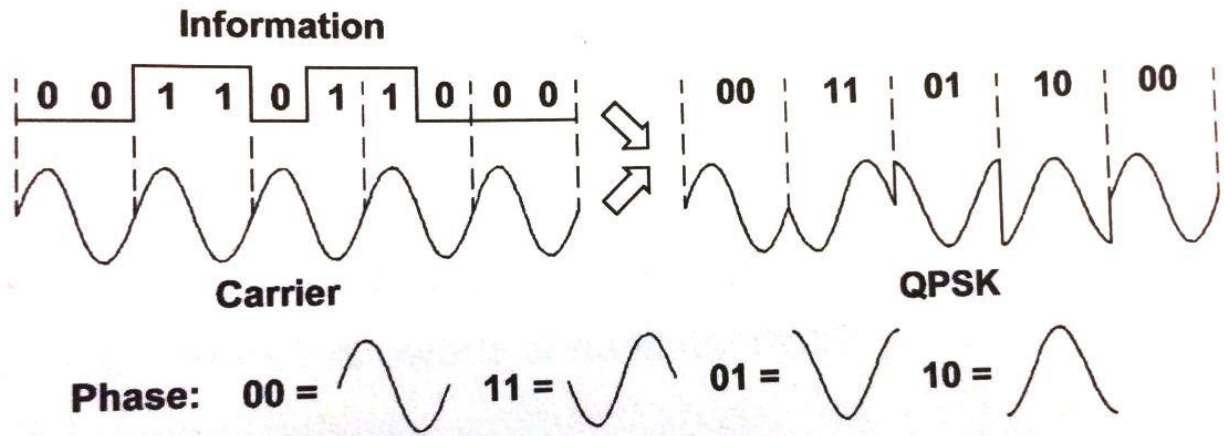
همانطور که در درس‌های پیشین گفته شد، مدولاسیون PSK را می‌توان به عنوان یک نوع خاص از مدولاسیون فاز (PM) در نظر گرفت. مدولاسیون PSK در شکل ۱-۸ نشان داده شده است.



شکل ۱-۸. مدولاسیون PSK

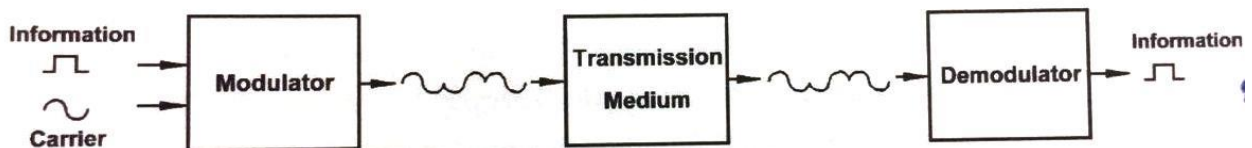
در شکل ۱-۸، سیگنال کریپر یک سیگنال سینوسی با فرکانس و دامنه ثابت بوده و سیگنال مدوله کننده یک سیگنال دیجیتال می‌باشد. اگر دیتای ورودی (0) باشد سیگنال کریپر فاز خود را حفظ می‌کند. اگر دیتای ورودی (1) باشد کریپر فاز خود را به اندازه ۱۸۰ درجه تغییر خواهد داد. این نوع کلید زنی شیفت فاز PSK باینری یا (BPSK) و یا کلید زنی فاز معکوس (PRK) phase-reverse keying نامیده می‌شود.

مشابه با BPSK، مدولاسیون QPSK نیز بر اساس گنجاندن اطلاعات در فاز سیگنال کریپر می‌باشد. در مدولاسیون quadriphase-shift keying (QPSK) فاز سیگنال کریپر یکی از چهار مقادیر ۰ درجه، ۹۰ درجه، ۱۸۰ درجه و ۲۷۰ درجه می‌باشد. هر کدام از این مقادیر فاز معادل با زوج یکتایی از بیت هاست که dibit نامیده می‌شود. به عنوان مثال می‌توان مقادیر 00، 01، 10 و 11 را به فازهای نامبرده اختصاص داد. شکل موج مدولاسیون QPSK در شکل ۲-۸ نشان داده شده است.



شکل ۸-۲. مدولاسیون QPSK

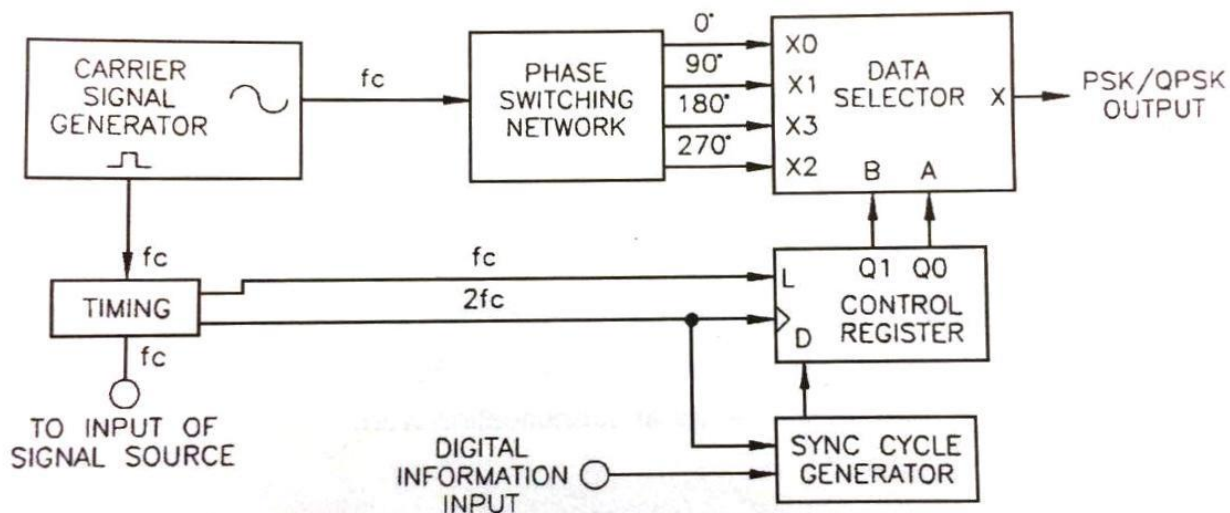
شکل ۸-۳ یک سیستم ارتباطی PSK/QPSK را نشان می دهد. مدولاتور سیگنال کریر را بوسیله دیتای ورودی مدوله می کند و یک سیگنال مدوله شده PSK یا QPSK تولید می کند. سیگنال مدوله شده از طریق یک خط انتقال مانند هوا، کابل و یا فیبر نوری به ورودی دمدولاتور انتقال داده می شود. دمدولاتور سیگنال PSK یا QPSK انتقال داده شده را دریافت کرده و دیتای اصلی را بازسازی می کند.



شکل ۸-۳. بلوک دیاگرام سیستم PSK/QPSK

شکل ۸-۴ بلوک دیاگرام عملکردی مدولاتور PSK/QPSK را نشان می دهد. مولد سیگنال کریر یک سیگنال کریر (موج سینوسی) را برای شبکه سویچینگ فاز (Phase switching network) و یک شکل موج مربعی را برای مدار زمان سنج فراهم می کند. شبکه سویچینگ فاز چهار خروجی ($0^\circ, 90^\circ, 180^\circ, 270^\circ$) را برای ورودی سلکتور دیتا تأمین می کند. خروجی سلکتور دیتا (X) با انتخاب ورودی های A و B تعیین می شود. چهار حالت زیر وجود دارد:

۱. اگر $BA = 00$ ($Q1=Q0=low$) آنگاه $X=X0$ ، سیگنال با شیفت فاز 0° .
۲. اگر $BA = 11$ ($Q1=Q0=high$) آنگاه $X=X3$ ، سیگنال با شیفت فاز 180° .
۳. اگر $BA = 01$ ($Q1=low, Q0=high$) آنگاه $X=X1$ ، سیگنال با شیفت فاز 90° .
۴. اگر $BA = 10$ ($Q1=high, Q0=low$) آنگاه $X=X2$ ، سیگنال با شیفت فاز 270° .



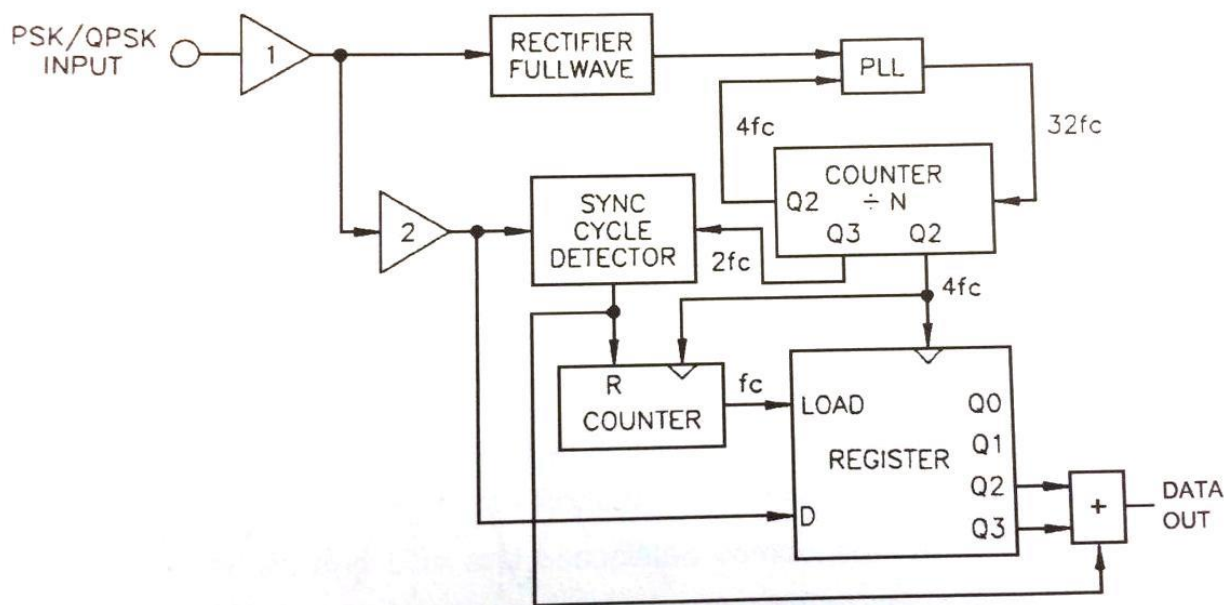
شکل ۸-۴. بلوک دیاگرام مدولاتور PSK/QPSK

مدار زمان سنج، موج مربعی (f_c) را از خروجی مولد سیگنال کریر دریافت می کند و دو خروجی تولید می کند: f_c برای ورودی کنترل بار و $2f_c$ برای ورودی کلاک رجیستر کنترل. دو سیگنال f_c و $2f_c$ به همراه نرخ دیتای اطلاعات ورودی دیجیتال (که بر حسب بیت بر ثانیه اندازه گیری می شود) برای تعیین اینکه مدولاتور در مود PSK کار می کند یا QPSK مورد استفاده قرار می گیرد.

۸-۱-۲ دمدولاتور PSK/QPSK

روشها و مدارهای زیادی برای بازسازی اطلاعات (سیگنال مدوله کننده) از سیگنال مدوله شده PSK/QPSK وجود دارد. در یک دمدولاتور PSK/QPSK نوعی، برای بازسازی سیگنال کلاک مورد استفاده در مدولاتور، به مدار PLL نیاز می باشد.

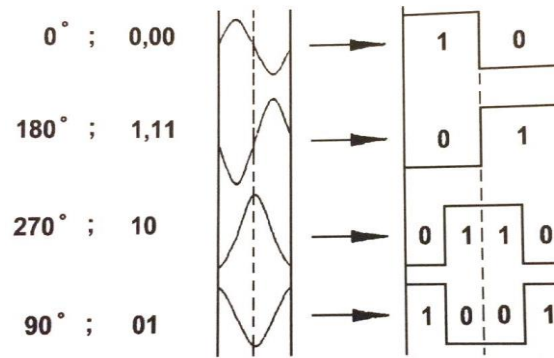
شکل ۸-۵ بلوک دیاگرام دمدولاتور PSK/QPSK را نشان می دهد.



شکل ۸-۵. بلوک دیاگرام دمدولاتور PSK/QPSK

سیگنال ورودی PSK/QPSK توسط تقویت کننده ۱ تقویت شده و سپس توسط یکسوساز تمام موج یکسو می شود. خروجی مدار یکسو ساز به ورودی آشکارساز فاز در PLL اعمال می شود. این پالس برای بازسازی سیگنال کلاک مورد استفاده قرار می گیرد.

شکل ۸-۶ خروجی دمدولاتور یعنی سیگنال بازیابی شده از سیگنال PSK/QPSK دریافت شده را نشان می دهد. از شکل ۸-۵ می توان دید که مقادیر کلاک با فرکانس های مختلف توسط PLL و شمارنده مقسم N تولید می شود. این سیگنال های کلاک در بازسازی اطلاعات و تبدیل سیگنال سیکل سنکرون سازی به دیتای سیکل سنکرون سازی مورد استفاده قرار می گیرند.



شکل ۸-۶. داده های خروجی دمدولاتور

تبدیل سیکل سنکرون سازی در شکل ۸-۷ نشان داده شده است. دیتای تبدیل شده 0111 می باشد. زمانی که آشکارساز سیکل سنکرون سازی این دیتا را دریافت می کند یک وضعیت low ایجاد می شود تا نشان دهد که سیکل سنکرون سازی تشخیص داده شده است.

۳-۱-۸ توصیف مدارهای عملی

۱. مدولاتور PSK/QPSK

شکل ۸-۷ شماتیک مدار مدولاتور PSK/QPSK را نشان می دهد. تراشه ICL8038 به عنوان مولد سیگنال کریر مورد استفاده قرار گرفته است که شکل موج های سینوسی و مربعی را تولید می کند. فرکانس مولد کریر توسط مقاومت های خارجی R_2 - R_3 و خازن C_2 تعیین می شود که تقریباً برابر 7.1kHz می باشد. پایه های ۷ و ۸ به یکدیگر متصل شده اند تا مولد در مود VCO کار کند. سیگنال سینوسی تولید شده به ورودی های شبکه سویچینگ فاز که شامل دو تقویت کننده ناوارونگر (U_{2a} , U_{2d}) و دو تقویت کننده وارونگر (U_{2b} , U_{2c}) است، متصل شده است. این شبکه شیفتر فاز ۴ شیفتر فاز 0° , 90° , 180° و 270° را برای ورودی های دیتای X_0 , X_1 , X_2 و X_3 سلکتور دیتا (U_3) فراهم می کند. خروجی سلکتور دیتا توسط وضعیت ورودی های A و B تعیین می شود. بعد از اینکه یک خروجی انتخاب شد، سیگنال مدوله شده PSK/QPSK توسط تقویت کننده ناوارونگر U_8 تقویت می شود. پتانسیومتر VR5 برای کنترل دامنه سیگنال PSK/QPSK مدوله شده مورد استفاده قرار می گیرد.

شکل موج مربعی موجود در پایه ۹ تراشه U_1 به ورودی مدار زمان سنج متصل شده است تا یک سیگنال با فرکانس $2f_c$ تولید کند. این کار توسط شبکه دو برابر کننده فرکانس انجام می شود. این شبکه از U_{4b} , U_{4c} و U_{5a} و قطعات مرتبط R_{21} , R_{22} , C_6 و C_7 تشکیل شده است. سیگنال $2f_c$ به ورودی های کلاک شیفتر رجیستر U_7 و شمارنده ۴ بیتی U_{6a} وصل می شود. سیگنال خروجی شمارنده Q_0 به گیت های وارونگر U_{4d} و U_{4f} و پین ۱ تراشه U_7 (ورودی load) وصل شده است. فرکانس این سیگنال f_c می باشد. سیگنال مدوله کننده (اطلاعات دیجیتال) به ورودی Data (پایه ۲) شیفتر رجیستر U_7 وصل شده است. خروجی های Q_0 - Q_1 شیفتر رجیستر با سیگنال ترمینال TP6 اگزور شده و سپس به ورودی های انتخاب A و B سلکتور دیتا وصل می شود.

شمارنده های $U6a$ و $U6b$ بدین منظور مورد استفاده قرار گرفته اند که چه زمانی سیکل سنکرون سازی را تولید کنند. فرکانس کلاک شمارنده باینری $U6a$ برابر $2f_c$ می باشد. خروجی $Q1$ از $U6a$ به ورودی کلاک $U6b$ وصل شده است، به گونه ای که فرکانس کلاک $f_c/2$ و فرکانس $Q3$ از $U6b$ برابر $f_c/32$ می باشد. سیکل سنکرون سازی دارای فرکانس $f_c/16$ می باشد.

۲. دمدولاتور PSK/PSK

شکل ۸-۸ شماتیک دمدولاتور PSK/QPSK را نشان می دهد. تقویت کننده $U1d$ سیگنال مدوله شده PSK/QPSK را دریافت کرده و تقویت می کند تا اعوجاج و تضعیف ناشی از خط انتقال را جبران نماید. یکسوساز تمام موج که از آپ امپ های $U1c-U1b$ و دیودهای $D1-D4$ ساخته شده است، سیگنال PSK/QPSK را شکل داده و به ورودی آشکارساز فاز در PLL ($U2$) وصل می کند. سیگنال VCO out ($32f_c$) پالس کلاک شمارنده مقسم- N می باشد. شمارنده بر روی خروجی های $Q2$ و $Q3$ خود به ترتیب فرکانس های $4f_c$ و $2f_c$ را تولید می کند.

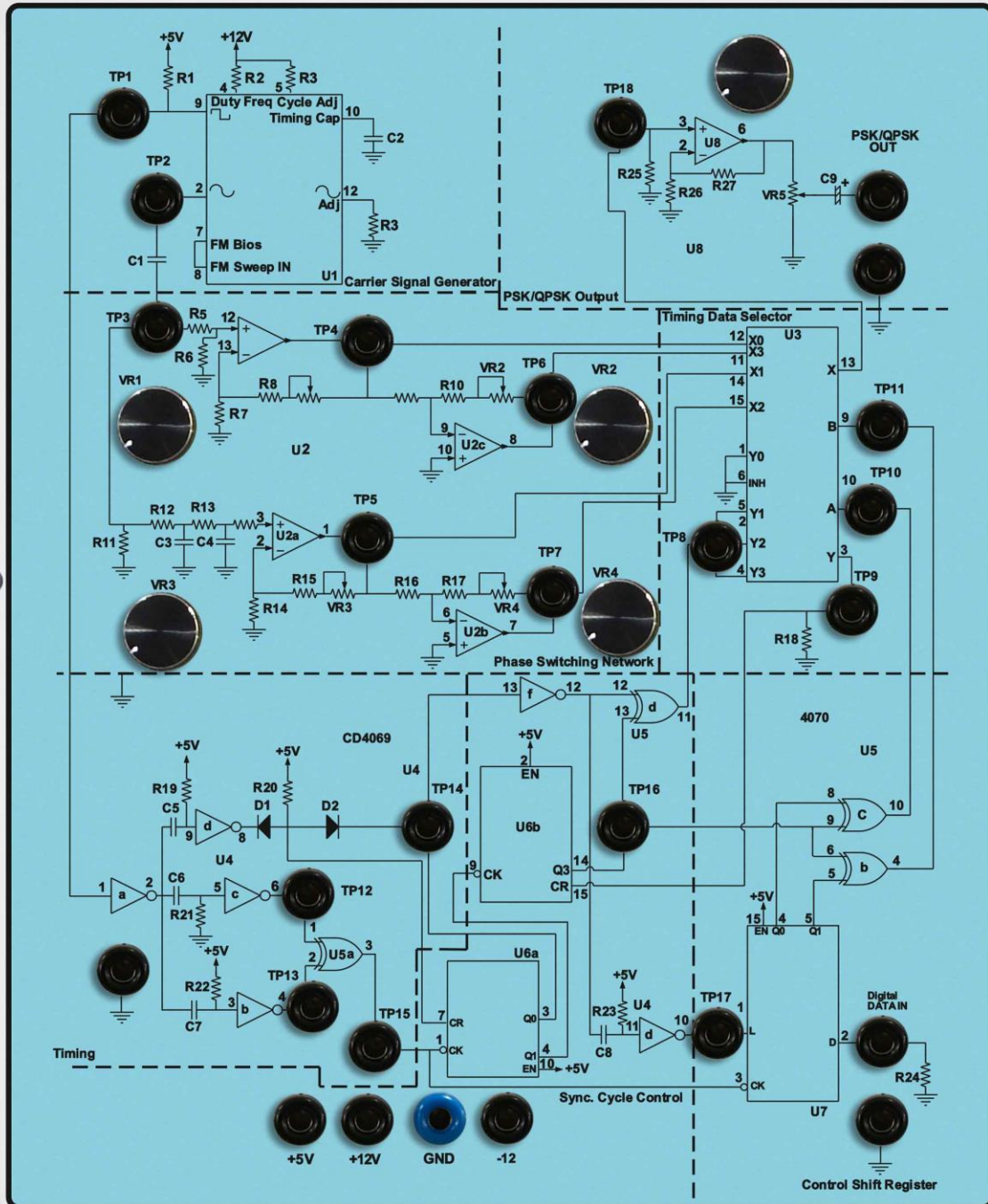
سیگنال PSK/QPSK تقویت شده موجود در ترمینال خروجی $U1d$ به ورودی تقویت کننده $U1a$ وصل شده است. تقویت کننده $U1a$ سیگنال PSK/QPSK را به سیگنال های دیجیتال مشابه با شکل ۸-۶ تبدیل می کند. این سیگنال دیجیتال موجود در $TP5$ توسط گیت های وارونگر $U3e$ و $U3f$ بافر شده و سپس به ورودی های J و K^* از $U4$ وصل می شوند.

آشکارساز سیکل سنکرون سازی شامل رجیستر ۴ طبقه ($U4$) و گیت NAND چهار ورودی ($U5b$) می باشد. فرکانس کلاک رجیستر $2f_c$ می باشد. پالس ریست تولید شده توسط شبکه $R21, C9$ و $U3d$ برای پاک کردن خروجی های $Q0-Q3$ رجیستر مورد استفاده قرار می گیرد. دیتای دیجیتال موجود در $TP5$ به ورودی های J و K^* متصل شده اند. زمانی که یک سیکل سنکرون سازی دریافت می شود، رجیستر مقدار $Q3-Q0 = 0111$ را در خروجی قرار می دهد. خروجی $TP13$ از گیت NAND چهار ورودی $U5b$ یک وضعیت low را نشان می دهد که بیانگر آشکار شدن یک سیکل سنکرون سازی می باشد. طی مدت زمانی که $TP13$ برابر low می باشد، خروجی گیت $U8c$ NAND مقدار high دارد. بنابراین خروجی دمدولاتور غیر فعال است. برای سایر مقادیر $Q0-Q3$ ترمینال $TP13$ مقدار high دارد.

دیتای دیجیتال موجود در $TP5$ به DATA input شیفت رجیستر $U7$ نیز ارسال می شود. فرکانس کلاک $U7$ و $U6b$ برابر $4f_c$ می باشد در حالی که نرخ بیت دیتای ورودی دیجیتال برابر f_c یا $2f_c$ می باشد. فرکانس خروجی های $Q1$ و $Q2$ از شمارنده $U6b$ به ترتیب f_c و $f_c/2$ می باشد. خروجی $Q1$ به ورودی بار از رجیستر $U9$ و ترمینال RX CLK OUT وصل شده است. شمارنده یا در صورت تشخیص سیکل سنکرون سازی صفر می شود ($TP13 = 0, CR = 1$) و یا زمانی که خروجی $Q2$ مقدار high داشته باشد ($Q2 = 1, CR = 1$).

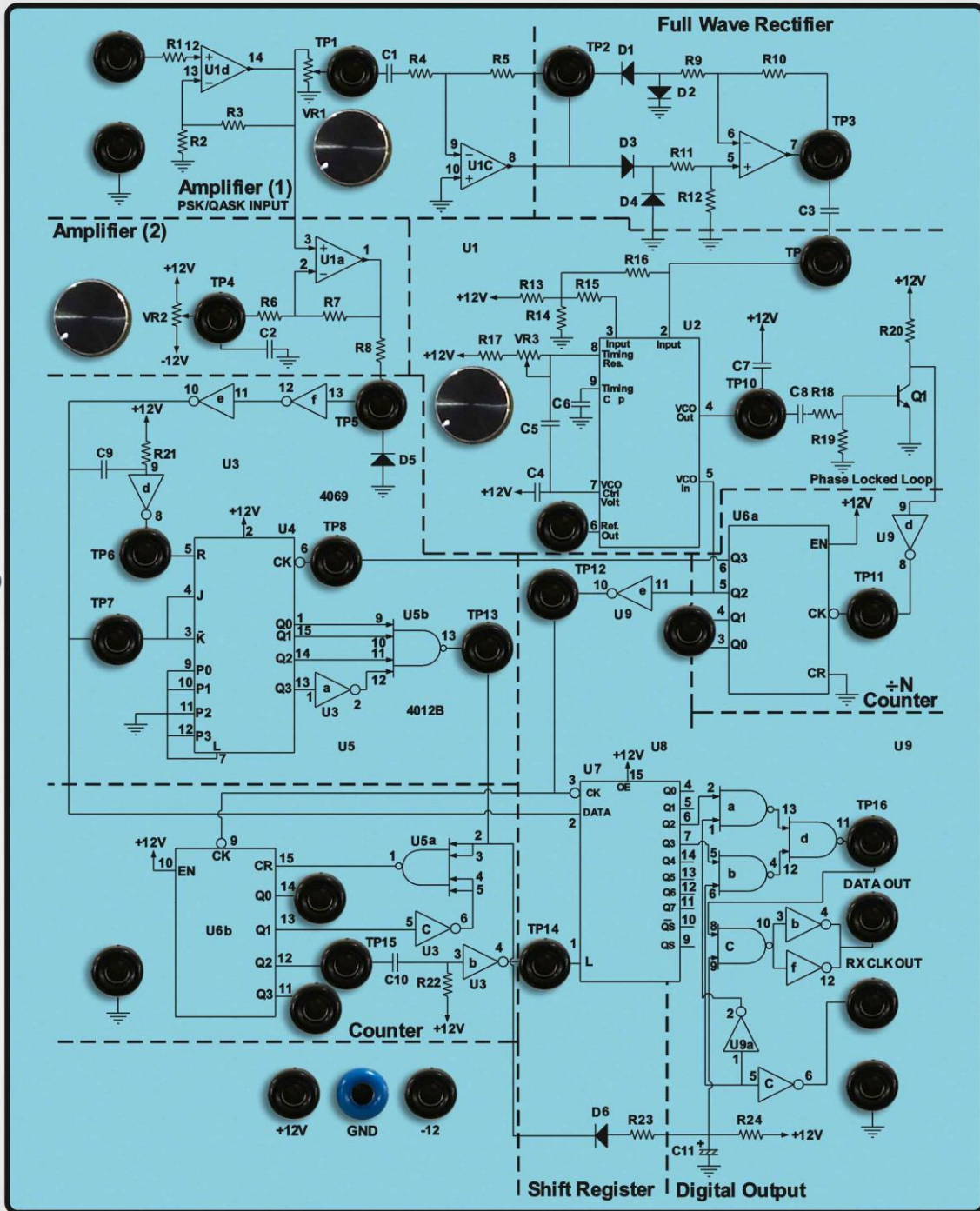
خروجی دیتای دمدوله شده بر روی خروجی های $Q2-Q3$ از $U7$ توسط گیت های NAND ($U8a, b, c, d$) کنترل می شود. اگر سیگنال سیکل سنکرون سازی تشخیص داده نشود ($TP13 = 1$) دیتای دمدوله شده می تواند به ترمینال DATA OUT فرستاده شود. اگر سیگنال سیکل سنکرون سازی تشخیص داده شود ($TP13 = 0$) مسیر دیتا توسط منطق کنترل مسدود می شود.

PSK/QPSK Modulator



شکل ۸-۷. ماژول مدولاتور PSK/QPSK

PSK/QPSK Demodulator



شکل ۸-۸. ماژول دمدولاتور PSK/QPSK

۲-۸ تجهیزات مورد نیاز

۱. ماژول TC-91
۲. ماژول TC-92
۳. مولتی متر دیجیتال (DMM)
۴. اسیلوسکوپ

۳-۸ آزمایش

۱-۳-۸ آزمایش اندازه گیری و تنظیمات

الف- اندازه گیری و تنظیم ماژول مدولاتور

۱. تغذیه های مورد نیاز ماژول مدولاتور PSK/QPSK را متصل کنید.
۲. با استفاده از اسیلوسکوپ شکل موج و فرکانس سیگنالهای موجود در تست پوینت های TP1، TP2 و TP3 را اندازه گیری کرده و در جدول ۲-۸ ثبت نمایید.
۳. کانال ۱ اسیلوسکوپ را به TP3 و کانال ۲ اسیلوسکوپ را به TP4 وصل نمایید. شکل موج و فرکانس های جدول ۳-۸ را اندازه گیری و ثبت نمایید. با تغییر VR1 دامنه سیگنال در TP4 را برابر 1Vpp تنظیم نمایید.
۴. کانال ۱ اسیلوسکوپ را به TP3 و کانال ۲ اسیلوسکوپ را به TP6 وصل نمایید. شکل موج و فرکانس های جدول ۳-۸ را اندازه گیری و ثبت نمایید. با تغییر VR2 دامنه سیگنال در TP6 را برابر 2Vpp تنظیم نمایید.
۵. کانال ۱ اسیلوسکوپ را به TP3 و کانال ۲ اسیلوسکوپ را به TP5 وصل نمایید. شکل موج و فرکانس های جدول ۳-۸ را اندازه گیری و ثبت نمایید. با تغییر VR3 دامنه سیگنال در TP5 را برابر 3Vpp تنظیم نمایید.
۶. کانال ۱ اسیلوسکوپ را به TP3 و کانال ۲ اسیلوسکوپ را به TP7 وصل نمایید. شکل موج و فرکانس های جدول ۳-۸ را اندازه گیری و ثبت نمایید. با تغییر VR4 دامنه سیگنال در TP7 را برابر 3Vpp تنظیم نمایید.
۷. یک شکل موج مربعی TTL با فرکانس 500Hz را به ورودی Digital Data IN وصل نمایید.
۸. کانال ۱ اسیلوسکوپ را به PSK/QPSK OUT وصل نمایید. دامنه سیگنال خروجی را اندازه گیری کرده و مقدار آن را با تغییر VR5 برابر 10Vpp تنظیم نمایید و نتایج را در جدول ۴-۸ ثبت نمایید.
۹. تغذیه را خاموش نمایید.

۱۰. خروجی PSK/QPSK OUT از ماژول مدولاتور را به ورودی PSK/QPSK INPUT از ماژول دمدولاتور متصل نمایید.

۱۱. تغذیه های ماژول مدولاتور و دمدولاتور را متصل نمایید.

ب- اندازه گیری و تنظیم ماژول دمدولاتور

۱۲. کانال ۱ اسیلوسکوپ را به TP4 وصل نمایید. با تغییر VR2 مقدار ولتاژ DC در TP4 را برابر با 5Vdc قرار دهید.

۱۳. کانال ۱ اسیلوسکوپ را به TP1 وصل نمایید. شکل موج و فرکانس را اندازه گیری کرده و با تغییر VR1 مقدار دامنه را بر روی 5Vpp تنظیم نمایید.

۱۴. کانال ۱ اسیلوسکوپ را به TP11 وصل نمایید. شکل موج و فرکانس را اندازه گیری کرده و با تغییر VR3 مقدار فرکانس را بر روی 32fc تنظیم نمایید. نتایج را در جدول ۸-۶ ثبت نمایید. اگر فرکانس کریر 8kHz است فرکانس سیگنال موجود در TP11 باید برابر با 256kHz باشد.

۱۵. کانال ۱ اسیلوسکوپ را به DATA OUT وصل نمایید. شکل موج و فرکانس ها را در جدول ۸-۷ ثبت نمایید. شکل موج DATA OUT باید سیگنال دمدوله شده 500Hz باشد. اگر اینطور نیست ولوم VR1 را به آرامی بچرخانید.

۱۶. کانال ۱ اسیلوسکوپ را به RX CLK OUT وصل نمایید. شکل موج و فرکانس ها را در جدول ۸-۷ ثبت نمایید. شکل موج RX CLK OUT باید سیگنال کریر بازیابی شده باشد. اگر اینطور نیست ولوم VR1 را به آرامی بچرخانید.

۱۷. تغذیه را خاموش نمایید.

۲-۳-۸ آزمایش مدولاتور PSK/QPSK

الف- اندازه گیری 2fc (ماژول مدولاتور)

۱. یک شکل موج مربعی TTL با فرکانس 500Hz را به ورودی Digital Data IN وصل نمایید.

۲. کانال ۱ اسیلوسکوپ را به TP12 و کانال ۲ اسیلوسکوپ را به TP13 وصل نمایید. شکل موج و فرکانس ها را در جدول ۸-۸ ثبت نمایید.

۳. کانال ۱ اسیلوسکوپ را به TP15 متصل نمایید. شکل موج و فرکانس ها را در جدول ۸-۸ ثبت نمایید. فرکانس بایستی دو برابر فرکانس کریر (2fc) باشد.

ب- اندازه گیری سیکل همزمانی (Sync Cycle Measurement)

۴. شکل موج و فرکانس های تست پوینت های جدول ۸-۹ را اندازه گیری و ثبت نمایید.

ج- اندازه گیری شیفت رجیستر کنترل

۵. کانال ۱ اسیلوسکوپ را به TP10 و کانال ۲ را به TP11 متصل نمایید. شکل موج و فرکانس های جدول ۸-۱۰ را اندازه گیری و ثبت نمایید.

۶. فرکانس های سیگنال دیجیتال اعمالی به ورودی Digital DATA In را به 100Hz و 1kHz تغییر داده و گام ۵ را برای هر فرکانس تکرار نمایید.

۷. فرکانس سیگنال دیجیتال را به مقدار 500Hz بازگردانید.

د- اندازه گیری سیگنال مدوله شده PSK/QPSK

۸. کانال ۱ اسیلوسکوپ را به PSK/QPSK OUT متصل نمایید. شکل موج های موجود در جدول ۸-۱۱ را اندازه گیری و ثبت نمایید.

۳-۳-۸ آزمایش دمدولاتور PSK/QPSK

الف- اندازه گیری آشکارساز سیکل همزمانی (ماژول دمدولاتور)

۱. یک شکل موج مربعی TTL با فرکانس 500Hz را به ورودی Digital Data IN وصل نمایید.

۲. مقدار ولتاژ DC در TP4 را برابر با مقادیر لیست شده در جدول ۸-۱۲ تنظیم نمایید. با استفاده از اسیلوسکوپ شکل موج و فرکانس سیگنال های موجود در TP5، TP6، TP7 و TP13 را برای هر یک از مقادیر جدول ۸-۱۲ اندازه گیری و ثبت نمایید.

۳. مقدار ولتاژ DC در TP4 را برابر 5Vdc- قرار دهید.

ب- اندازه گیری یکسوساز تمام موج

۴. شکل موج مربعی TTL با فرکانس های لیست شده در جدول ۸-۳ را به ورودی Digital DATA In اعمال نمایید. با استفاده از اسیلوسکوپ شکل موج و فرکانس سیگنال های موجود در TP2، TP3 و TP9 را برای هر یک از مقادیر جدول ۸-۱۳ اندازه گیری و ثبت نمایید.

۵. یک شکل موج مربعی TTL با فرکانس 500Hz را به ورودی Digital Data IN وصل نمایید.

ج- اندازه گیری 32fc، 4fc و 2fc

۶. فرکانس سیگنال موجود در TP11 را اندازه گیری کرده و با تغییر VR3 مقدار فرکانس آن را بر روی 32fc تنظیم کنید. شکل موج و فرکانس سیگنال های موجود در TP8، TP11 و TP12 را اندازه گیری و در جدول ۸-۱۴ ثبت نمایید.

د- اندازه گیری شیفتر رجیستر

۷. شکل موج و فرکانس سیگنال های موجود در TP7، TP12، TP14، U7 Q2 و U7 Q3 را اندازه گیری و در جدول ۸-۱۵ ثبت نمایید.

ه- اندازه گیری خروجی دمدولاتور

۸. شکل موج و فرکانس سیگنال های موجود در DATA OUT و RX CLK OUT را اندازه گیری و در جدول ۸-۱۶ ثبت نمایید.

۹. گام ۸ را برای ورودی های 100Hz و 1kHz اعمالی به Digital DATA In تکرار نمایید.

فرکانس	شکل موج	تست پوینت
		TP1
		TP2
		TP3

جدول ۸-۲. اندازه گیری و تنظیم (ماژول مدولاتور)

شکل موج و فرکانس	تست پوینت
	TP3
	TP4
	TP5
	TP6
	TP7

جدول ۸-۳. اندازه گیری و تنظیم (ماژول مدولاتور)

شکل موج	تست پوینت
	PSK/QPSK OUT

جدول ۸-۴. اندازه گیری و تنظیم (ماژول مدولاتور)

شکل موج و فرکانس	تست پوینت
	TP1

جدول ۸-۵. اندازه گیری و تنظیم (ماژول دمدولاتور)

شکل موج و فرکانس	تست پوینت
	TP11

جدول ۸-۶. اندازه گیری و تنظیم (ماژول دمدولاتور)

شکل موج و فرکانس	تست پوینت
	DATA OUT
	RX CLK OUT

جدول ۸-۷. اندازه گیری و تنظیم (ماژول دمدمولاتور)

شکل موج و فرکانس	تست پوینت
	TP12 (CH1)
	TP13 (CH2)
	TP15

جدول ۸-۸. اندازه گیری 2fc (ماژول مدولاتور)

شکل موج و فرکانس	تست پوینت
	TP15
	TP16
	TP8
	TP17

جدول ۸-۹. اندازه گیری سیکل همزمانی

تست پوینت		فرکانس Digital DATA In
CH1 = TP10	CH2 = TP11	
		500Hz
		100Hz
		1kHz

جدول ۸-۱۰. اندازه گیری شیفتر رجیستر

PSK/QPSK OUT	Time/Div
	2.5ms
	1ms
	500us
	250us
	100us

جدول ۸-۱۱. اندازه گیری سیگنال مدوله شده PSK/QPSK

تست پوینت				TP4 DC voltage
TP5	TP6	TP7	TP13	
				-5Vdc
				-3Vdc
				-1Vdc
				0Vdc
				+3Vdc

جدول ۸-۱۲. اندازه گیری آشکارساز سیکل همزمانی (ماژول دمدمولاتور)

تست پوینت			فرکانس Digital DATA In
TP2	TP3	TP9	
			500Hz
			100Hz
			1kHz

جدول ۸-۱۳. اندازه گیری یکسوساز تمام موج

شکل موج و فرکانس	تست پوینت
	<p style="text-align: center;">TP11 (32fc)</p>
	<p style="text-align: center;">TP8 (2fc)</p>
	<p style="text-align: center;">TP12 (4fc)</p>

جدول ۸-۱۴. اندازه گیری 2fc و 4fc، 32fc

شکل موج و فرکانس	تست پوینت
	TP12
	TP7
	TP14
	U7 Q2
	U7 Q3

جدول ۸-۱۵. اندازه گیری شیفیت رجیستر

تست پوینت		فرکانس Digital DATA In
DATA OUT	RX CLK OUT	
		500Hz
		100Hz
		1kHz

جدول ۸-۱۶. اندازه گیری خروجی دمدولاتور